

# Exercice E11.1: Contrôle de la tension de threshold $V_{M0}$

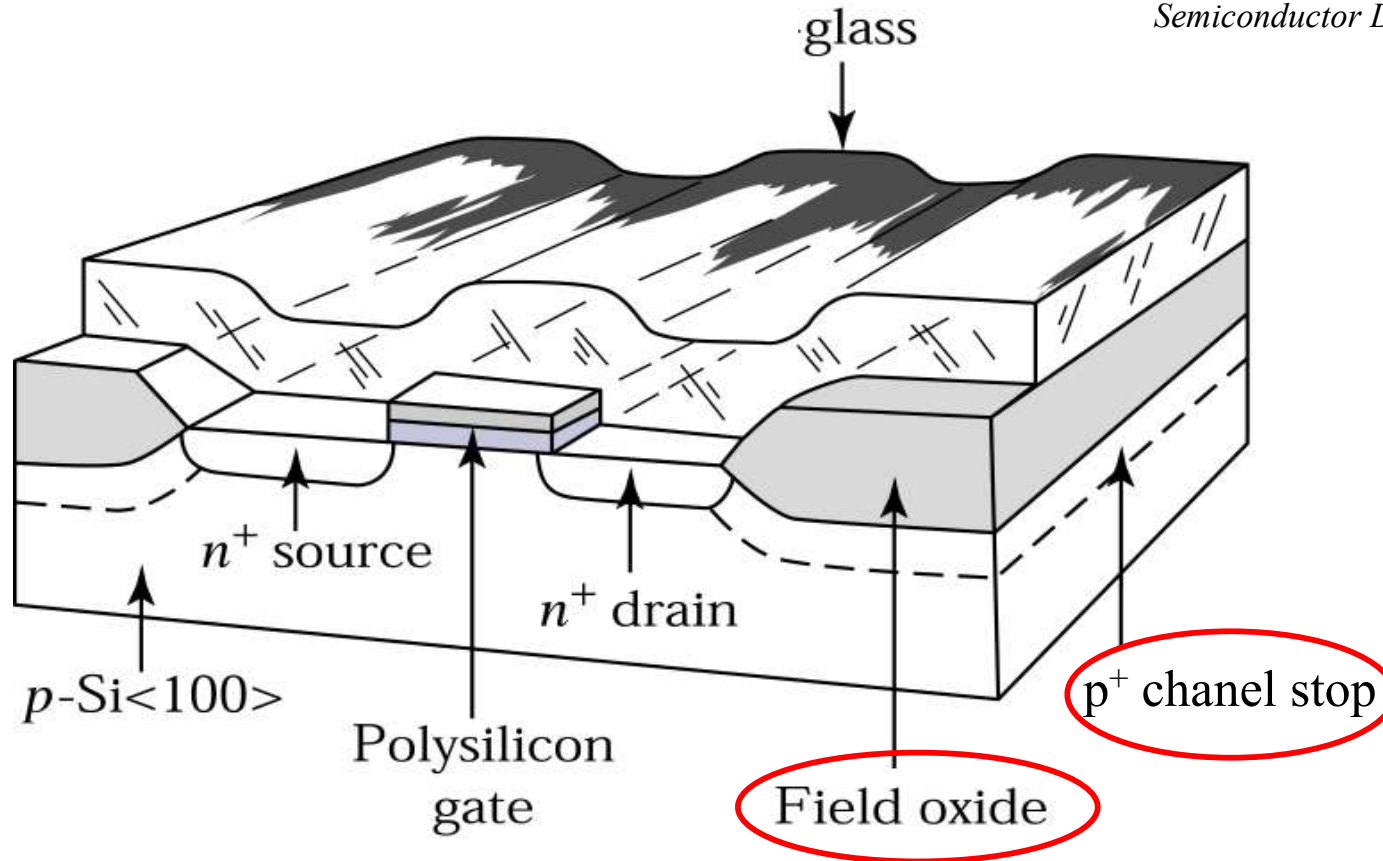


- a) Dessinez le schéma de bande d'une jonction MOS sur substrat p le long d'une droite verticale au milieu du gate à la tension  $V_G = V_{M0}$ .
- b) Considérons une augmentation de l'épaisseur de l'oxyde, tout en maintenant la structure au threshold:
  - Comment varient le potentiel de surface, les charges d'espace dans la zone de déplétion, ainsi que le champ électrique dans l'oxyde.
  - Comment varie la tension de threshold appliquée sur le gate ?
- c) Repartons de la situation a) et considérons maintenant une augmentation du dopage p du substrat, tout en maintenant la structure au threshold. Négligez la variation de  $\psi_B$ .
  - Comment varient le potentiel de surface, les charges d'espace dans la zone de déplétion, le champ à l'interface semi-conducteur/oxyde ainsi que le champ électrique dans l'oxyde.
  - Comment varie la tension de threshold appliquée sur le gate ?

Idée: Commencez votre analyse pour b) et c) à partir de la profondeur du substrat.
- d) Comparez vos résultats avec le cours chapitre 11!

# Channel stop

*Semiconductor Devices, 2/E by S. M. Sze*

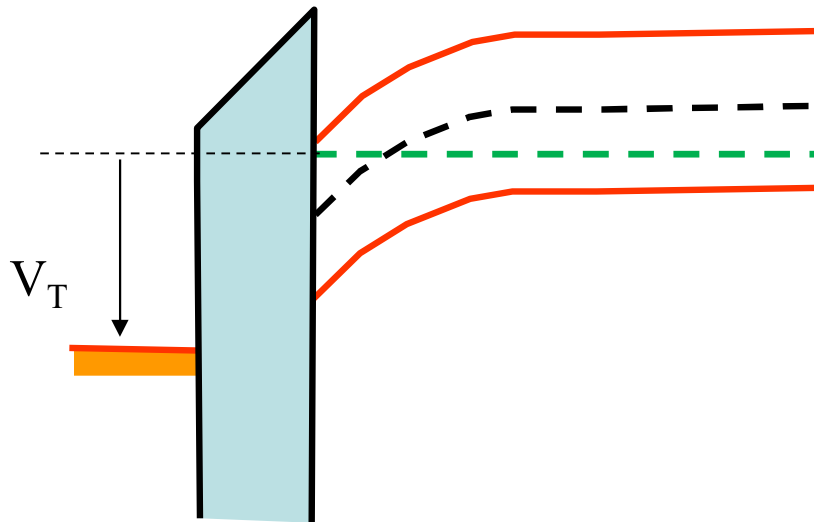


$$\bar{C}_{B,th} = \frac{1}{2} \frac{\sqrt{2\epsilon_0\epsilon_s q N_A}}{\sqrt{2\psi_B}}$$

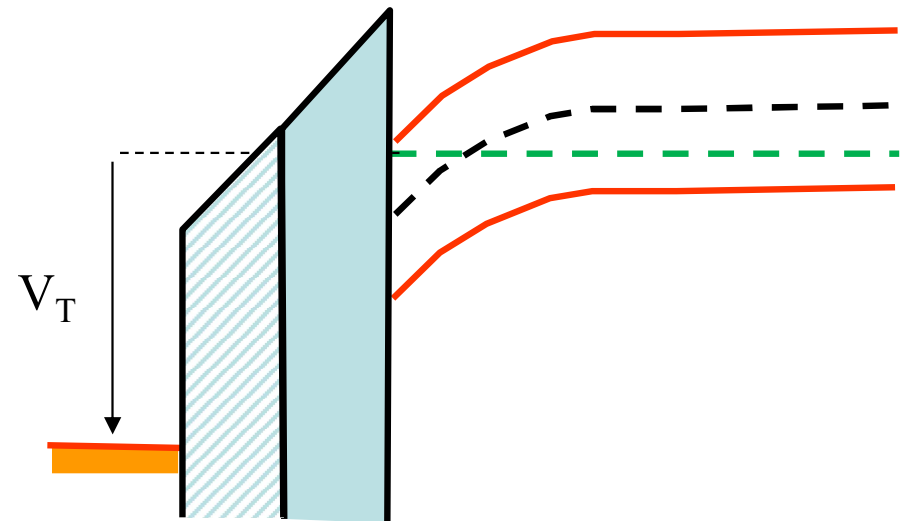
$$\bar{C}_{ox} = \frac{\epsilon_0\epsilon_{ox}}{d_{ox}}$$

$$V_{M0} = V_{fb} + 2\psi_B (2n - 1) = V_{fb} + 2\psi_B \left( 1 + 2 \frac{C_{B,th}}{C_{ox}} \right)$$

a) Situation de départ



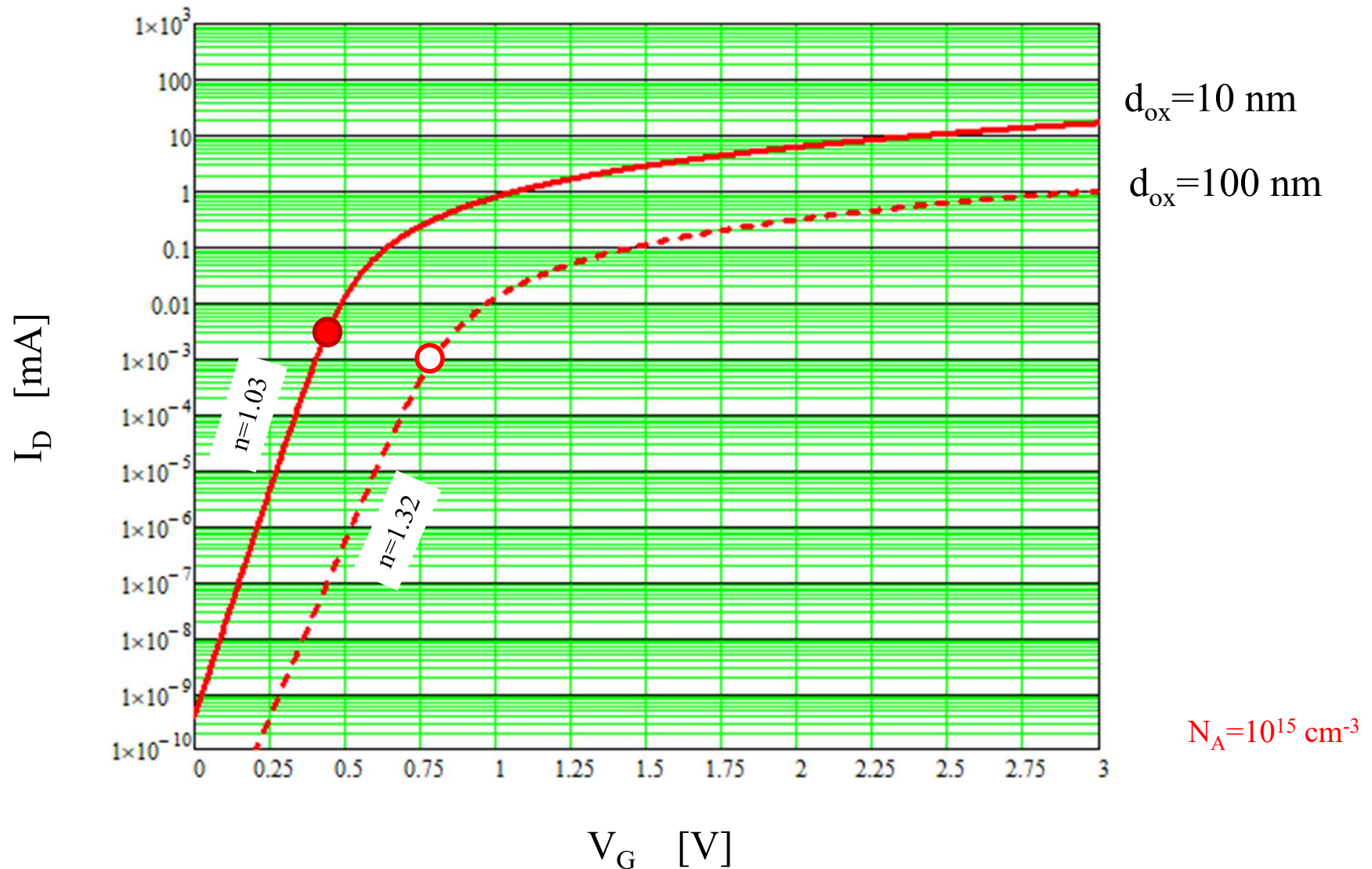
b) Augmentation épaisseur oxyde



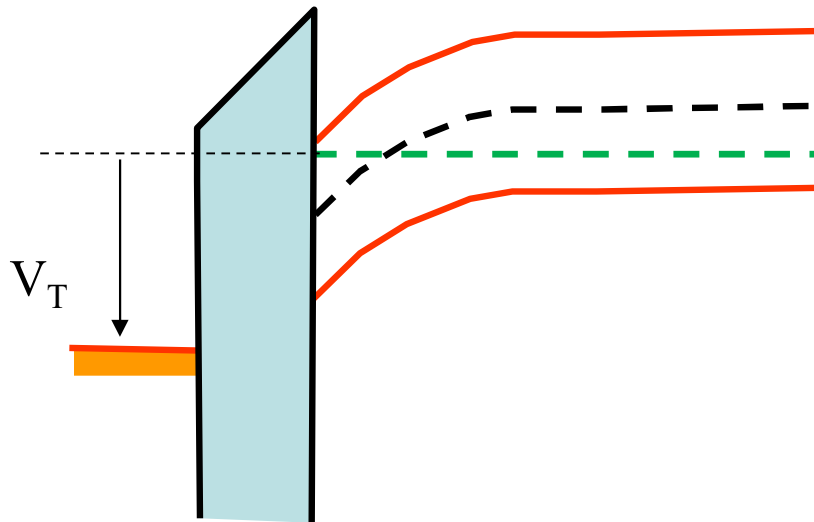
Si on augmente l'épaisseur d'oxyde en restant au threshold:

- La partie dans le silicium ne varie pas !  $\rightarrow$  Le potentiel de surface  $\psi_B$ , les charges dans la zone de déplétion et le champ électrique dans l'oxyde sont constants.
- Le champ électrique dans l'oxyde s'applique sur une plus grande épaisseur.  
 $\rightarrow$  Le saut de potentiel augmente sur l'oxyde, donc la tension  $V_T$  augmente !!

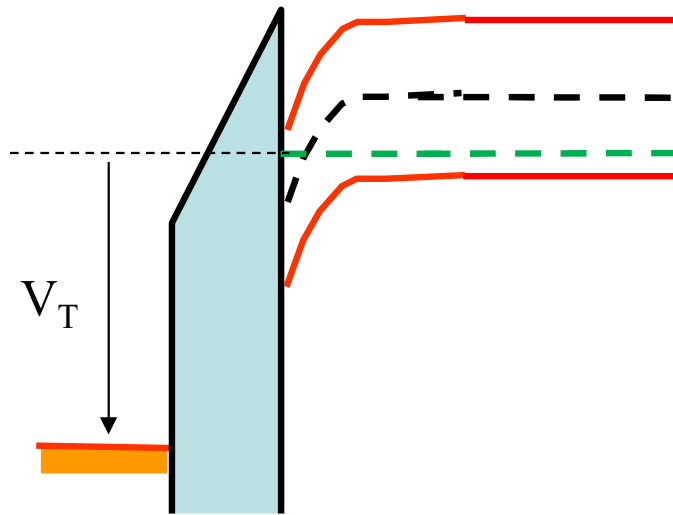
# Variation de l'épaisseur d'oxyde



a) Situation de départ



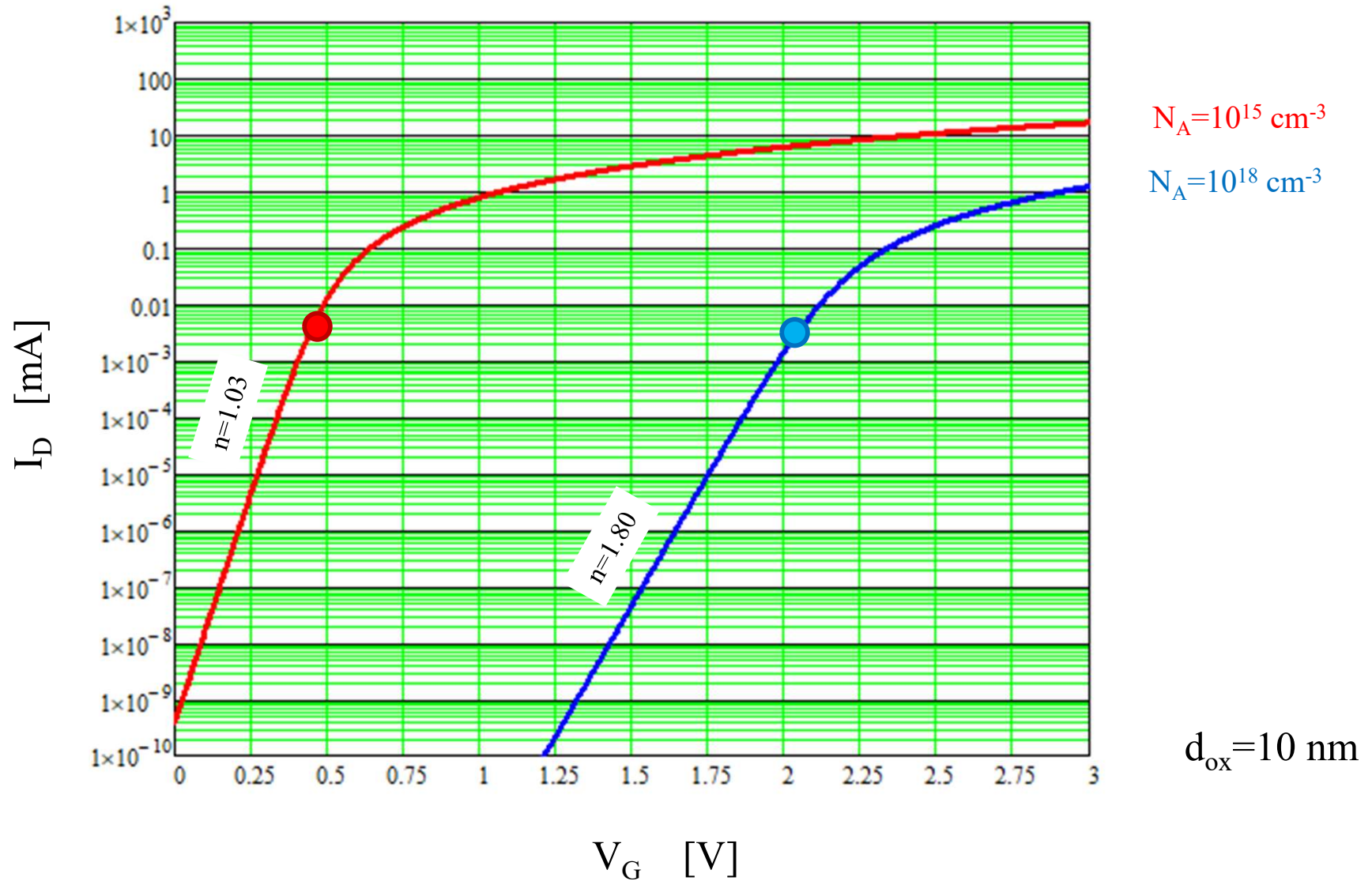
c) Augmentation dopage substrat



Si on augmente le dopage du substrat en restant au threshold:

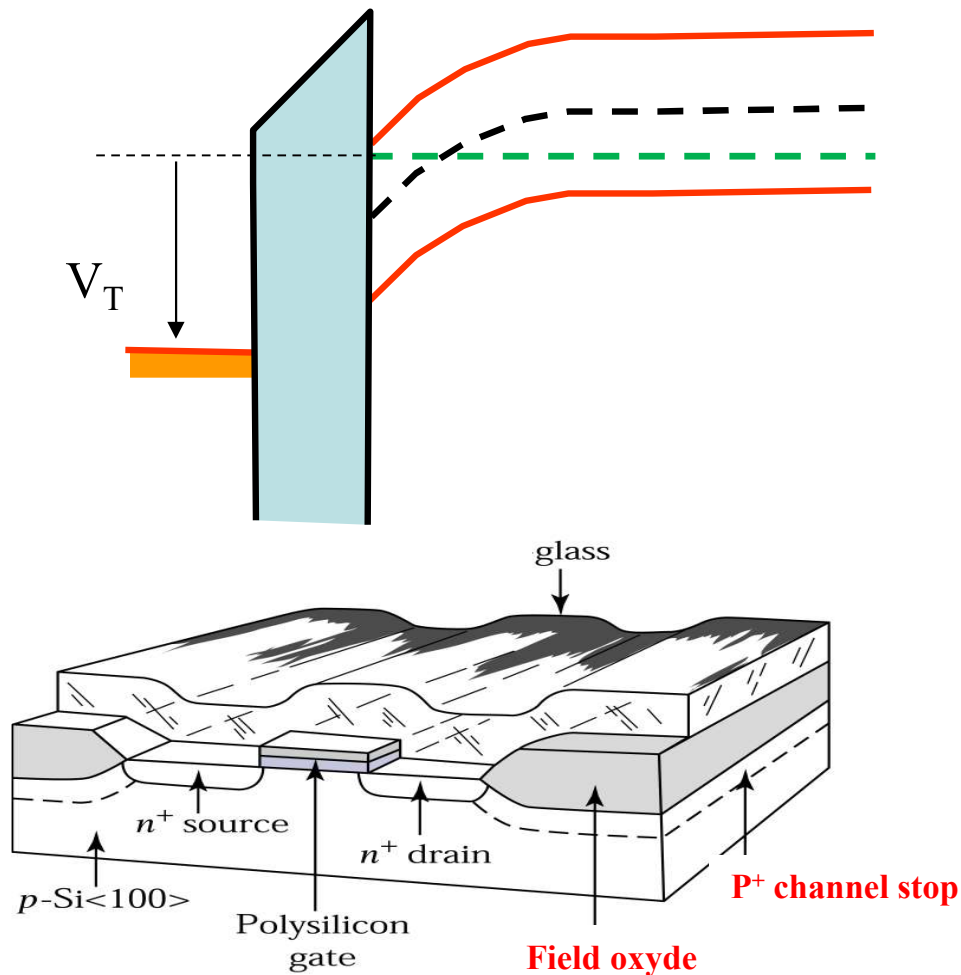
- La zone de déplétion est plus courte mais contient plus de charges.
  - Le potentiel de surface ne varie pas, la charge dans la zone de déplétion augmente, le champ électrique augmente à l'interface et dans l'oxyde.
- Le champ électrique dans l'oxyde augmente et induit une augmentation du saut de potentiel sur l'oxyde, →  $V_T$  augmente. !!

# Variation du dopage du substrat

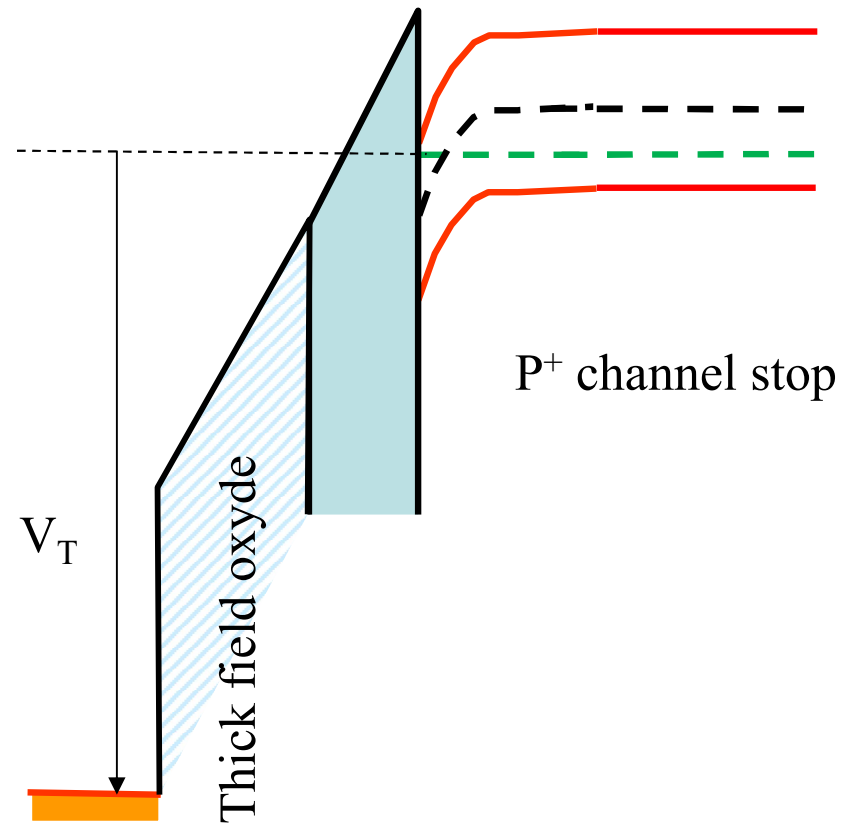


# Exercice 11.1: tension $V_T$

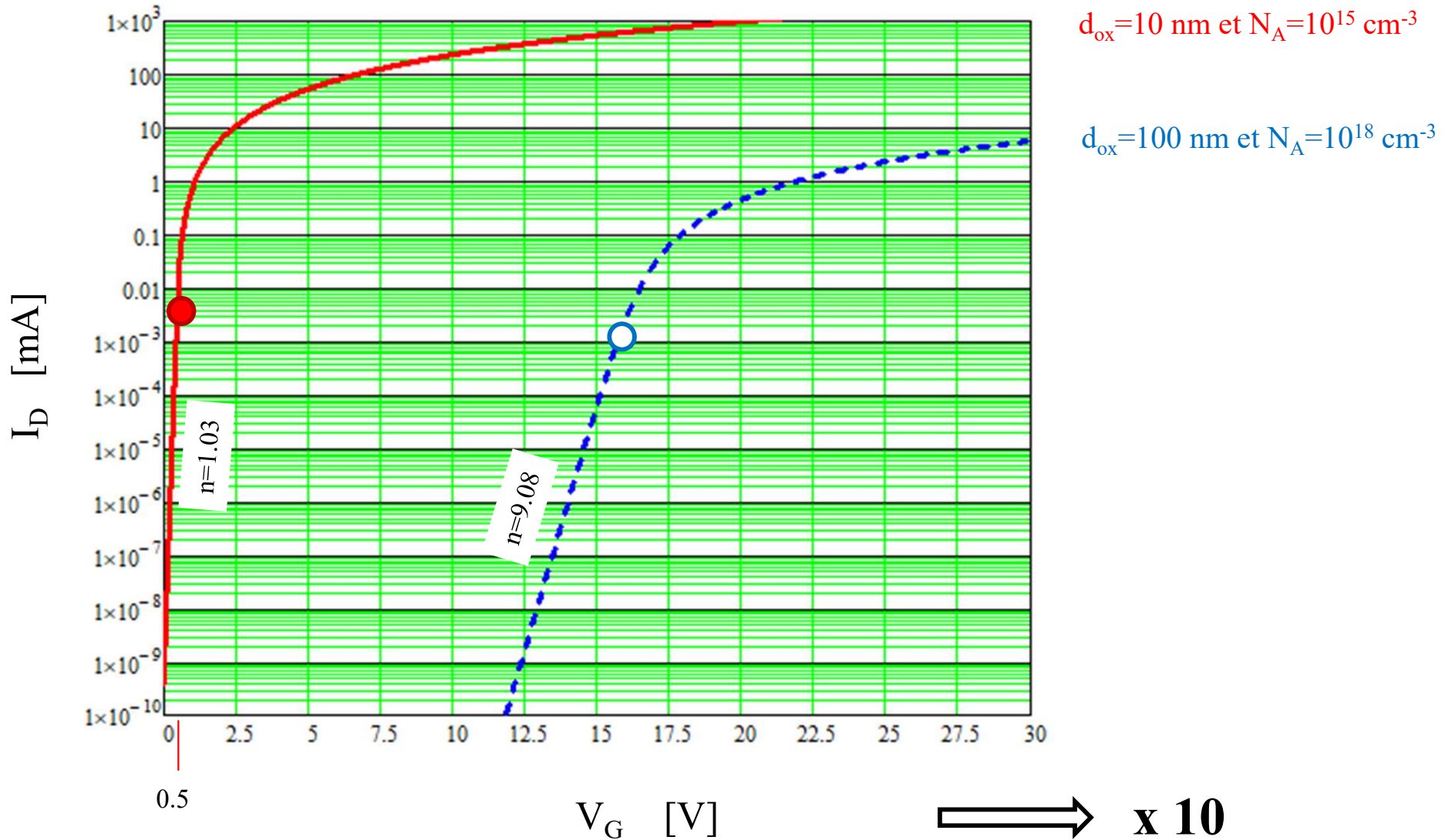
a) Situation de départ



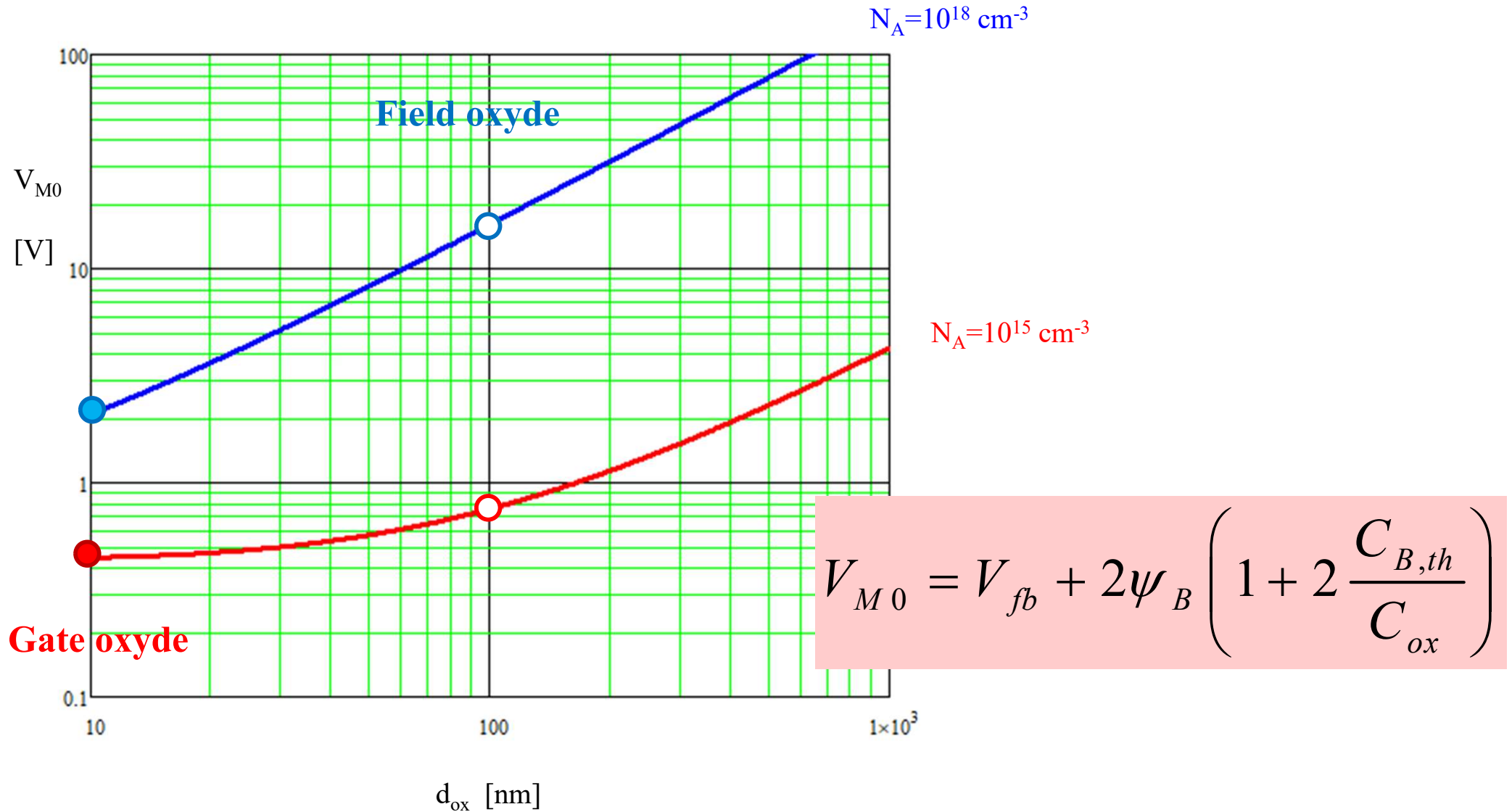
b+c) Augmentation dopage substrat et de l'épaisseur d'oxyde



# Variation de l'épaisseur d'oxyde ET du dopage du substrat

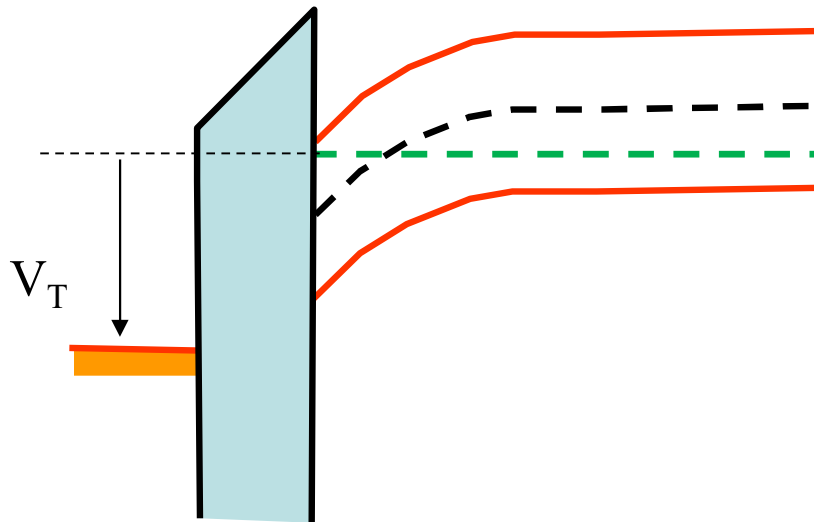


# Exemple: variation du threshold NMOS

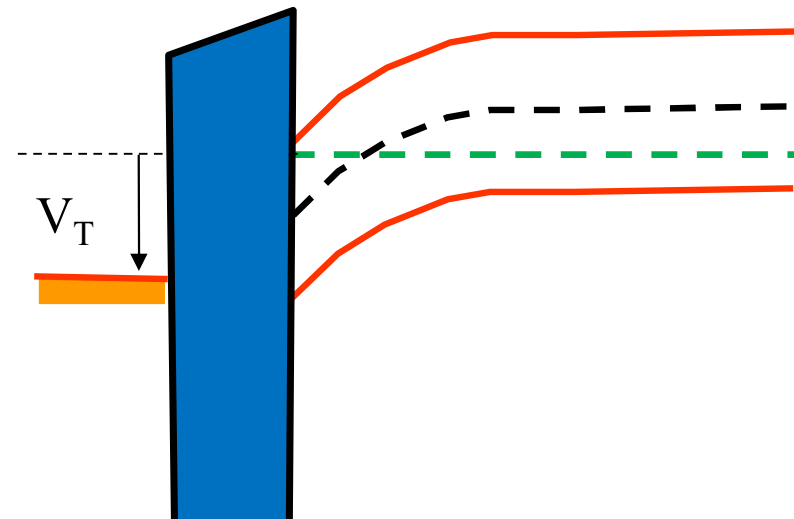


# Exercice 11.1: tension $V_T$

a) Situation de départ



d) Oxyde haute constante diélectrique



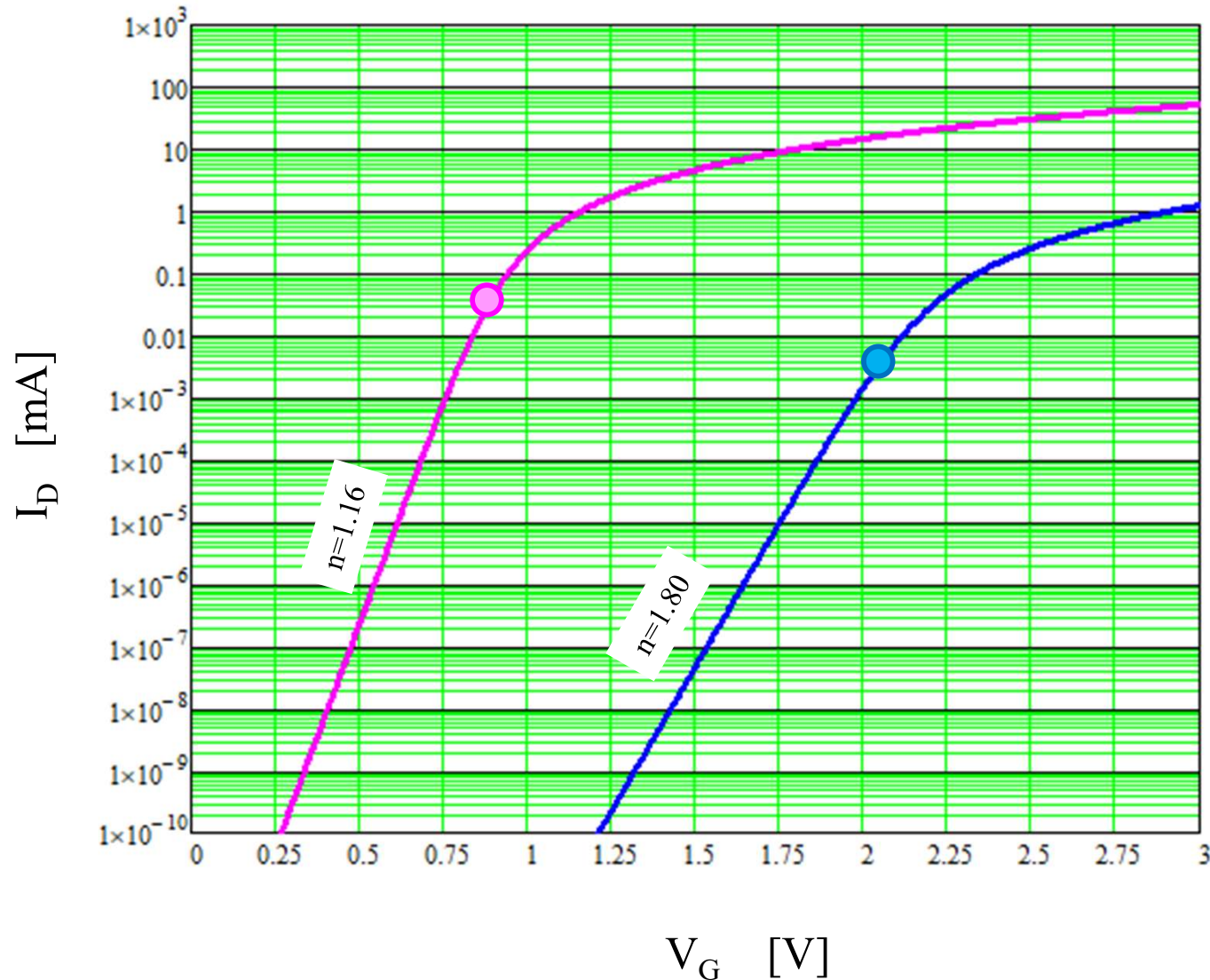
$$\text{Div}(D) = 0 \Rightarrow D_{ox}^\perp = D_s^\perp \Rightarrow E_{ox} = \frac{\epsilon_s}{\epsilon_{ox}} E_s$$

$\epsilon_{ox}$  augmente

$E_{ox}$  diminue  $\rightarrow V_T$  diminue

$n \rightarrow 1$

# Variation de la constante diélectrique de l'oxyde



$\epsilon_{ox} = 20$

$\epsilon_{SiO_2} = 4$

$d_{ox} = 10 \text{ nm}$

$N_A = 10^{18} \text{ cm}^{-3}$

# Exercice 11.4: "Nanocrystals inside"

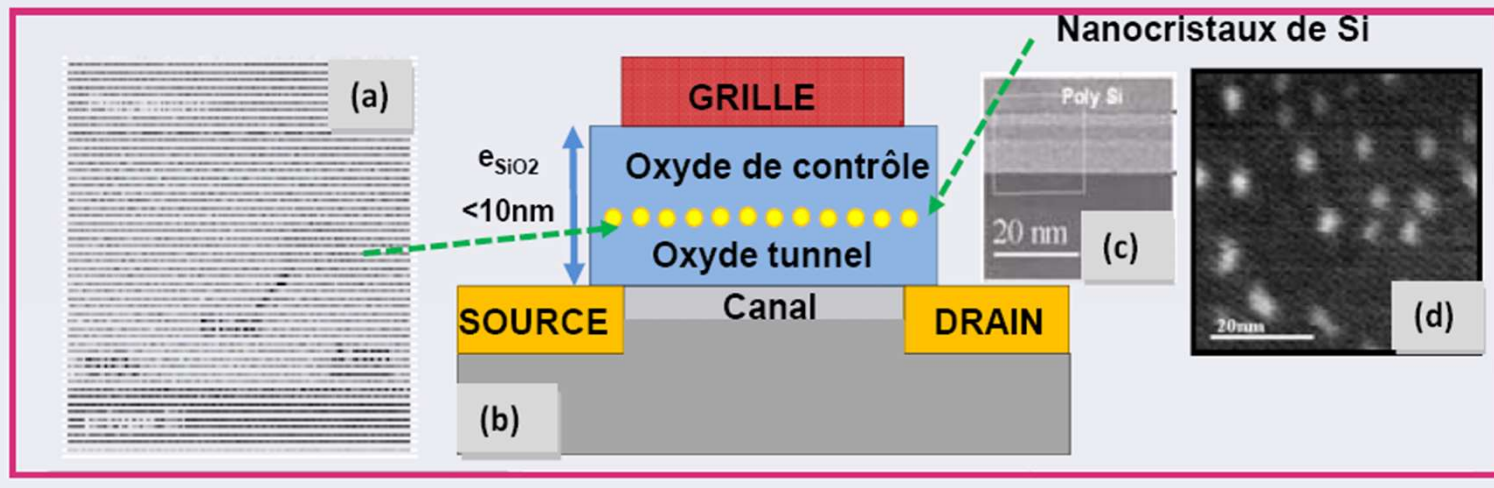
🌀 Toulouse : TP « Nanocrystals inside » 🌀

**FABRICATION DE COMPOSANTS MEMOIRES MOS  
A BASE DE NANOCRISTAUX DE SILICIUM**

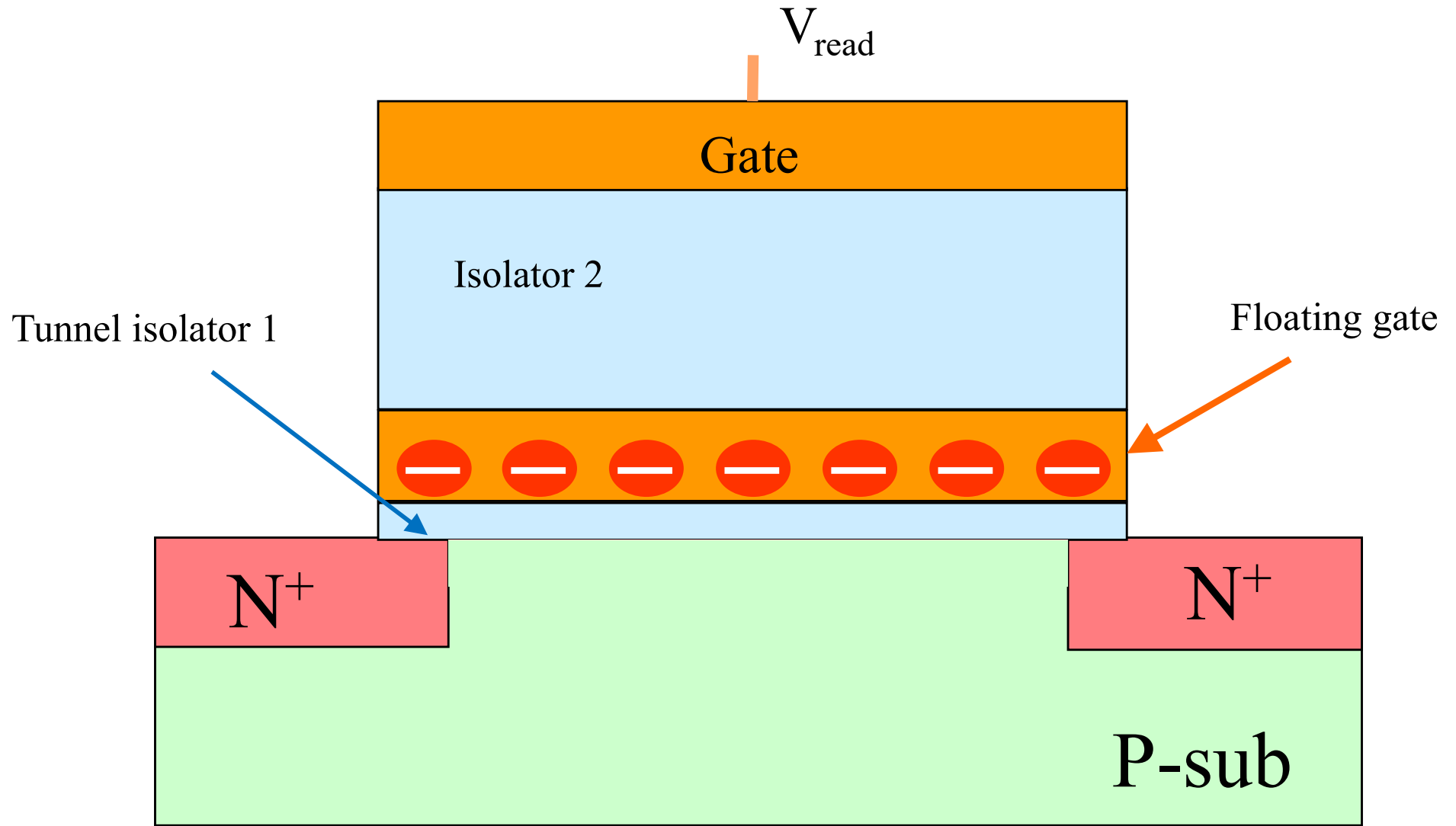
**GÉNÉRALITÉS :**

Cette formation de courte durée, en salle blanche, donne une approche pratique complète du concept « NANO-INSIDE » appliqué à l'intégration de nanocristaux de silicium dans la technologie NMOS. Il aborde alors toutes les opérations de fabrication des circuits intégrés de type « mémoires », ainsi que leurs caractérisations à la fois matériaux et composants. In fine, le but est de montrer comment une information peut être mémorisée avec des objets nanométriques de façon durable et conservée même sans alimentation.

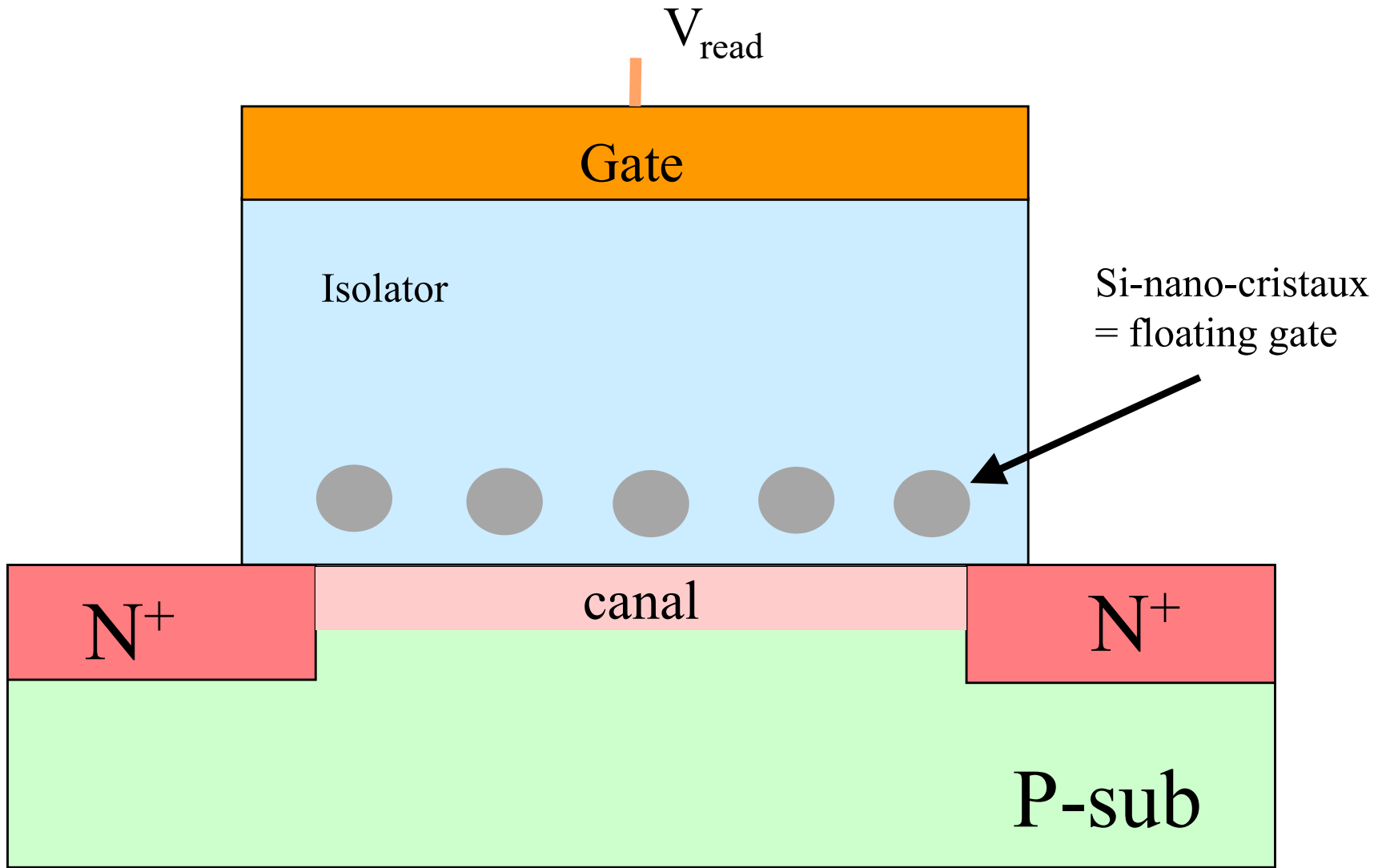
La puce à l'oreille  
No. 31,  
p. 4, nov. 2009.



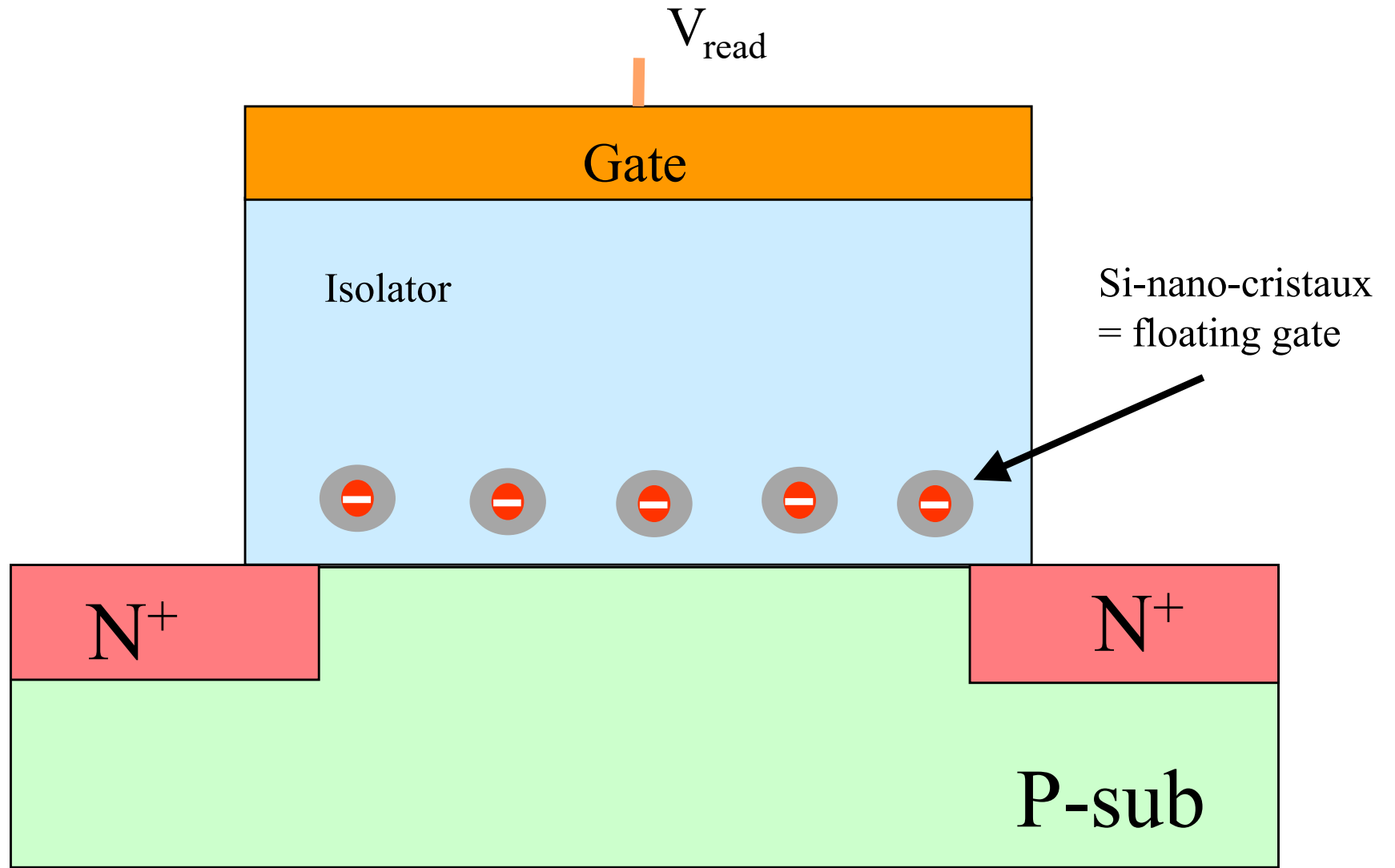
# Floating gate memories: structure



# Floating gate memories: structure

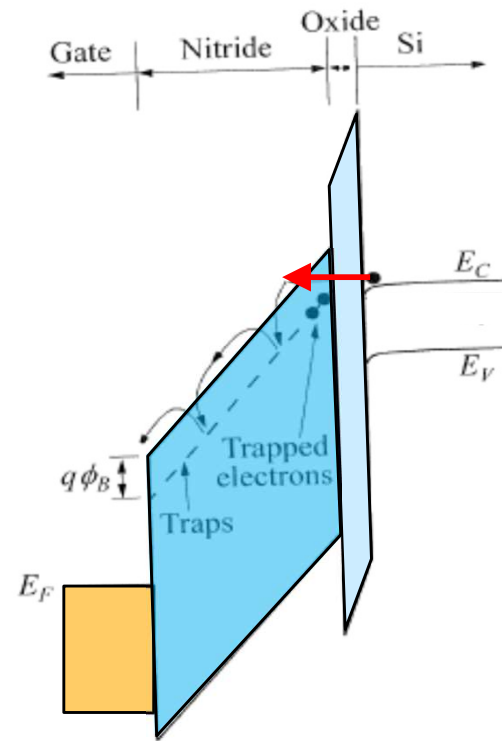
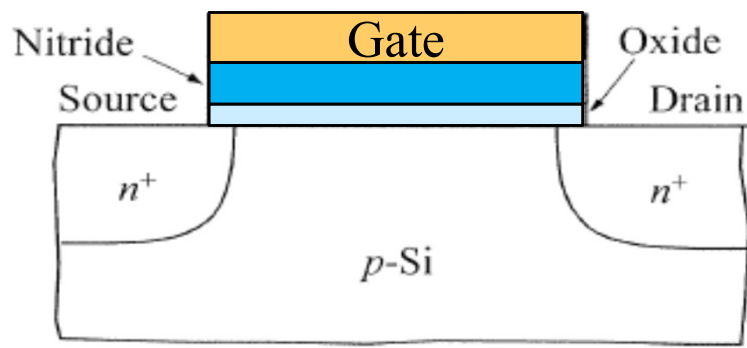


# Floating gate memories: structure

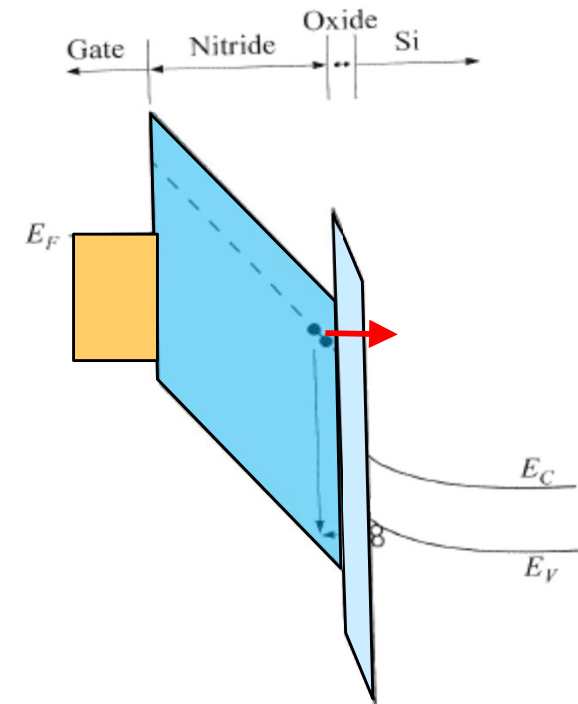


# Cellule non-volatile: Charge trapping devices

## MNOS-structure: Metal Nitride Oxide Semiconductor



Écrire



Effacer

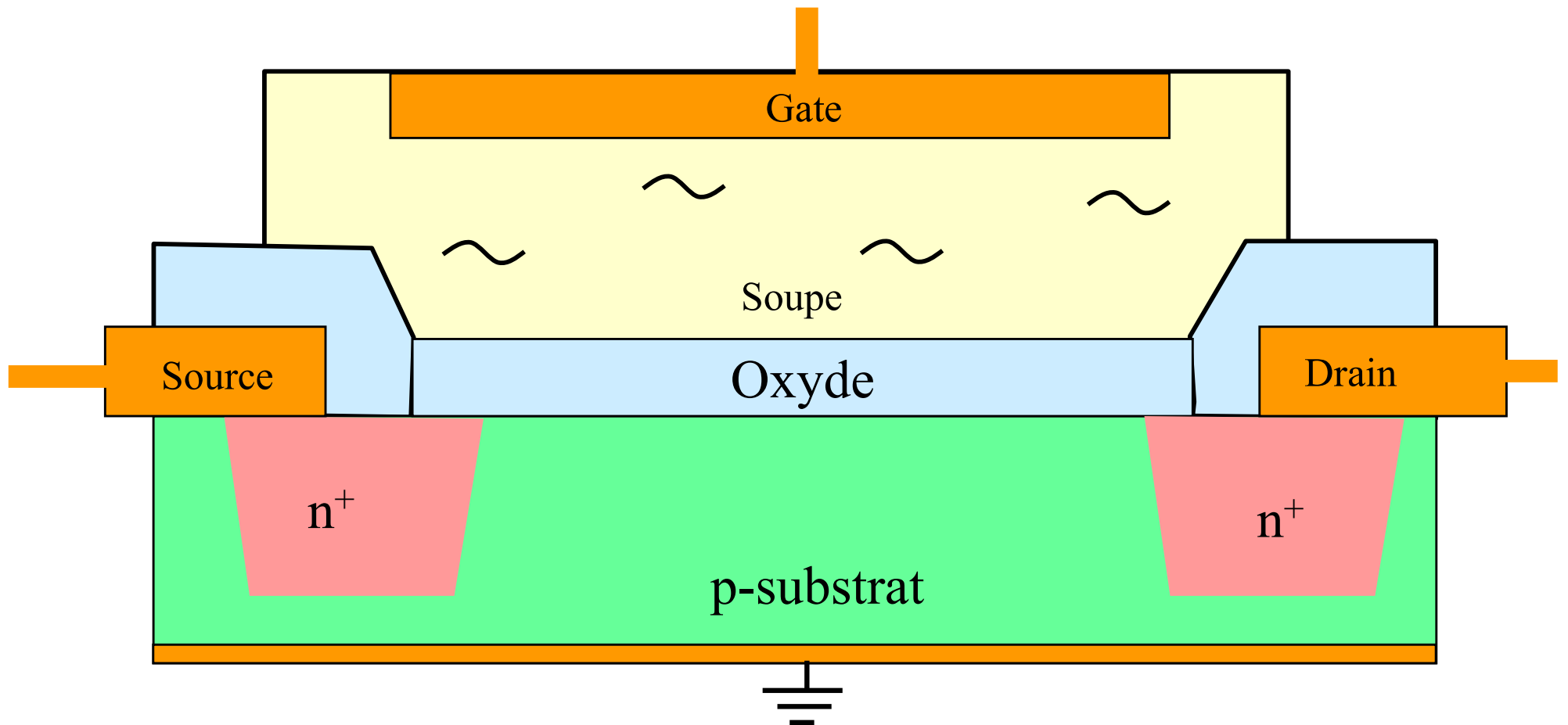
S.M. Sze, "Physics of semiconductor devices", Wiley

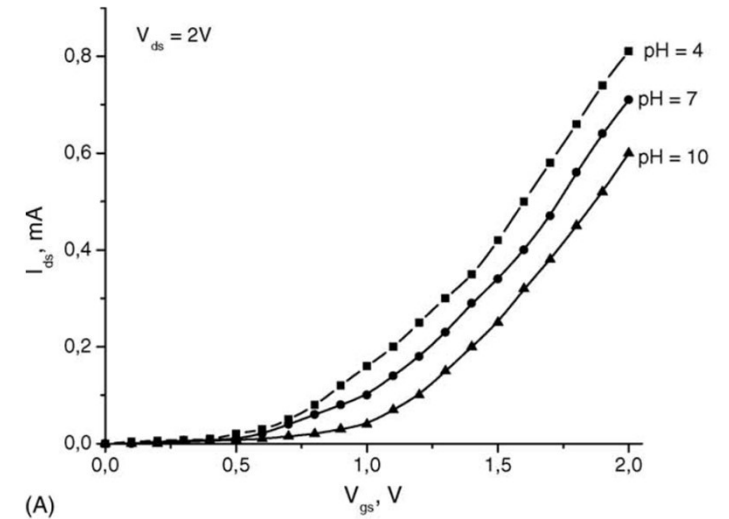
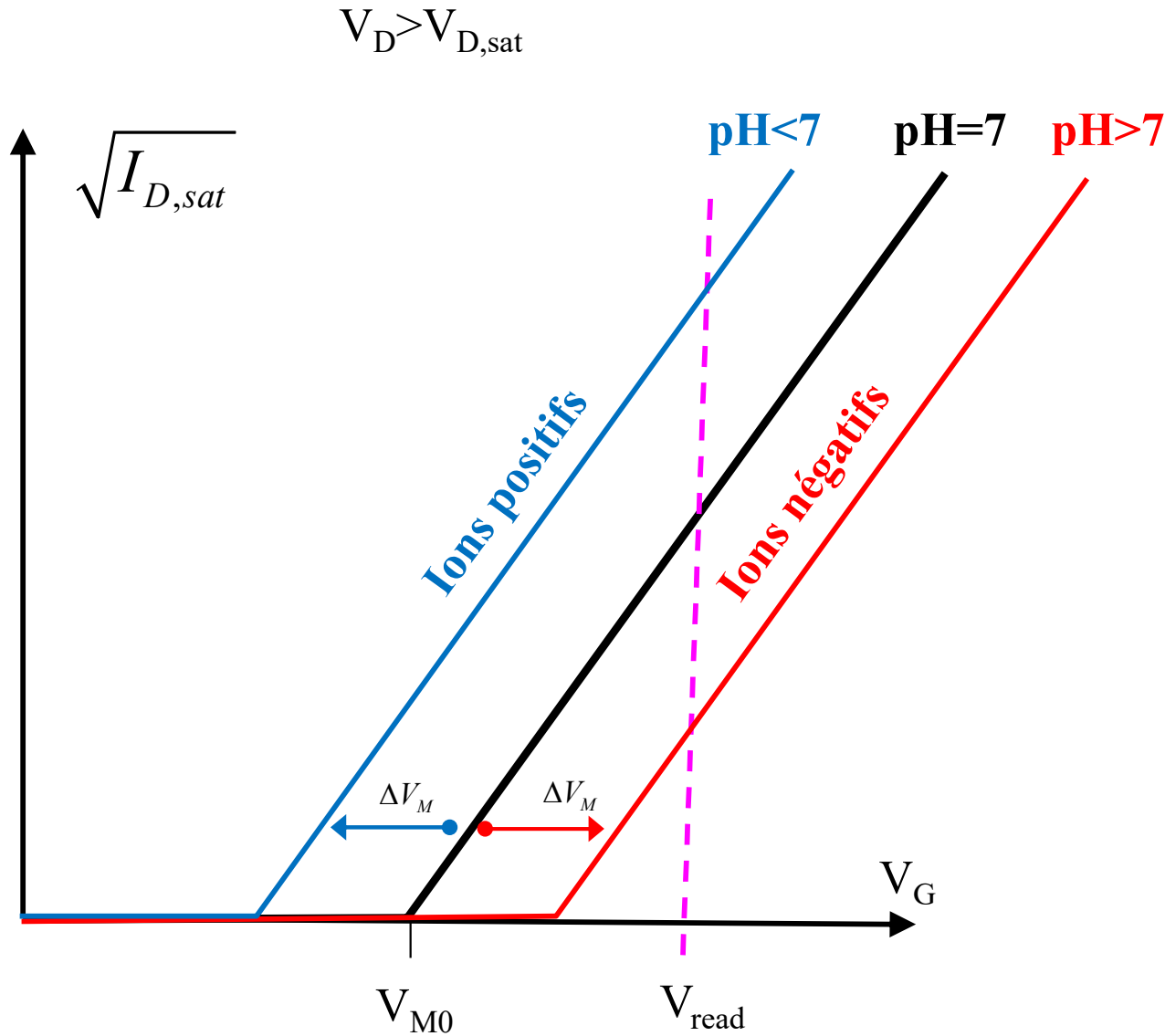
# Exercice 11.5 ISFET

Comment varie la tension de threshold si:

A) la soupe contient des ions positifs ( $\text{pH} < 7$ )

B) la soupe contient des ions négatifs ( $\text{pH} > 7$ )

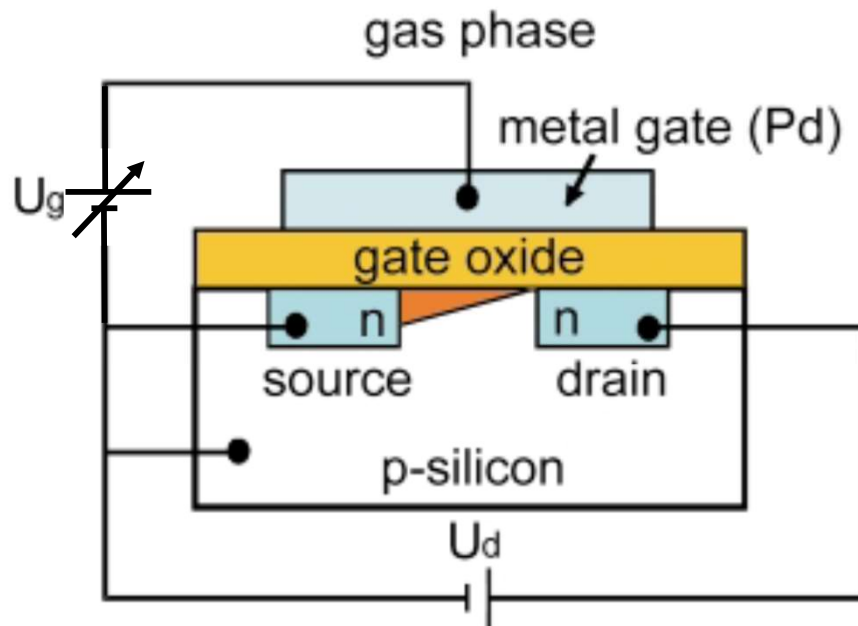




S. V. Dzyadevych et al., «Enzyme biosensors based on ion-selective field-effect transistors», [Analytica Chimica Acta Volume 568, Issues 1–2](#), 24 May 2006, Pages 248-258

## Gas measurements

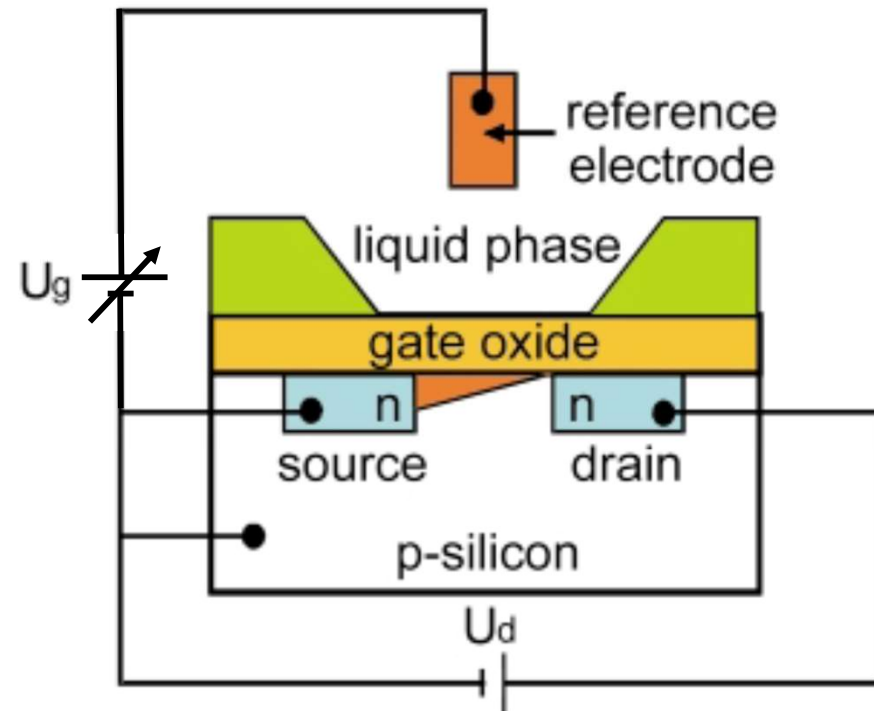
### MOSFET



Palladium electrode absorbes ions from the gas

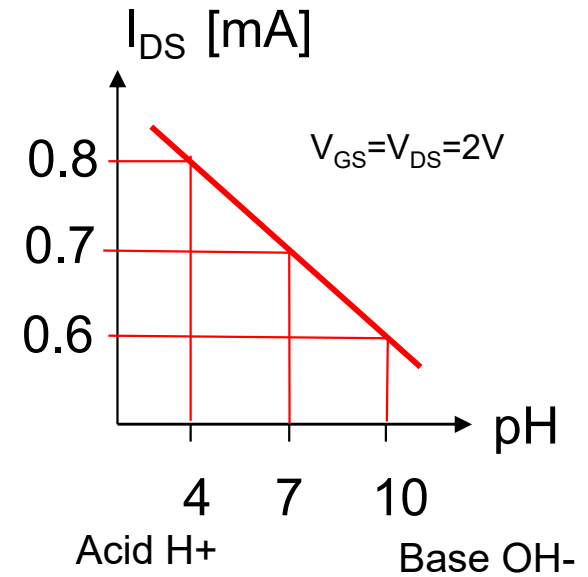
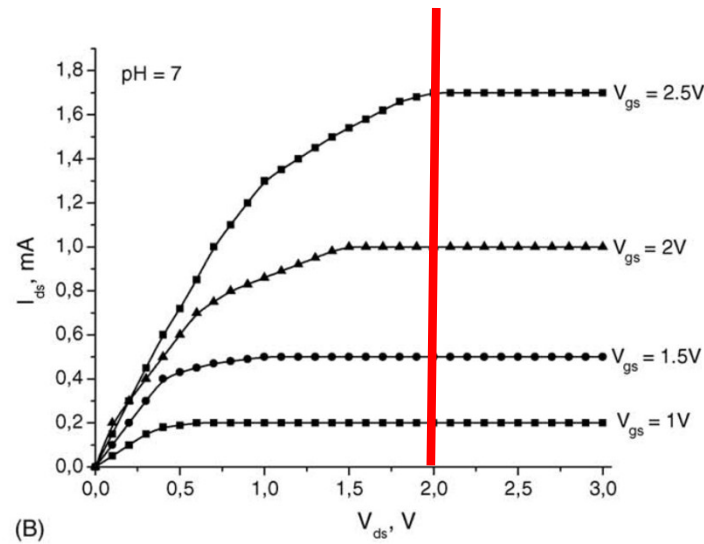
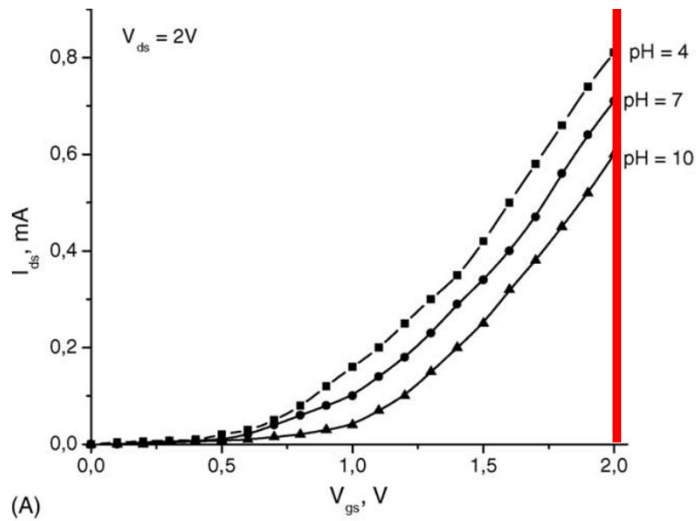
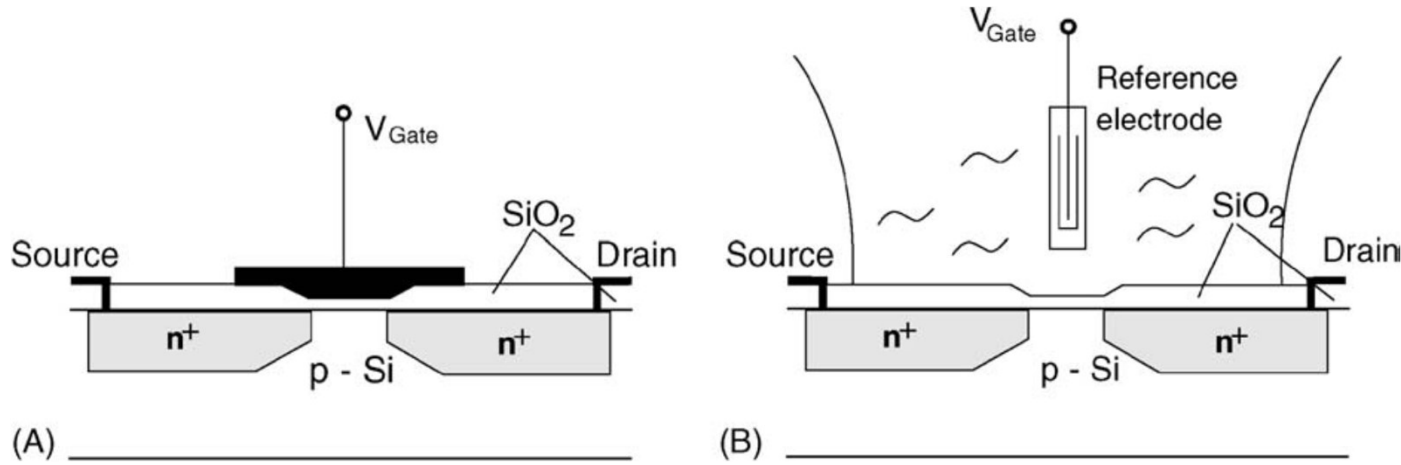
## Liquid measurements

### ISFET



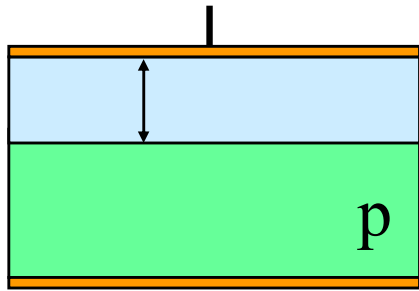
Adapté de: A. Hierlemann and H. Baltes "CMOS-based chemical microsensors" *Analyst*, 2003, 128, 15–28

# n-ISFET



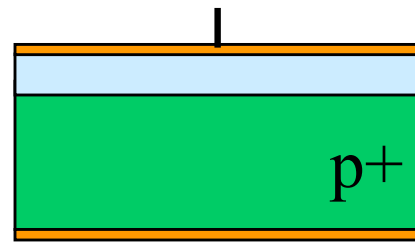
S. V. Dzyadevych et al., «Enzyme biosensors based on ion-selective field-effect transistors», [Analytica Chimica Acta Volume 568, Issues 1–2](#), 24 May 2006, Pages 248-258

Field Oxide



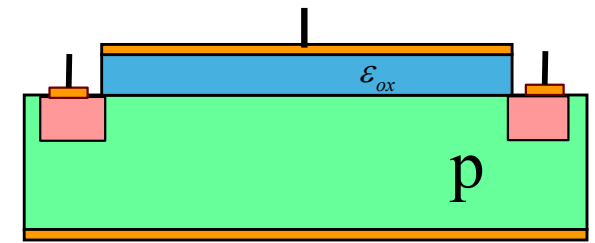
$d_{ox} \nearrow$      $V_T \nearrow$

Chanel stop



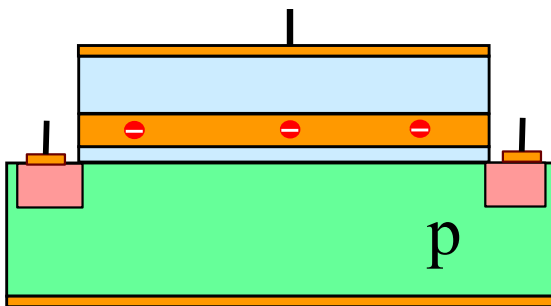
$p \nearrow$      $V_T \nearrow$

High K



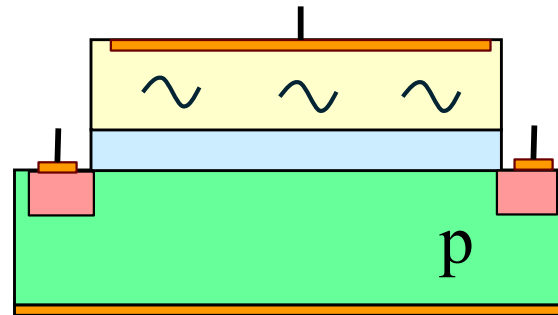
$\epsilon_{ox} \nearrow$      $V_T \searrow$

Floatging gate memory



$- \nearrow$      $V_T \nearrow$

ISFET



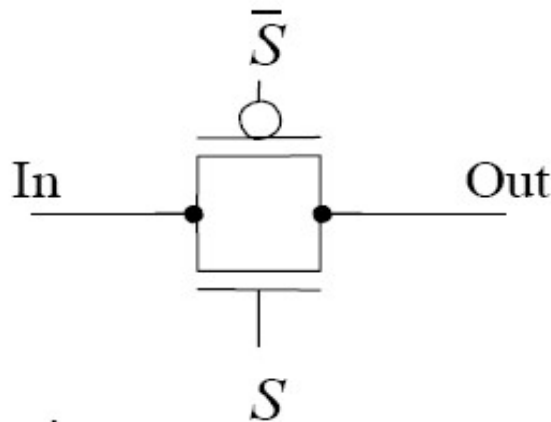
$\sim -$      $V_T \nearrow$   
 $\sim +$      $V_T \searrow$

• • •

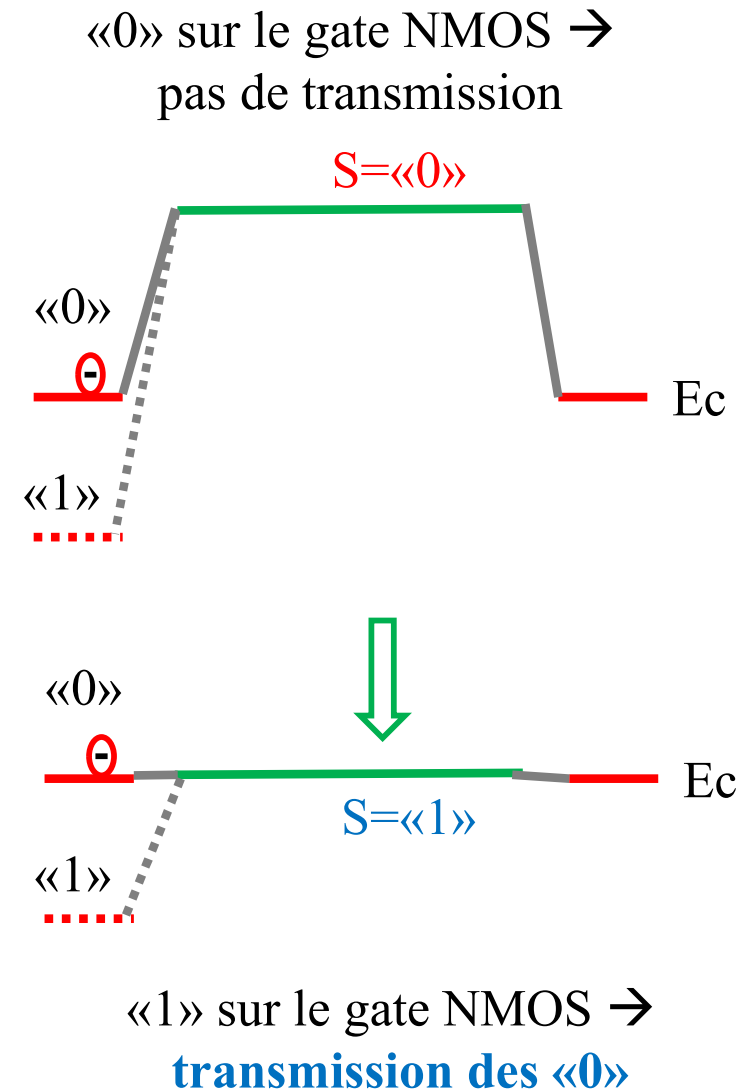
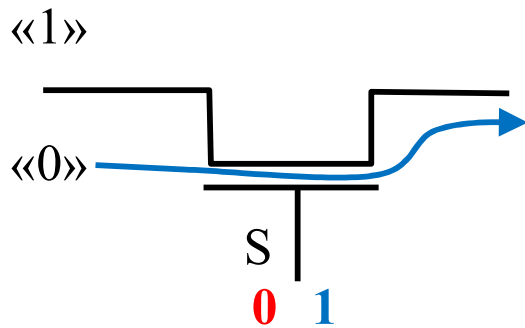
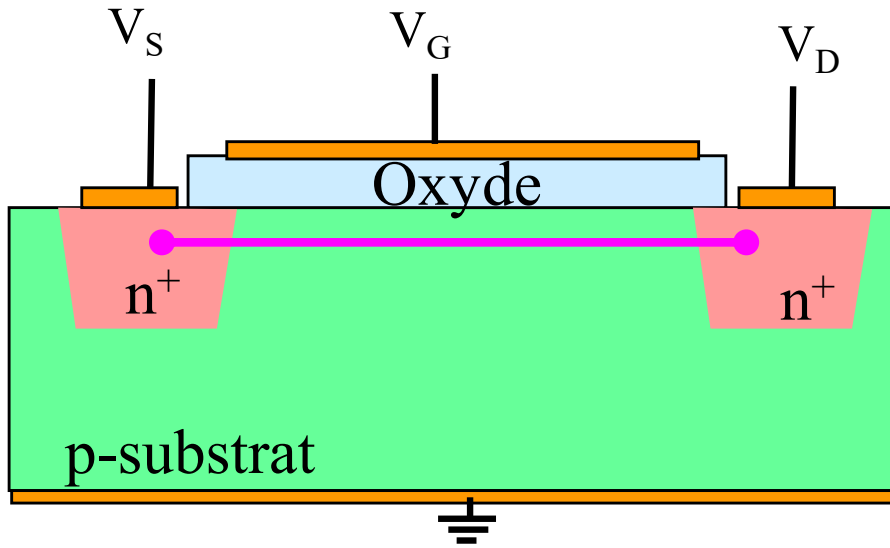


E11.2: Transmission gate

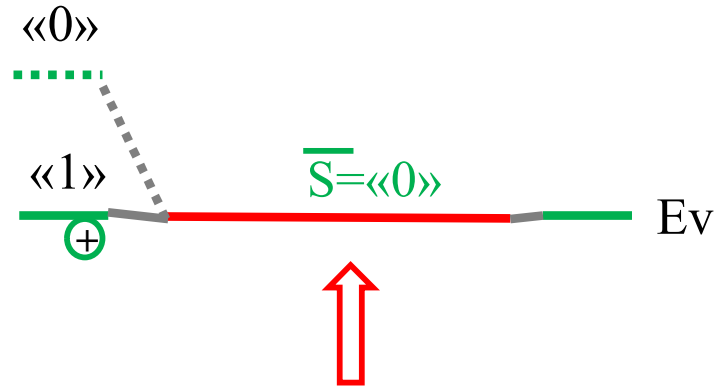
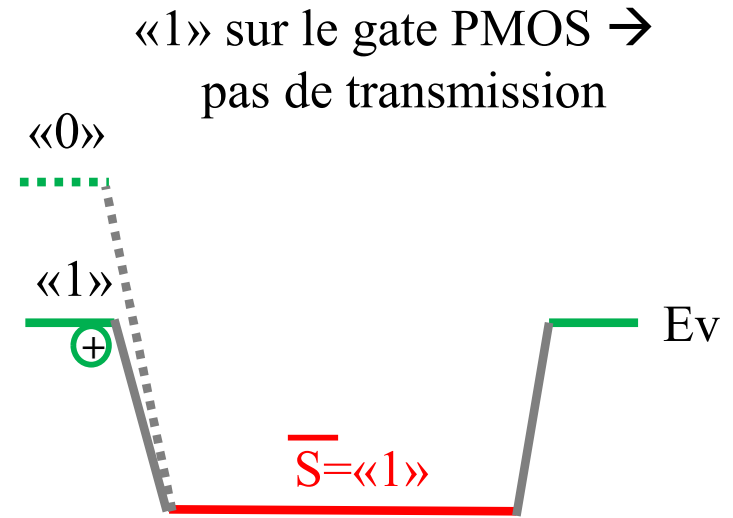
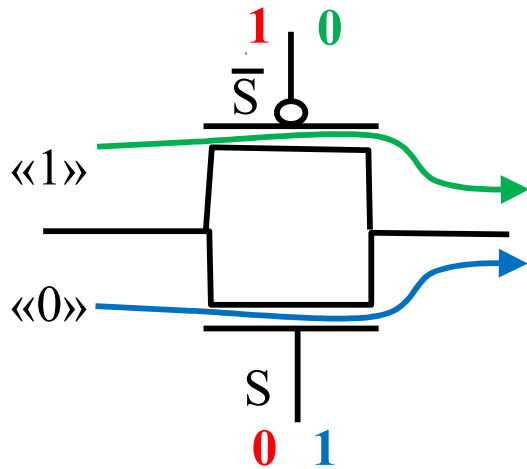
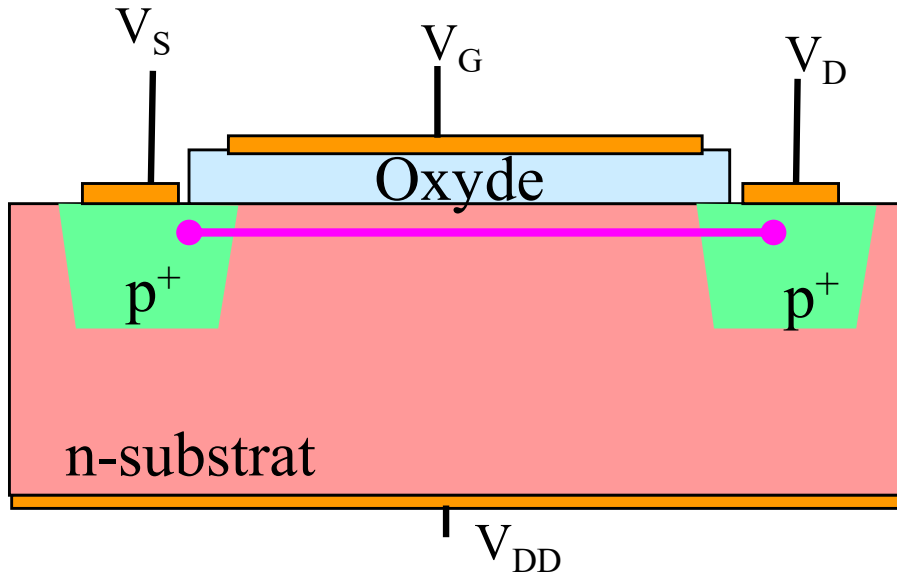
- Considérez le circuit ci-contre. Les signaux sont digitaux. Trouvez la table de vérité donnant la sortie « out » en fonction de l'entrée « in » et du signal de contrôle « S ». «  $\bar{S}$  » est l'inverse binaire de « S ».
- Pourquoi le PMOS est-il nécessaire ?



S	IN	OUT
0	0	
0	1	
1	0	
1	1	



# Transmission Gate

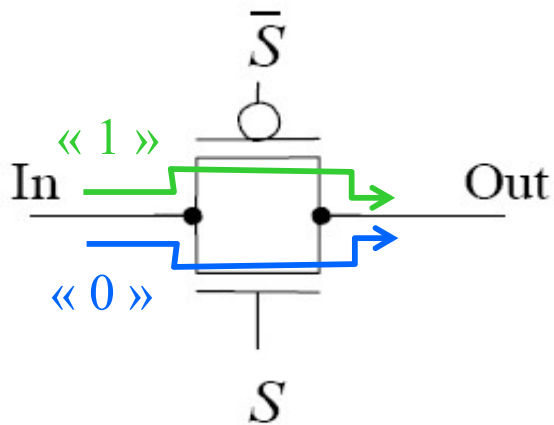


«0» sur le gate PMOS →  
**transmission des «1»**

# Exercice 11.2: transmission gate

PMOS

Transmet les «1»



Bloqué

Transmis

S	IN	OUT
0	0	
0	1	
1	0	
1	1	

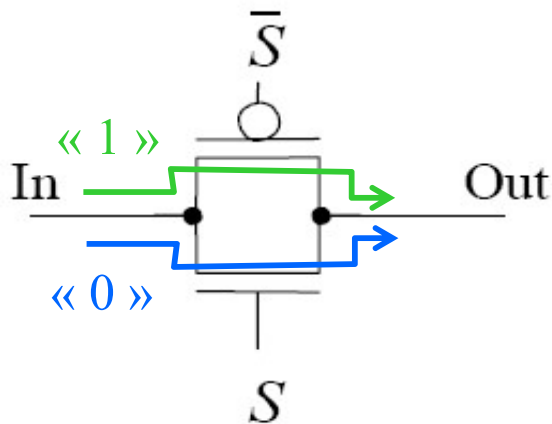
NMOS

Transmet les «0»

# Exercice 11.2: transmission gate

PMOS

Transmet les «1»



NMOS

Transmet les «0»

Bloqué

Transmis

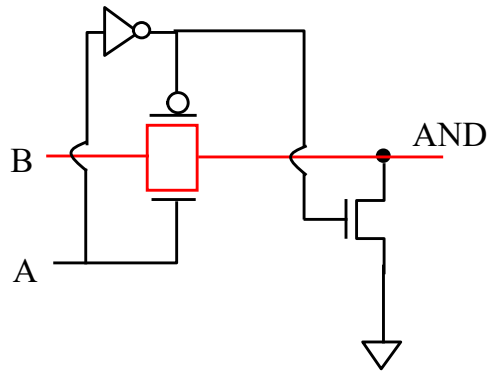
S	IN	OUT
0	0	Float.
0	1	Float.
1	0	0
1	1	1

Sans le PMOS, un “1” à l’entrée ne serait pas transmis correctement.

- Le NMOS transmet les “0”.
- Le PMOS transmet les “1”.

# AND en CMOS et Transmission Gate

AND



5 transistors

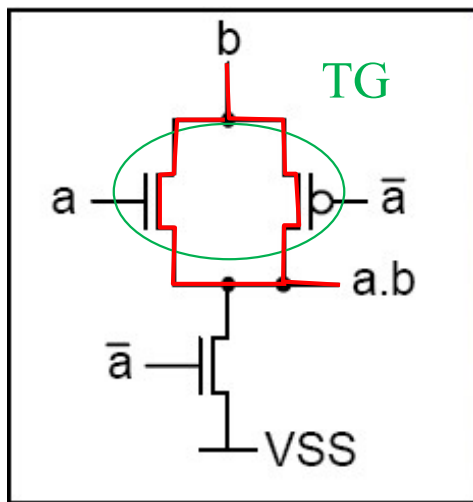


Traditional symbol

Mais:

Pas d'isolation

→ Transmission du bruit



A. Stauffer, cours EPFL.

Input A	Input B	Output Q
0	0	0
0	1	0
1	0	0
1	1	1

Truth Table