

PHYSIQUE DES COMPOSANTS SEMI-CONDUCTEURS

XIV) Comparaisons

P.A. Besse

EPFL

Chapitre 14: « Comparaisons »

A) Comparaison diode Schottky / diode pn

- Rappel du fonctionnement

- Caractéristiques fondamentales:

Courant noir

Tension de seuil

Résistance en série

Temps de switching

B) Comparaison BJT / MOSFET

- Rappel du fonctionnement

- Comparaison pour ampli
“common source”:

Transconductance

Résistance d’entrée

C) Logique CMOS

- rappel de la structure logique

- consommation de courant

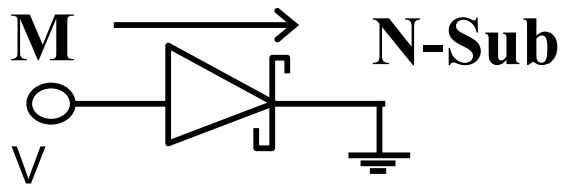
passage à 0.5

charge et décharge capacitive

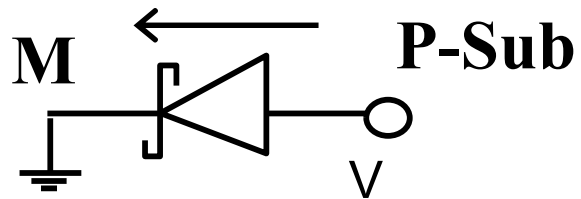
subthreshold

Schottky

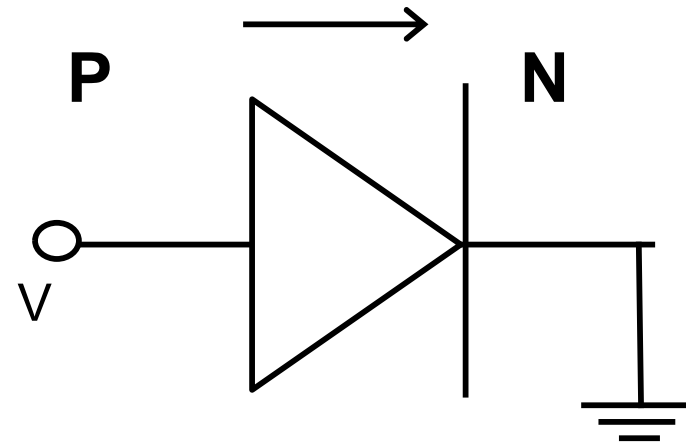
Substrat N

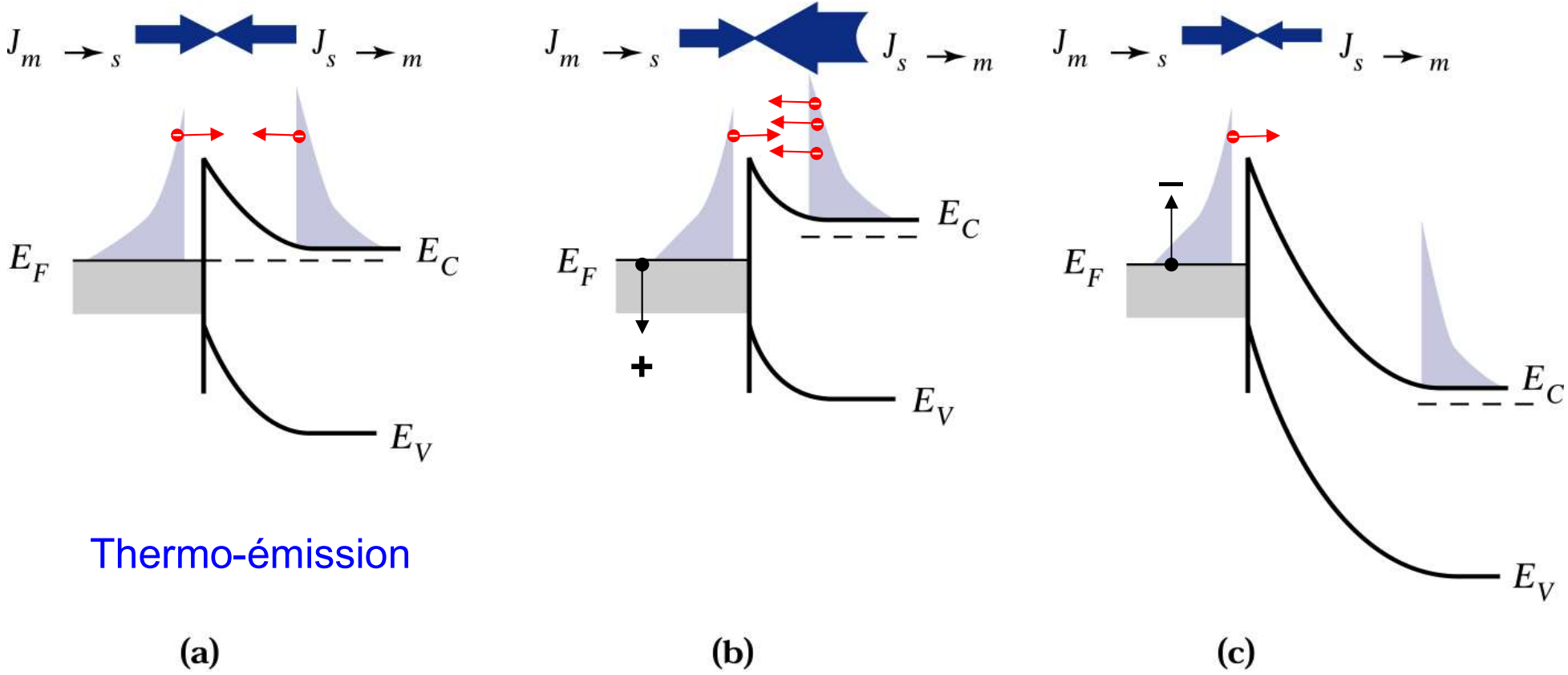


Substrat P



Diode PN





Thermo-émission

Équilibre $V=0$:

Forward $V>0$:

Backward $V<0$:

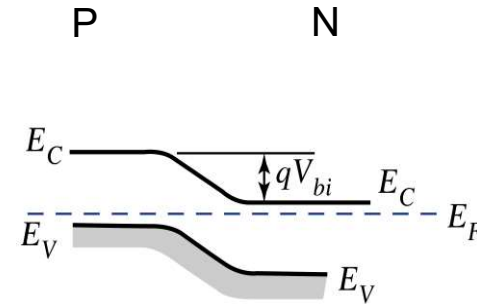
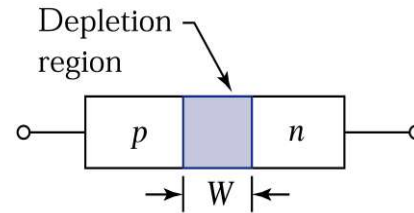
S. Sze « Semiconductor devices »

Injection de **majoritaires**

Extraction de **majoritaires**

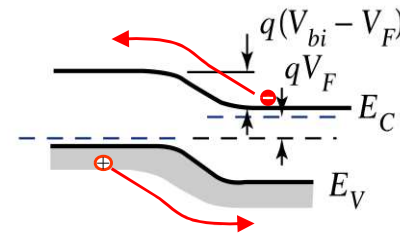
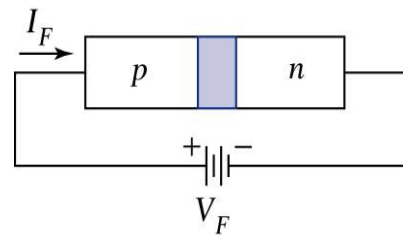


Équilibre $V=0$:



Forward $V>0$:

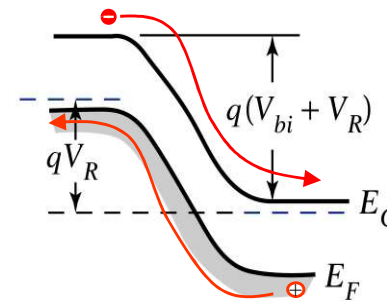
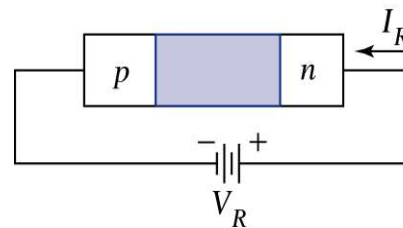
Injection de **minoritaires**



Diffusion en zone de déplétion

Backward $V<0$:

Extraction de **minoritaires**

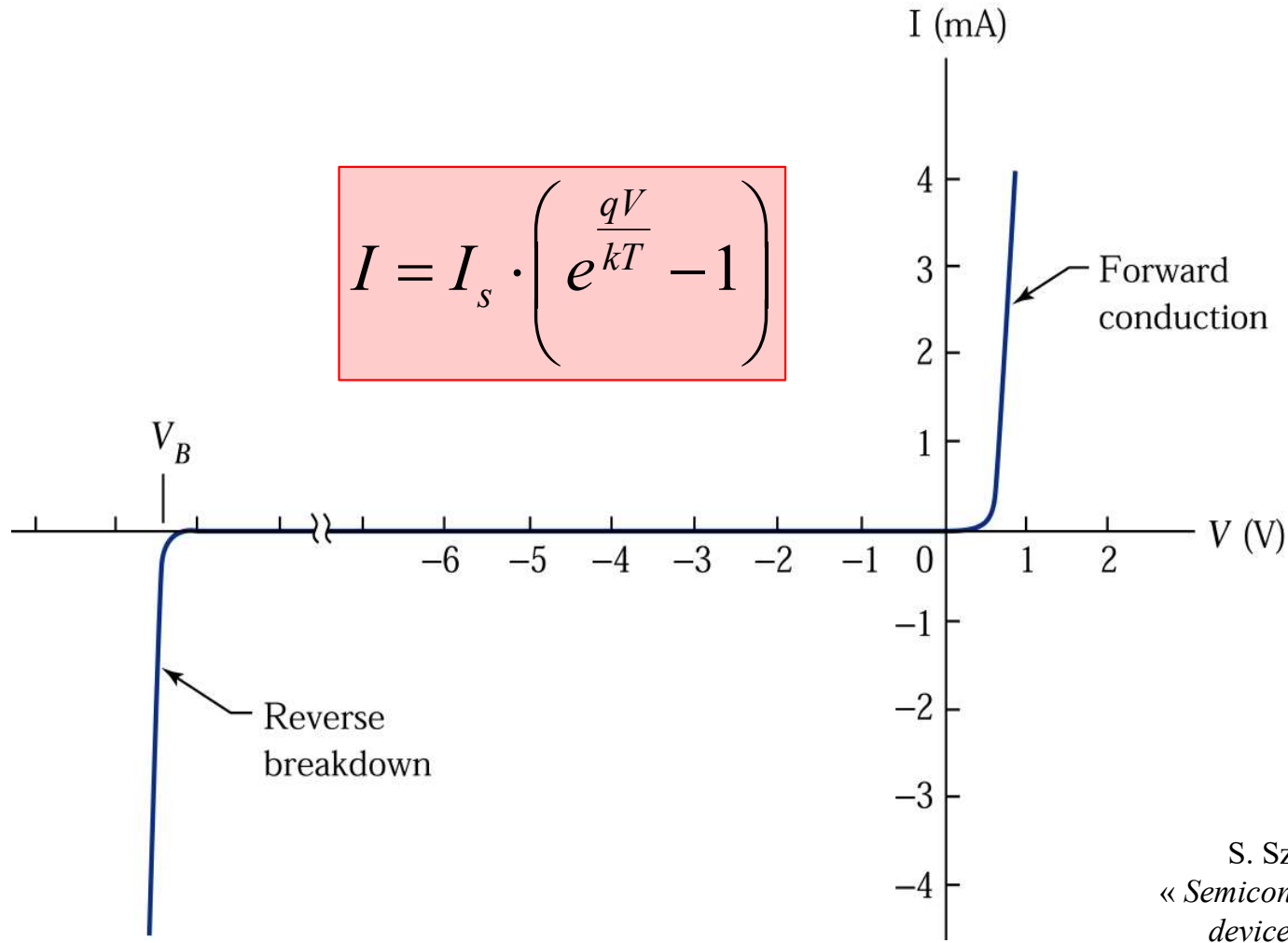


Drift en zone de déplétion

S. Sze « *Semiconductor devices* »

(c)

Diode idéale: caractéristique générale



Équation des diodes:

$$\frac{I}{I_s} = \left[e^{\frac{qV}{kT}} - 1 \right]$$

Valeur typique pour silicium à 300K:

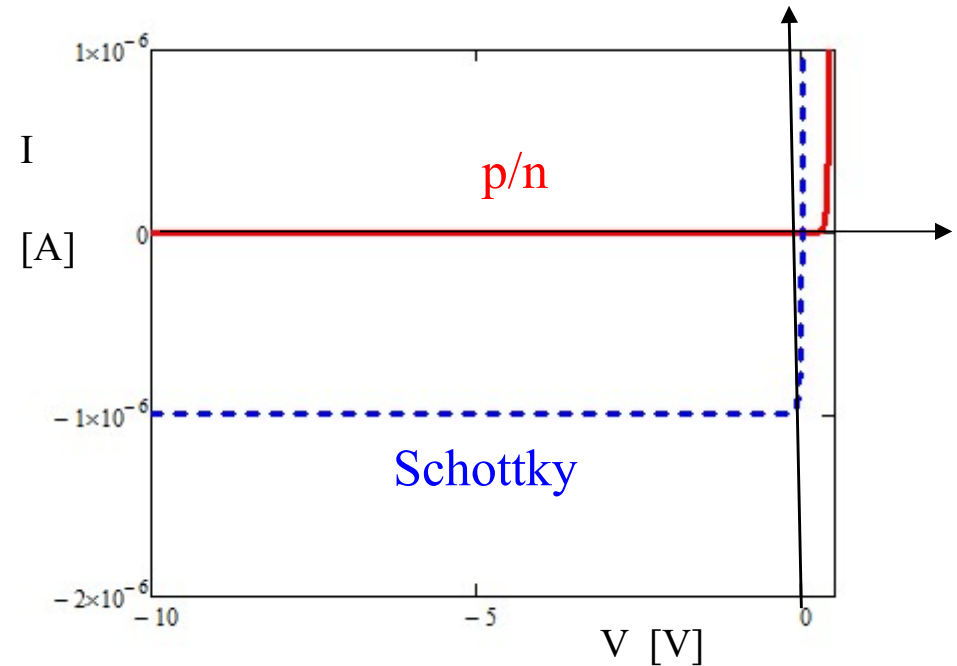
P/N

$$I_s \cong 10^{-11} [A/cm^2]$$

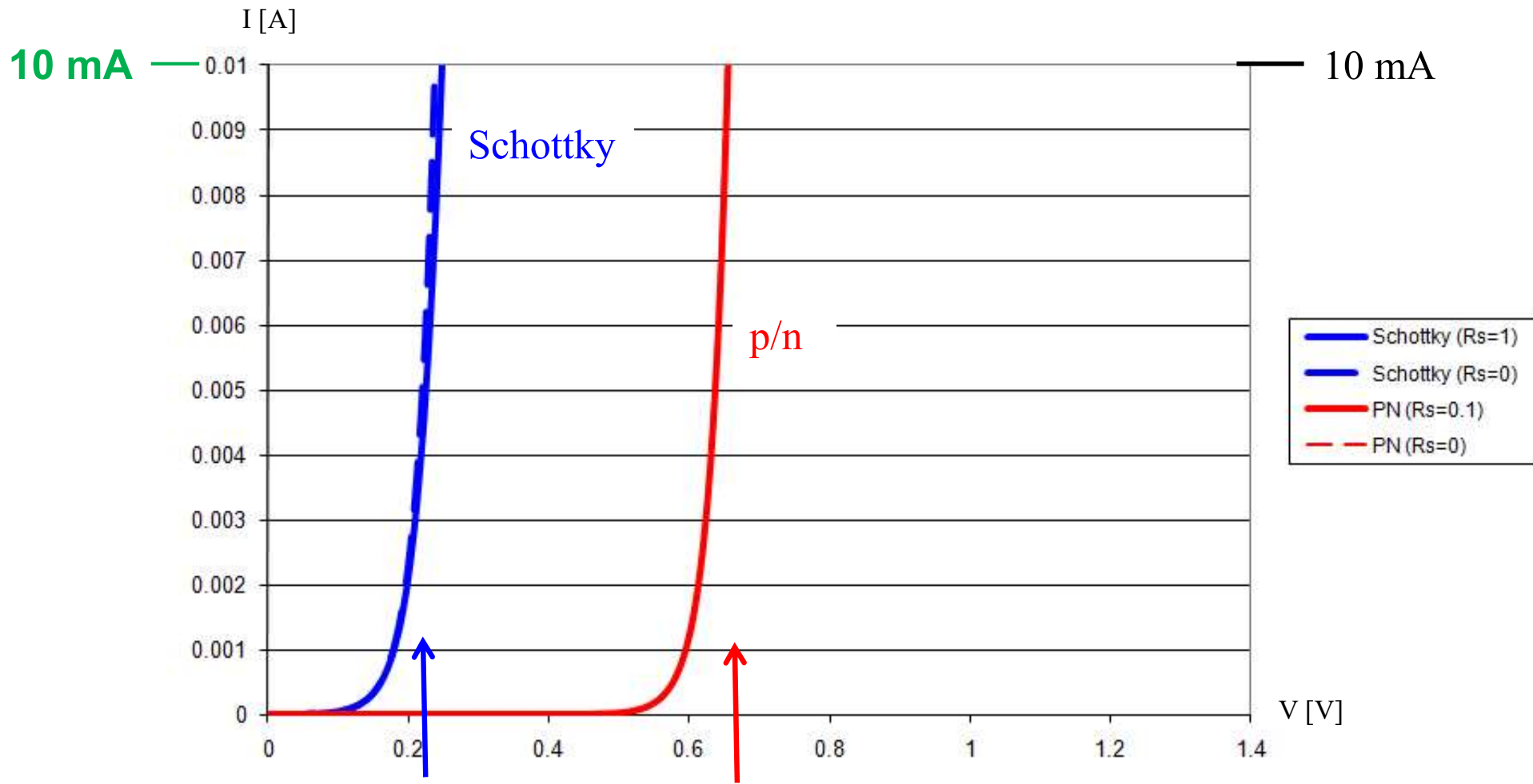
<<<

Schottky

$$I_s \cong 10^{-4} [A/cm^2]$$

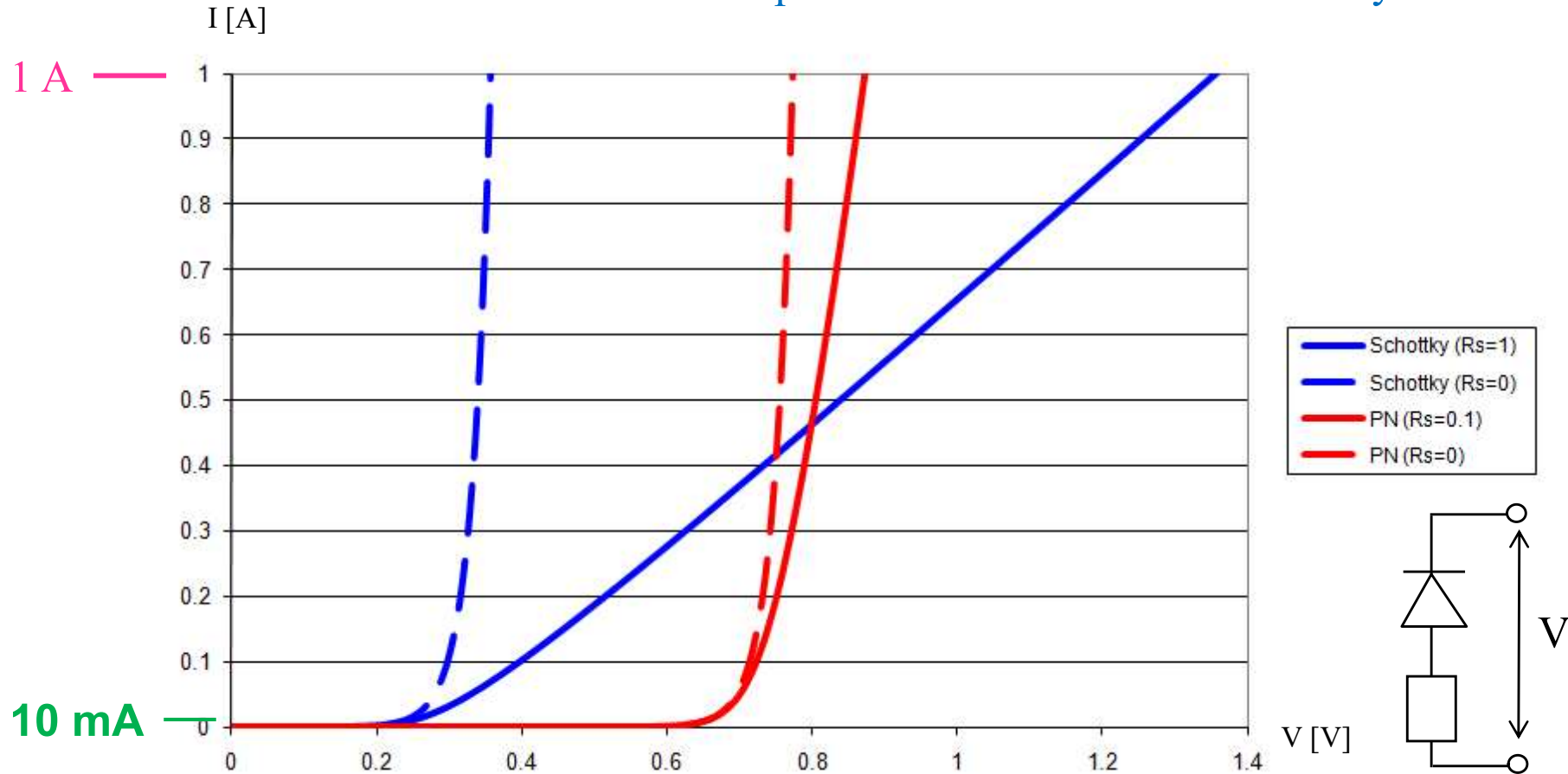


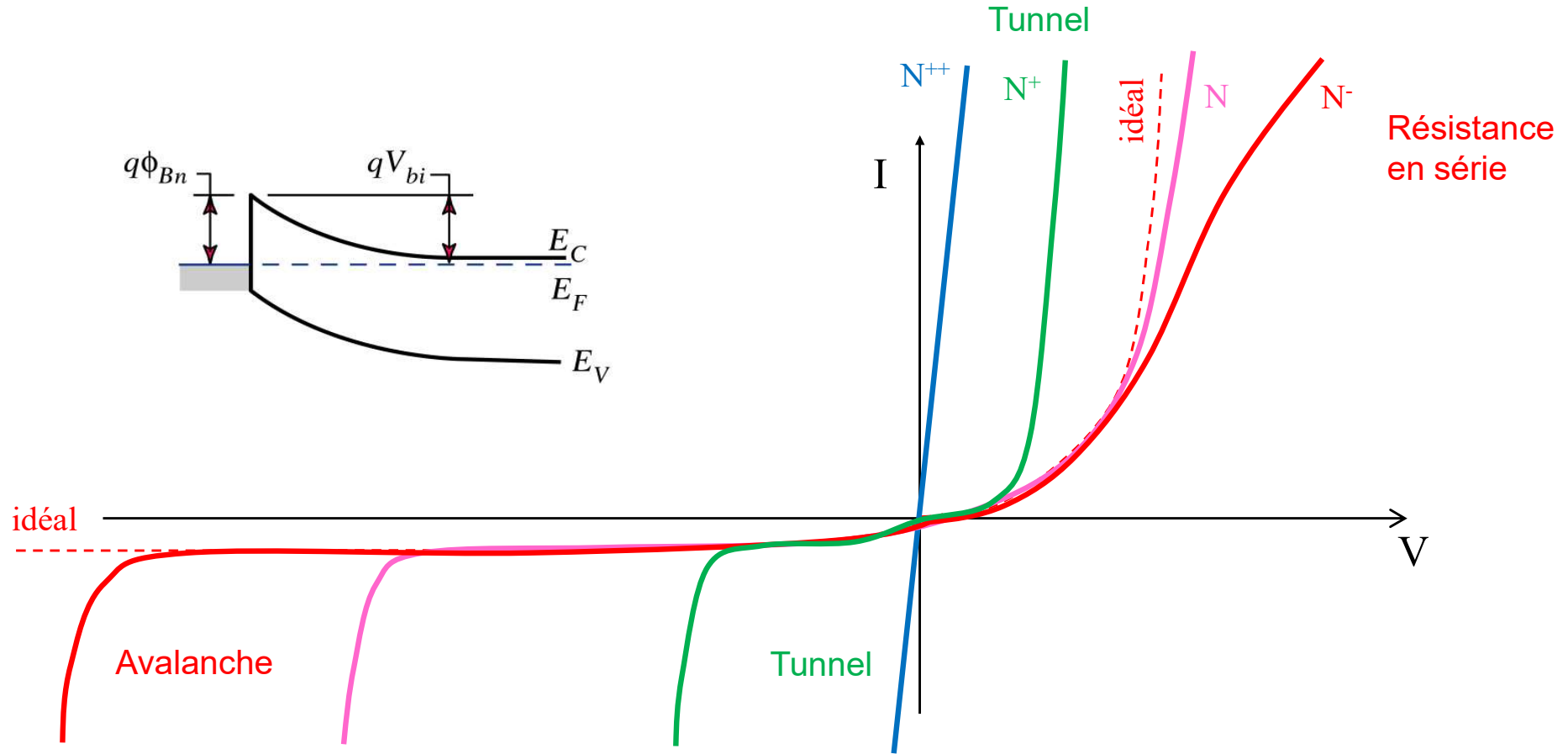
Le courant noir est nettement plus élevé dans la diode Schottky !!!

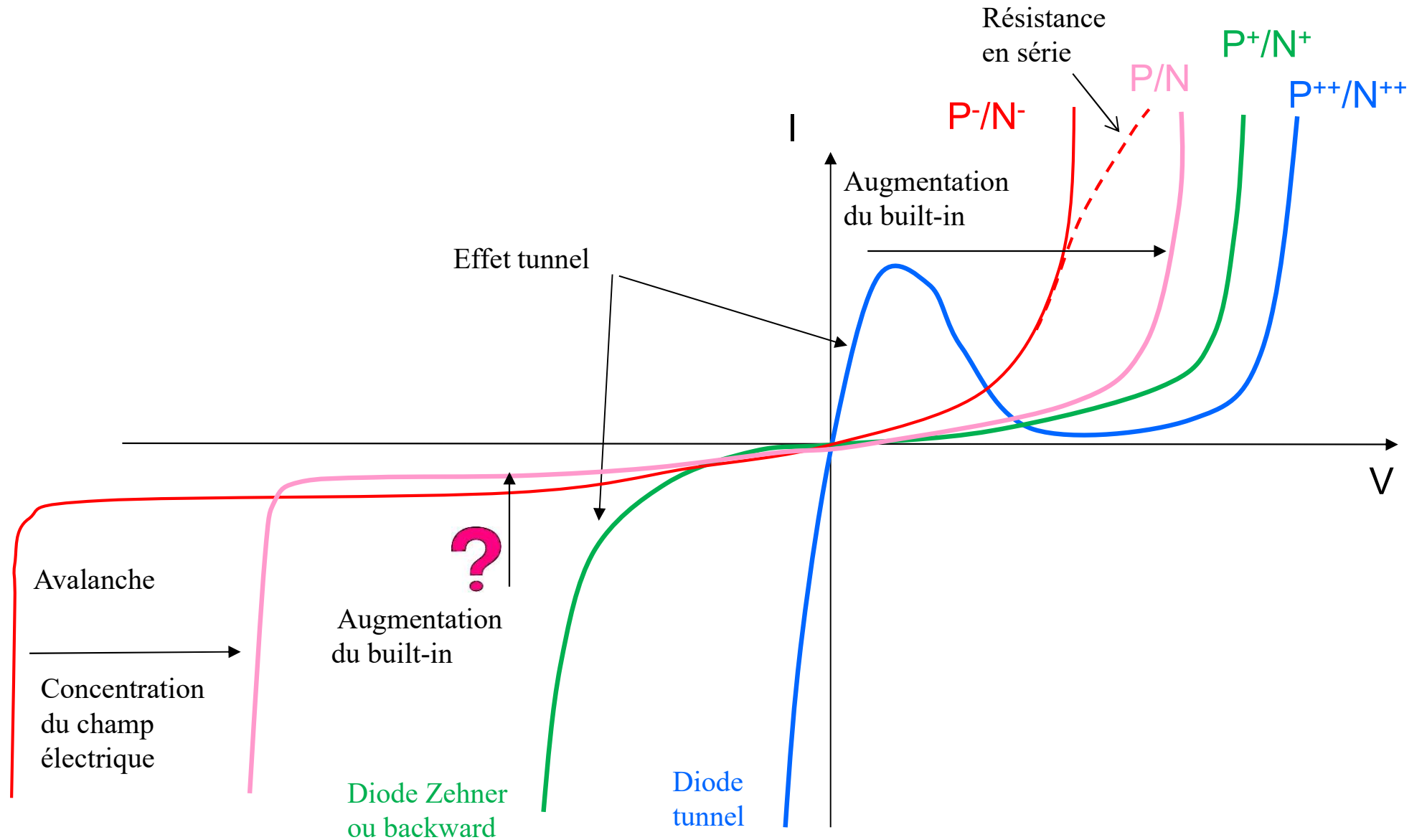


La tension de seuil est plus petite dans la diode Schottky !!!

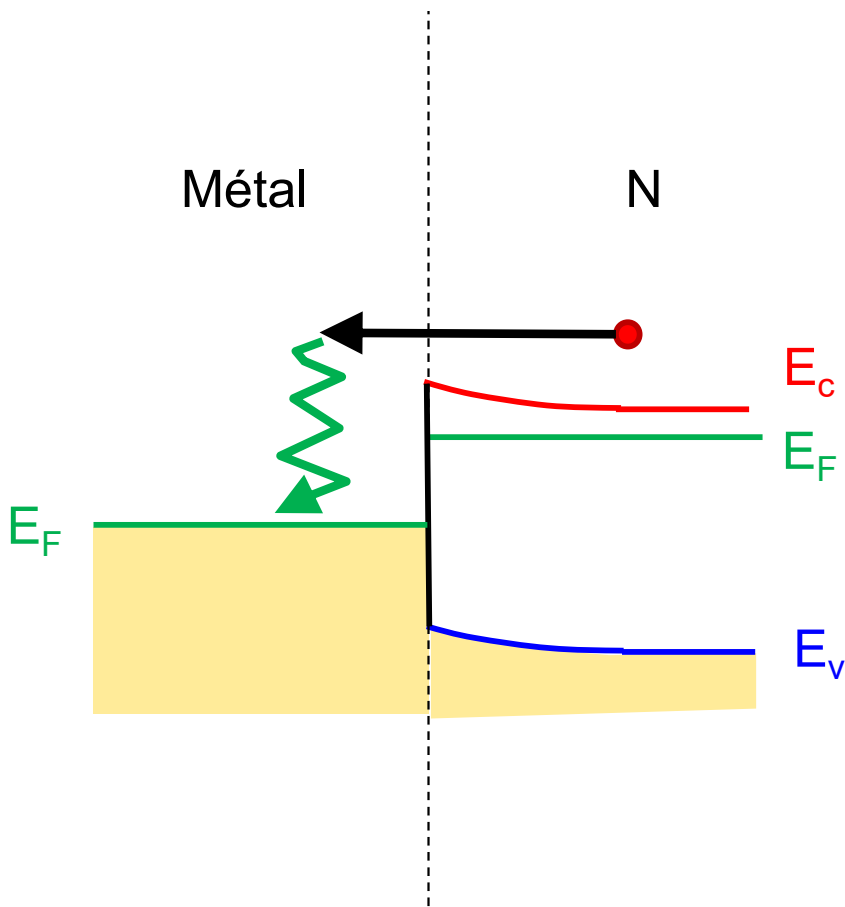
La résistance en série est plus élevée dans la diode Schottky !!!





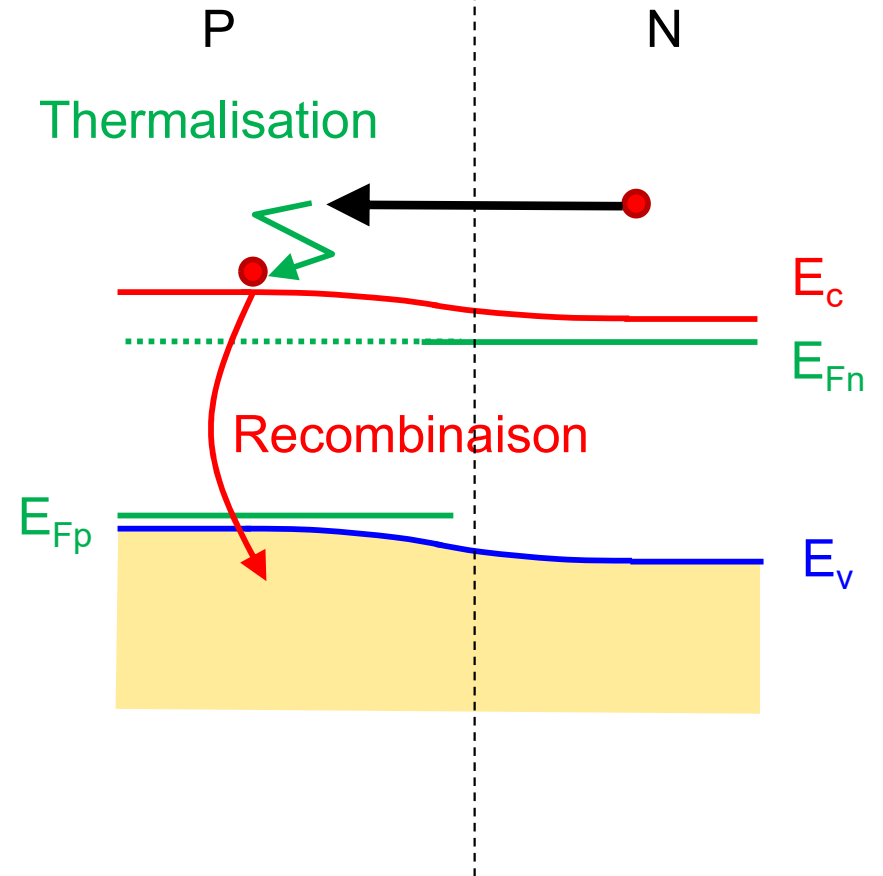


Diode Schottky



La thermalisation est quasi «instantanée»

Diode PN



La recombinaison détermine le temps de vie des minoritaires

Injection de majoritaires
(Diode Schottky)



Lac de majoritaires

Injection de minoritaires
(Diode PN)



Conductance différentielle

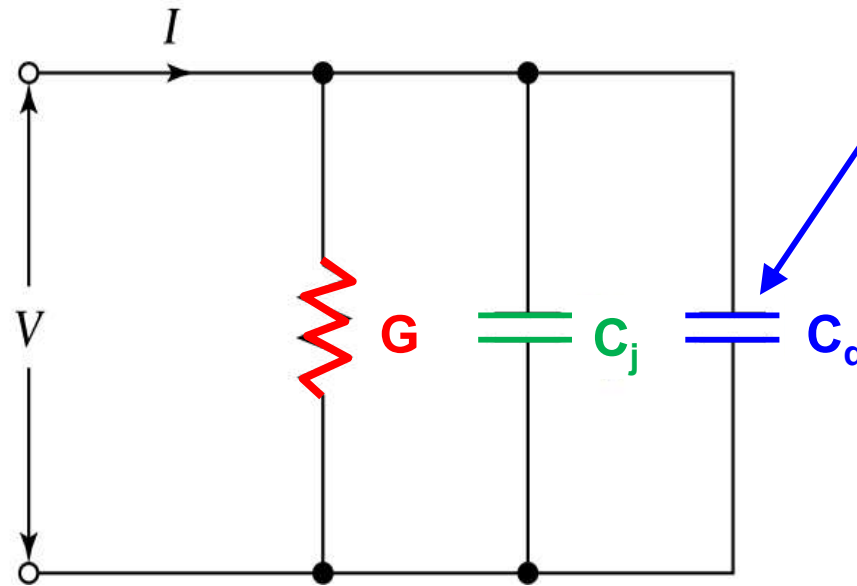
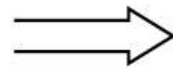
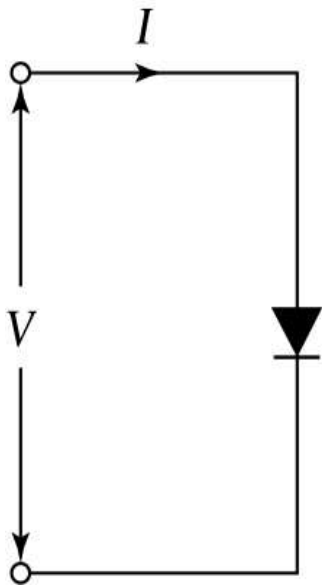
$$G \equiv \frac{d(A \cdot J)}{dV} \cong \frac{q}{\Gamma \cdot kT} \cdot (I + I_s)$$

Capacité de jonction

$$C_j = A \cdot \frac{\epsilon_0 \epsilon}{W}$$

Capacité de diffusion diode PN

$$C_d \cong A \cdot \frac{q^2}{kT} \cdot (L_n n_{p0} + L_p p_{n0}) \cdot e^{qV/kT}$$



Uniquement pour diode PN

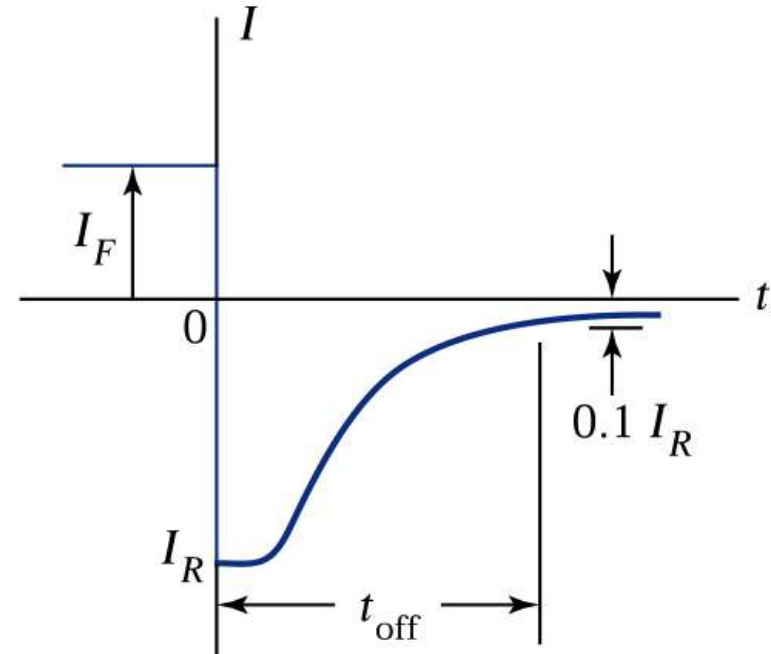
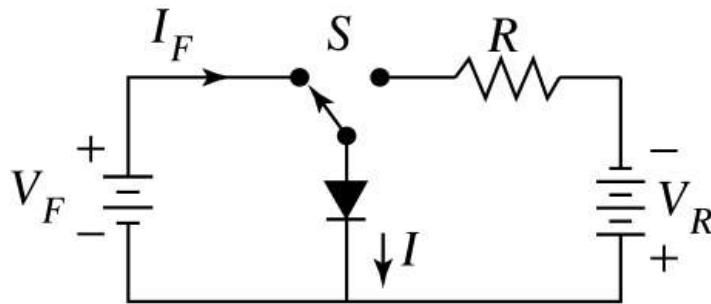
S. Sze « Semiconductor devices »

Diode: caractéristique de switch grand signal



Diode pn: temps de vie élevé des minoritaires

S. Sze
« Semiconductor devices »



$$T_{\text{off}} (\text{p-n junction}) \approx 1 \mu\text{s} \gg T_{\text{off}} (\text{Schottky diode}) \approx 1 \text{ns}$$

Diode PN:

- barrière d'énergie de l'ordre de E_g
- courant de diffusion/drift dans la zone de depletion
- **diffusion des minoritaires dans les zones de diffusion**
- accumulation de minoritaires en mode passant

Diode Schottky:

- barrière d'énergie de l'ordre de $E_g/2$
- thermo émission de majoritaires
- pas d'accumulation de porteurs
- faible dopage du semiconducteur

Applications: rectification et switching

P-N Diodes

- Tensions élevées
- Courants élevés
- Basse vitesse

Schottky Diodes

- Basses tensions
- Petits courants
- Haute vitesse

Chapitre 14: « Comparaisons »

A) Comparaison diode Schottky / diode pn

- Rappel du fonctionnement

- Caractéristiques fondamentales:

Courant noir

Tension de seuil

Résistance en série

Temps de switching

B) Comparaison BJT / MOSFET

- Rappel du fonctionnement

- Comparaison pour ampli
“common source”:

Transconductance

Résistance d'entrée

C) Logique CMOS

- rappel de la structure logique

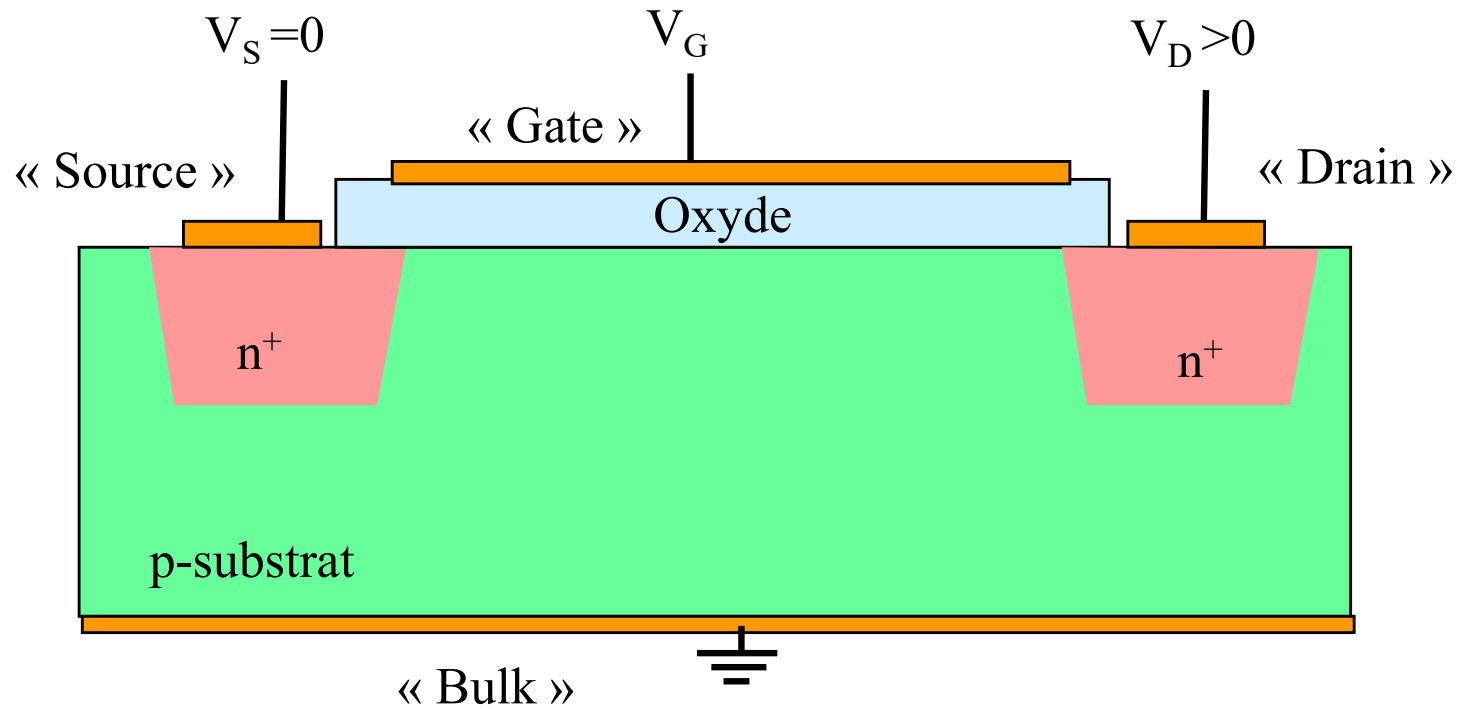
- consommation de courant

passage à 0.5

charge et décharge capacitive

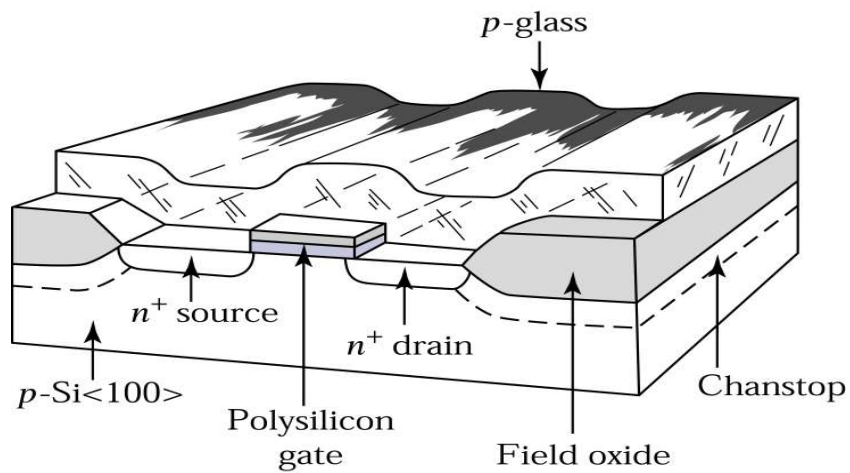
subthreshold

Rappel: MOSFET

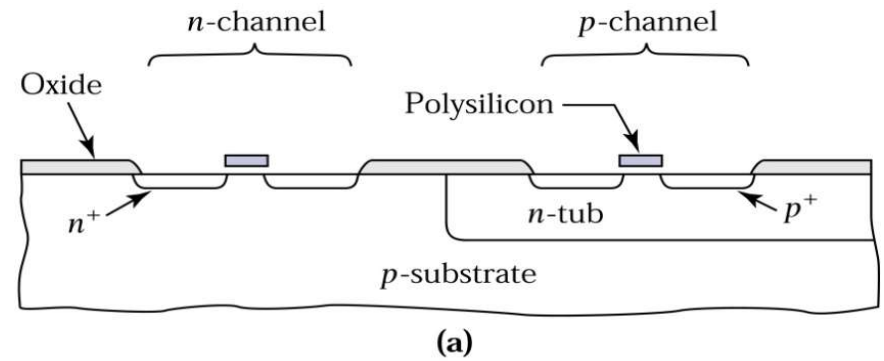


L'entrée est sur un gate formé par une capacité
 Le canal doit être généré par la tension de gate V_G

NMOS

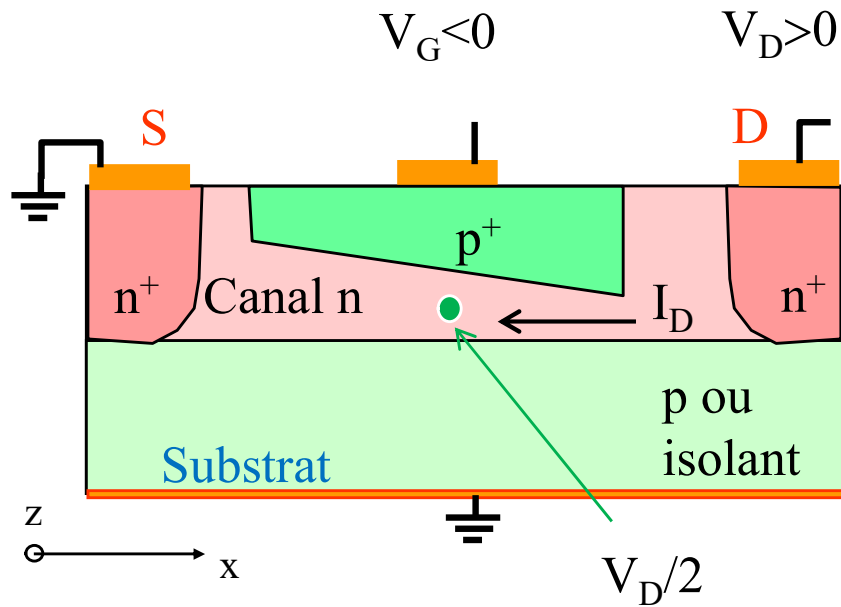


n-tub CMOS



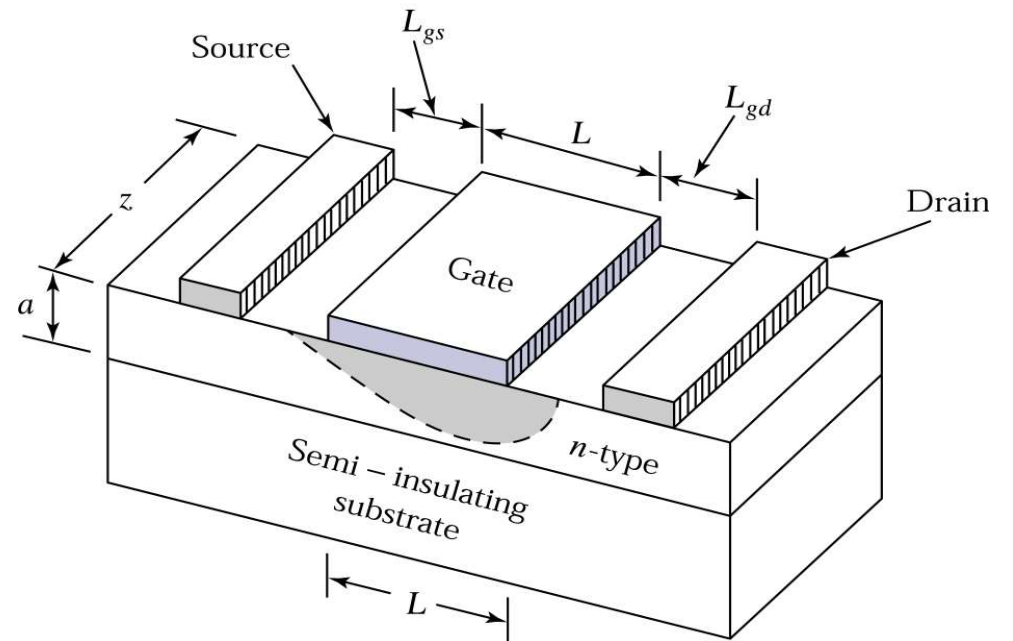
Semiconductor Devices, 2/E by S. M. Sze

JFET



L'entrée est sur un gate formé par un jonction p/n bloquante

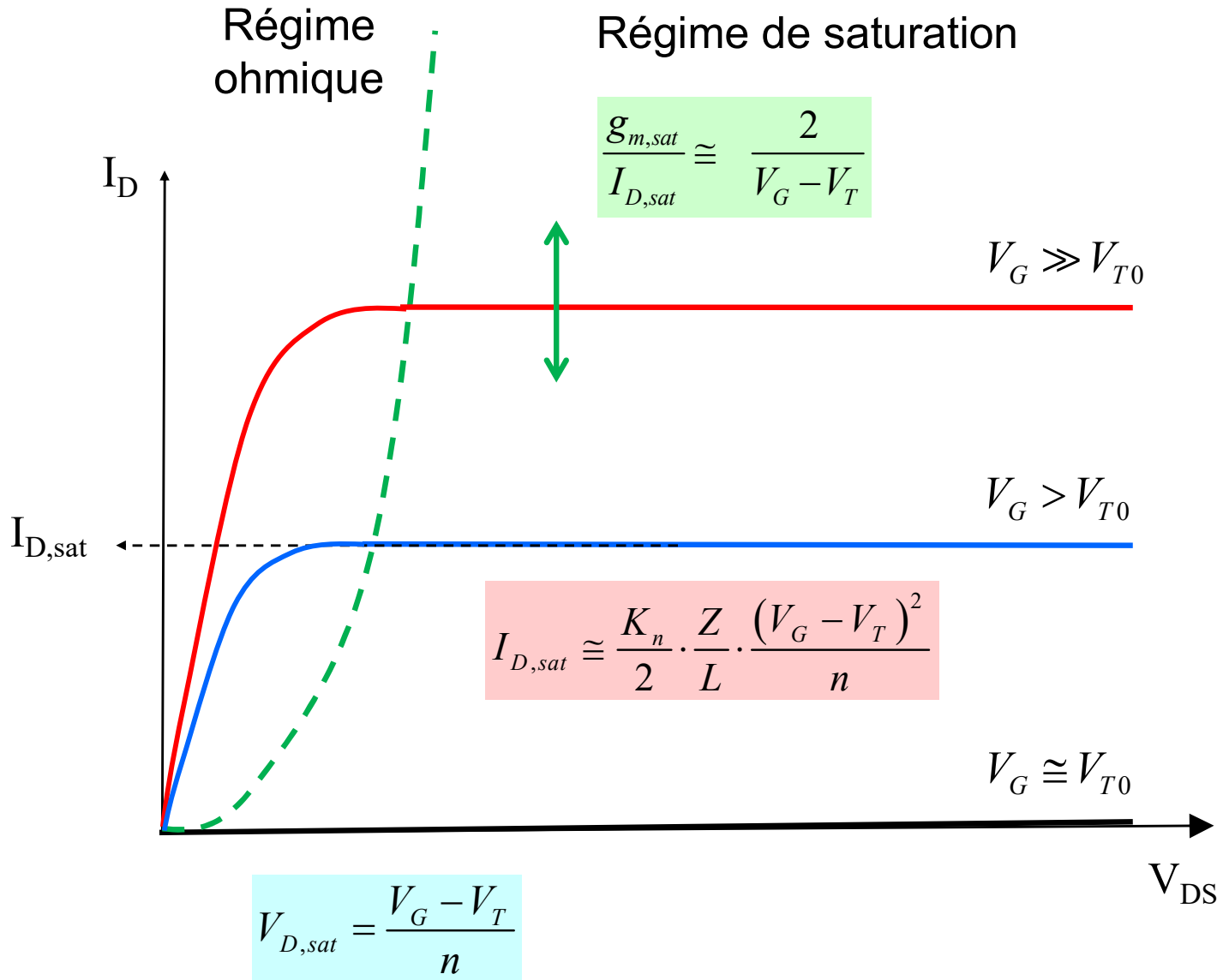
MESFET



Semiconductor Devices, 2/E by S. M. Sze

L'entrée est sur un gate formé par un jonction Schottky bloquante

Courbes de sortie des FET idéaux (canal N)



NMOS

N-JFET

$V_G \gg 0$

$V_G = 0$

$V_G > 0$

$V_G < 0$

$V_G = 0$

$V_G \ll 0$

n > 1

n = 1

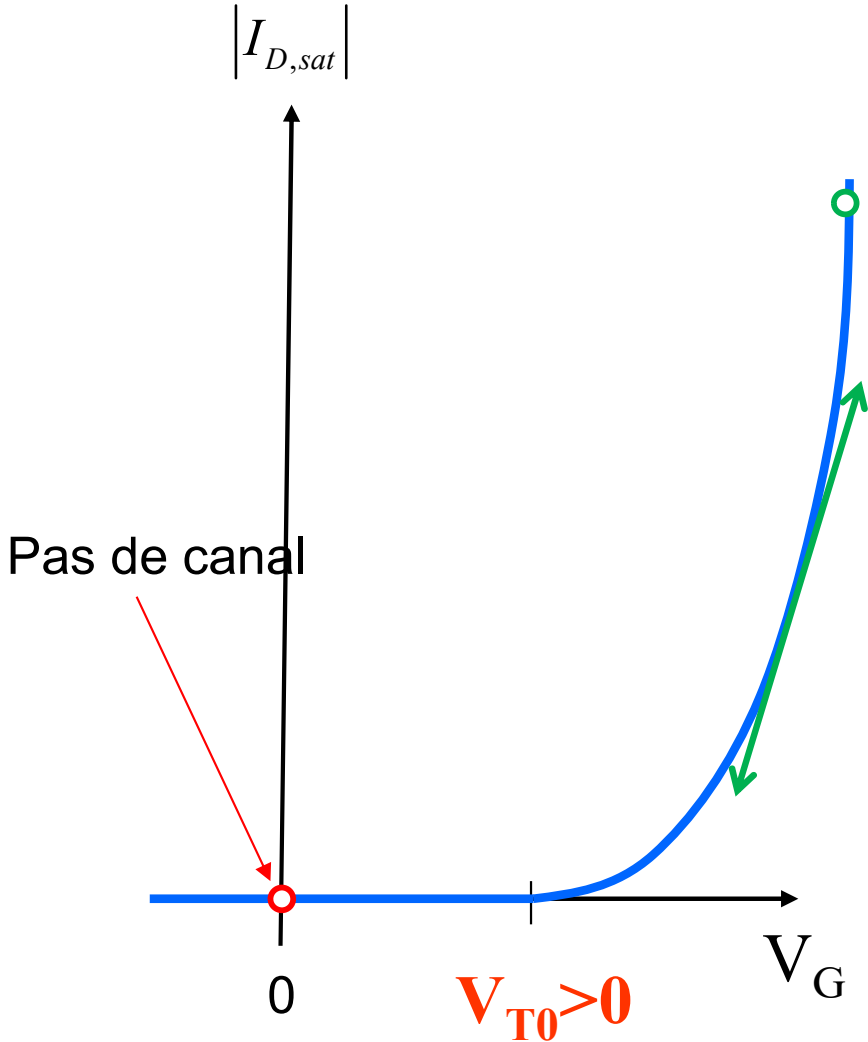
$$K_n \equiv \mu_n \cdot \bar{C}_{ox}$$

$$K_n \equiv \mu_n \cdot \bar{C}_{G,th}$$

Tension de threshold et courbe $I_{D,sat}(V_G)$

NMOS

$|I_{D,sat}|$



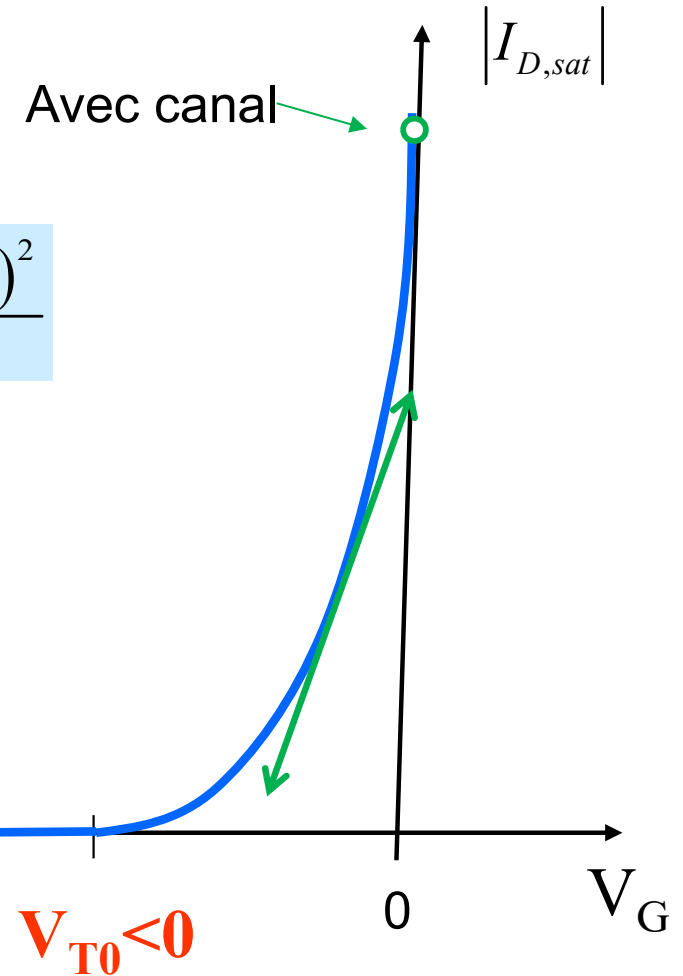
Quadratique

$$I_{D,sat} \cong \frac{K_n}{2} \cdot \frac{W}{L} \cdot \frac{(V_G - V_T)^2}{n}$$

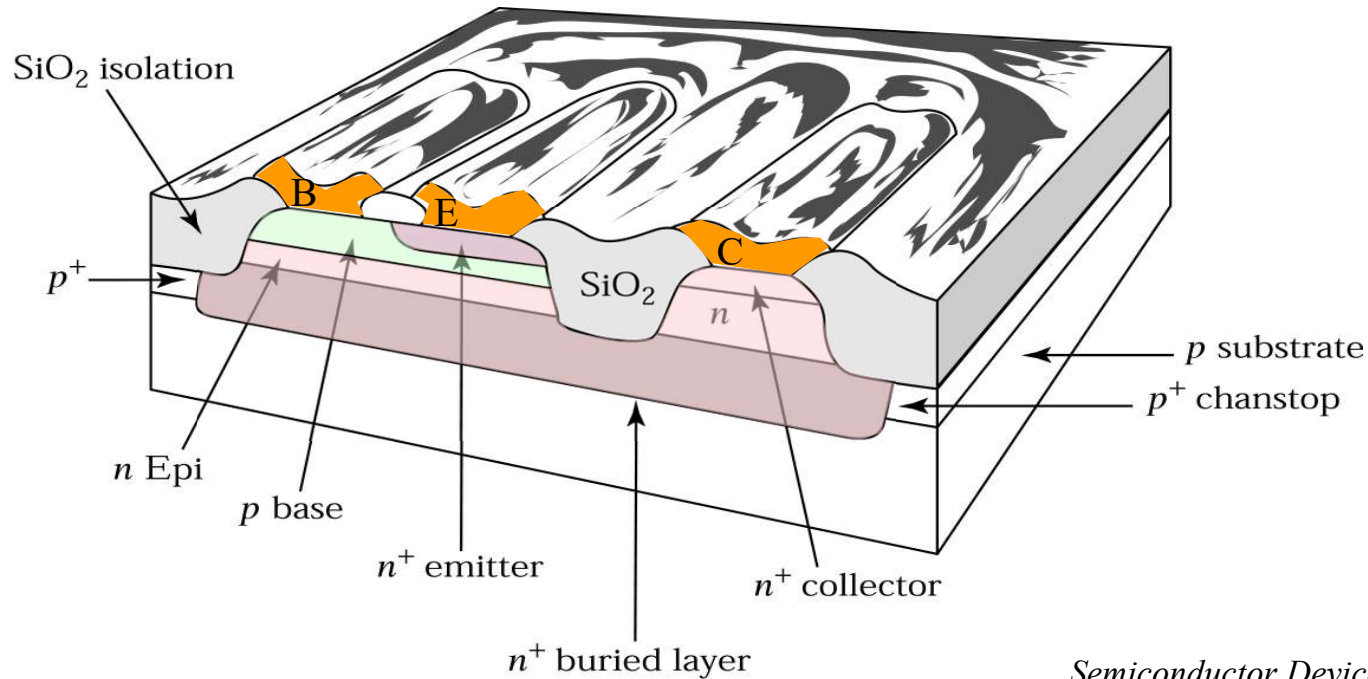
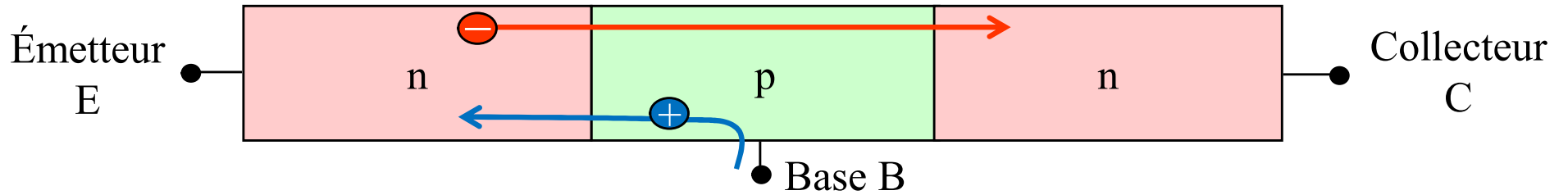
Pente

$$\frac{g_{m,sat}}{I_{D,sat}} \cong \frac{2}{V_G - V_T}$$

JFET à canal N

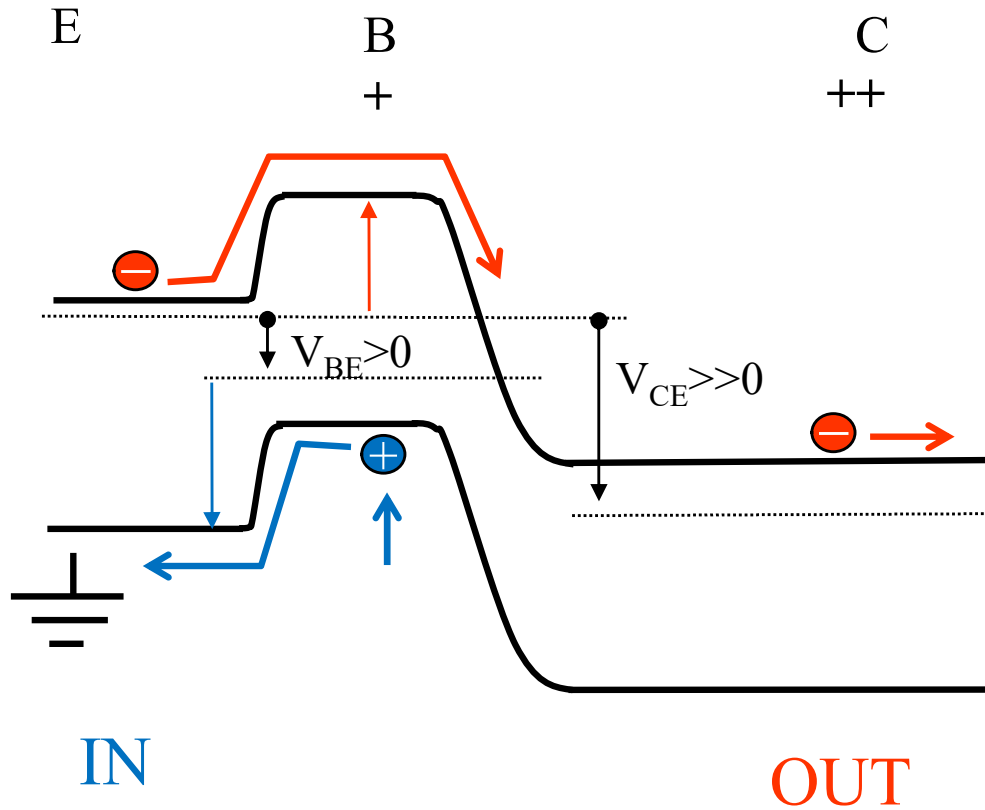


BJT: Rappel: structure

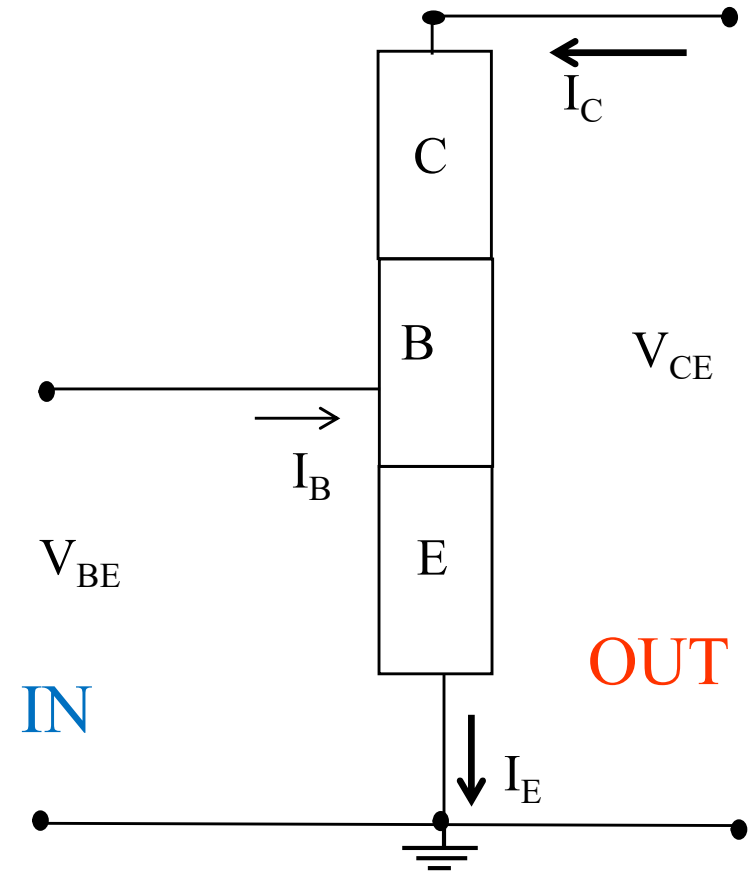


Semiconductor Devices, 2/E by S. M. Sze

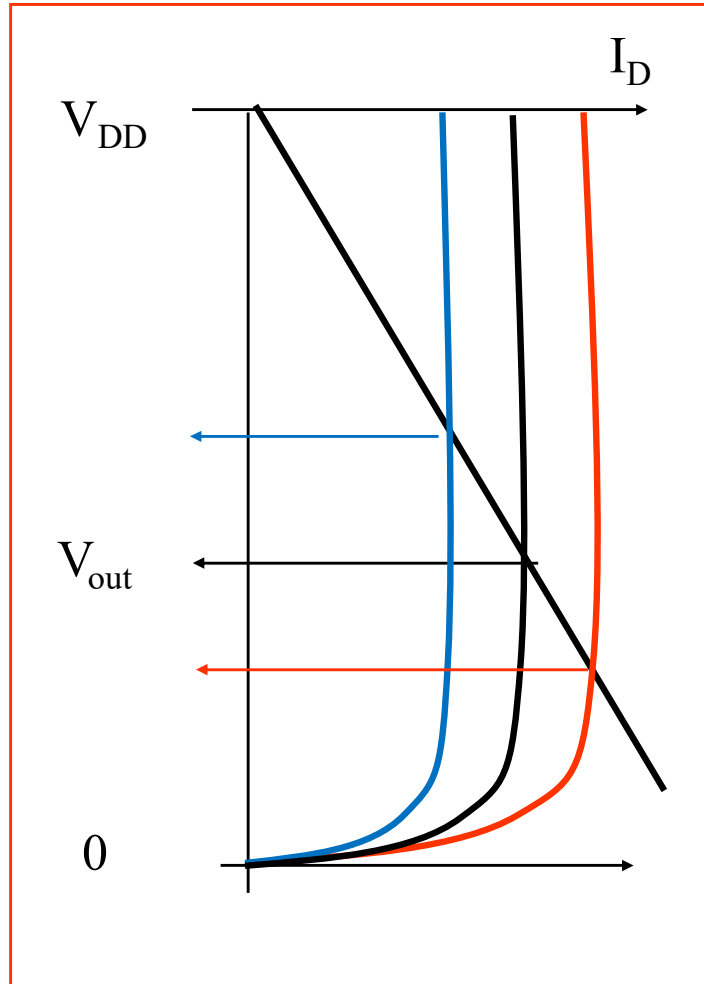
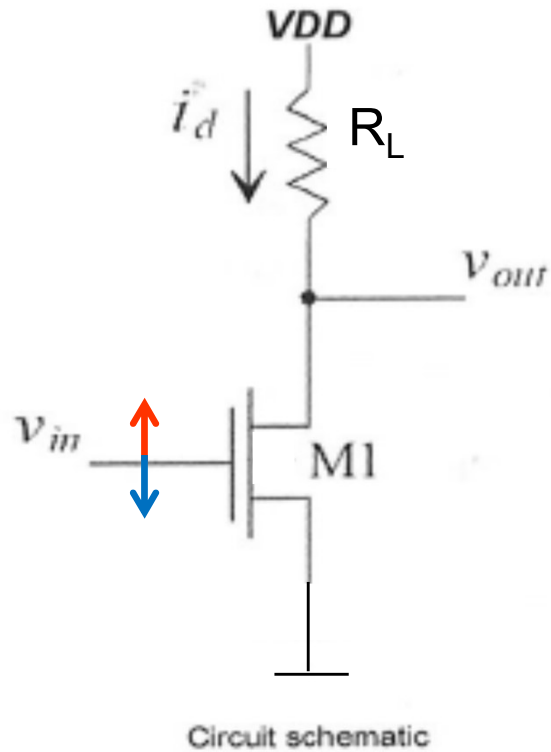
BJT: rappel de fonctionnement en émetteur commun



L'entrée est sur la base formée par un jonction p/n passante



Basic Common Source Amplifier

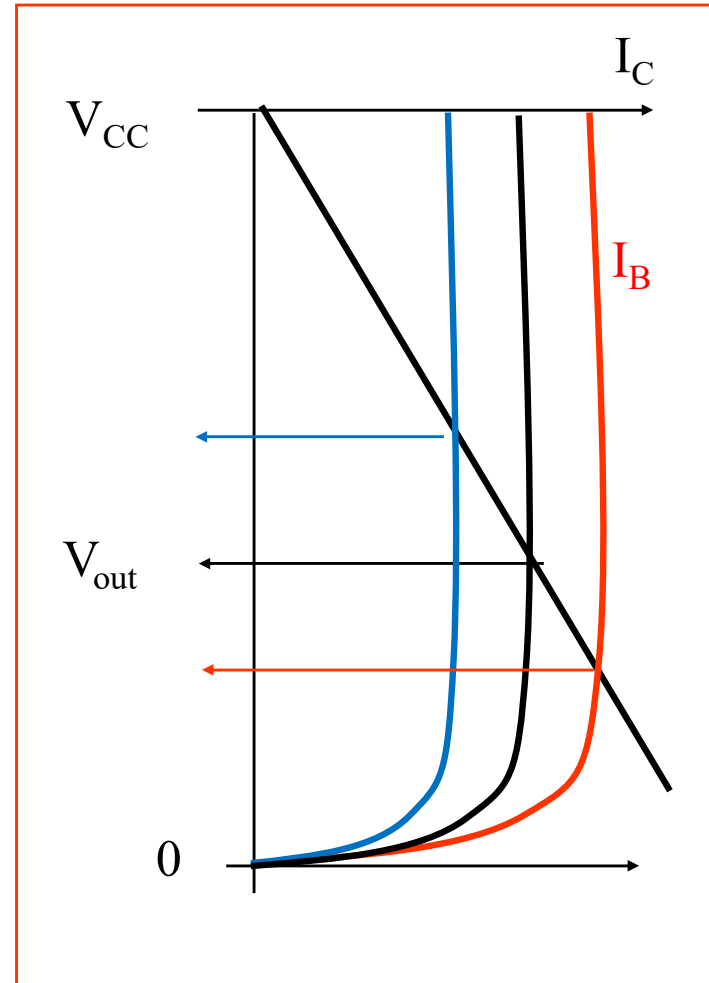
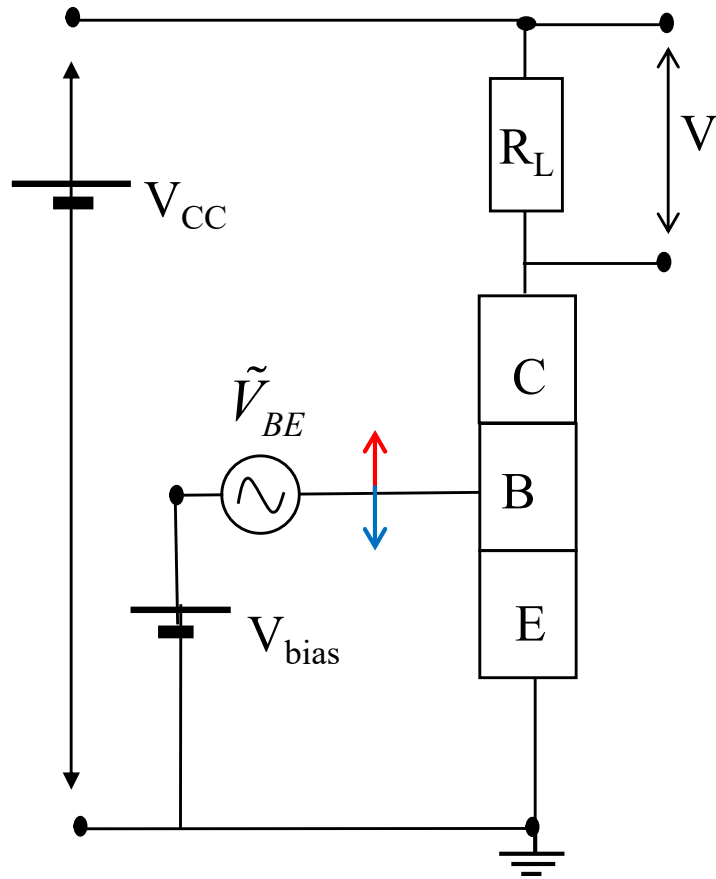


Gain:

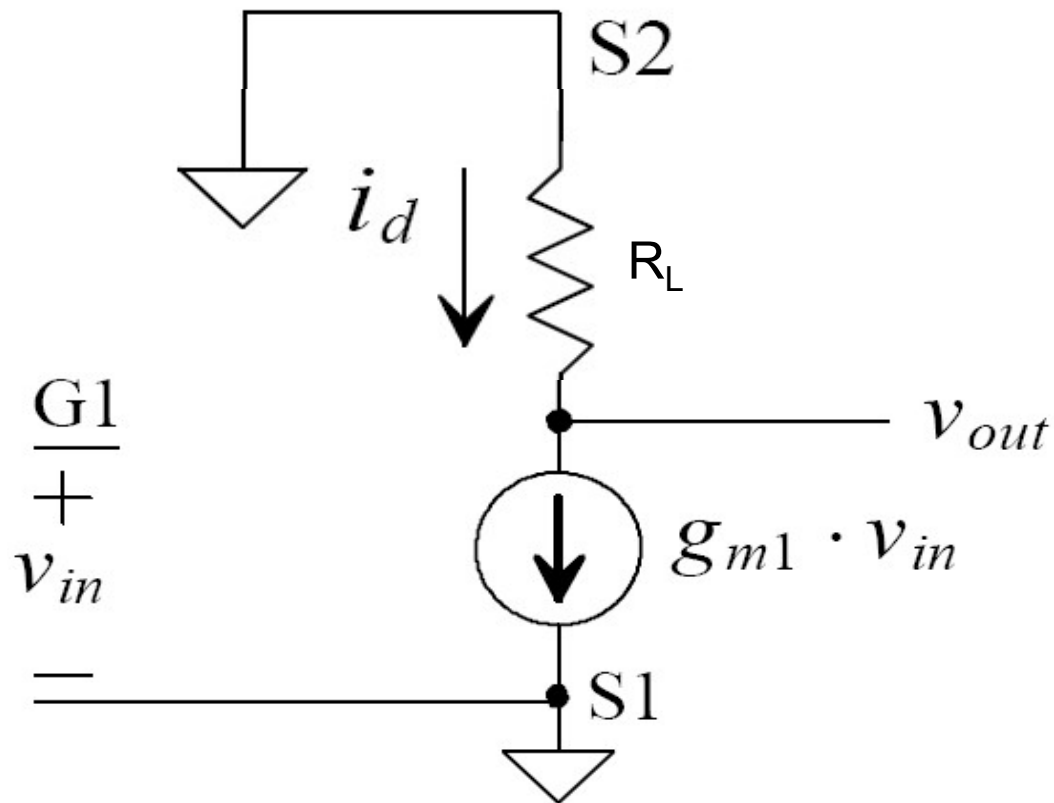
$$\frac{V_{out}}{V_{in}} = -g_{m1} \cdot R_L$$

g_{m1} = transconductance

R.J. Baker, « CMOS, circuit design, layout and simulation », IEEE Press



$$\frac{V_{out}}{V_{in}} = -g_{m1} \cdot R_L$$

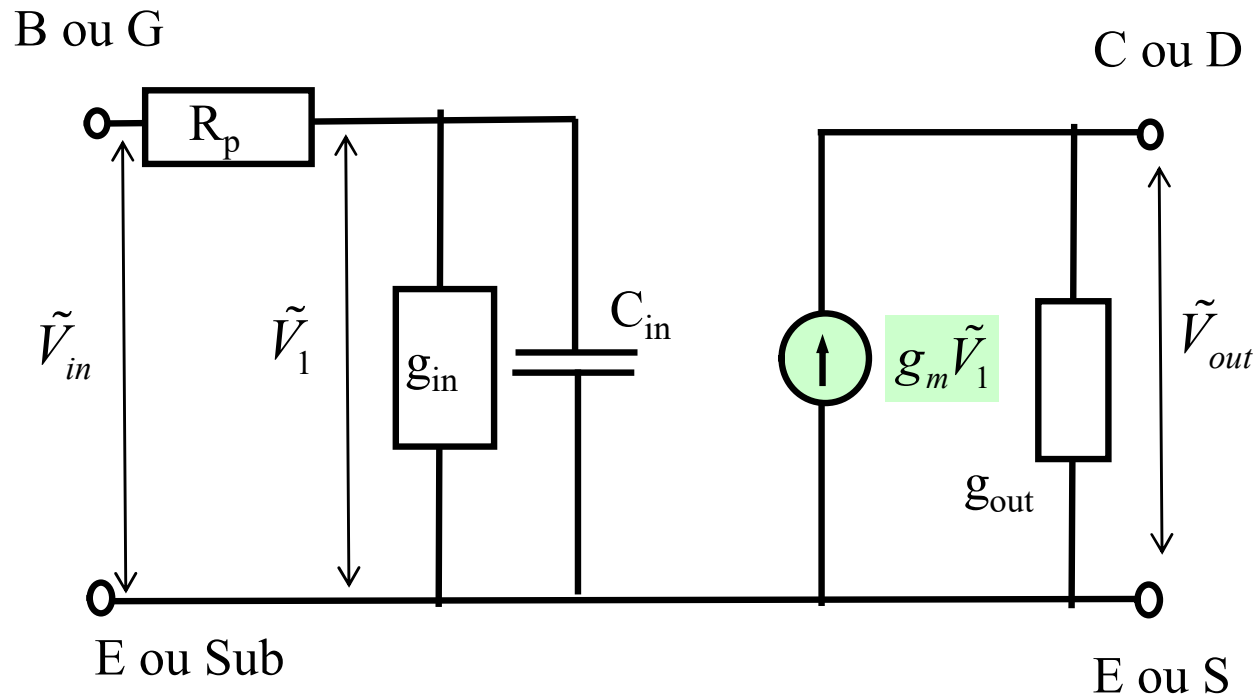


Gain:

$$\frac{V_{out}}{V_{in}} = -g_{m1} \cdot R_L$$

g_{m1} = transconductance

R. Jacob Baker et al: CMOS Circuit Design IEEE Press



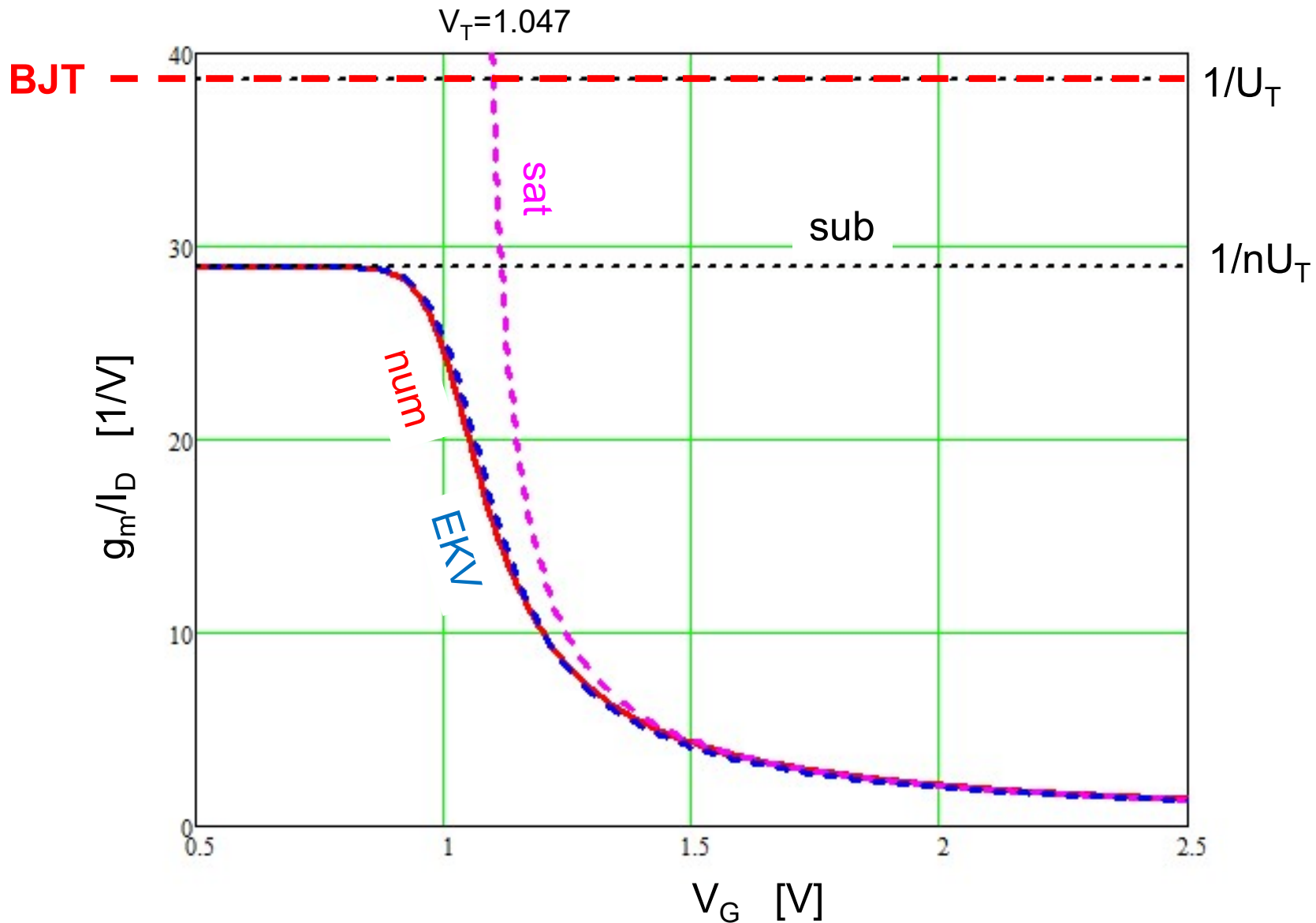
BJT:

- $g_{in} = g_{BE}$
non négligeable
- $g_{out} = g_{CE}$
effet early

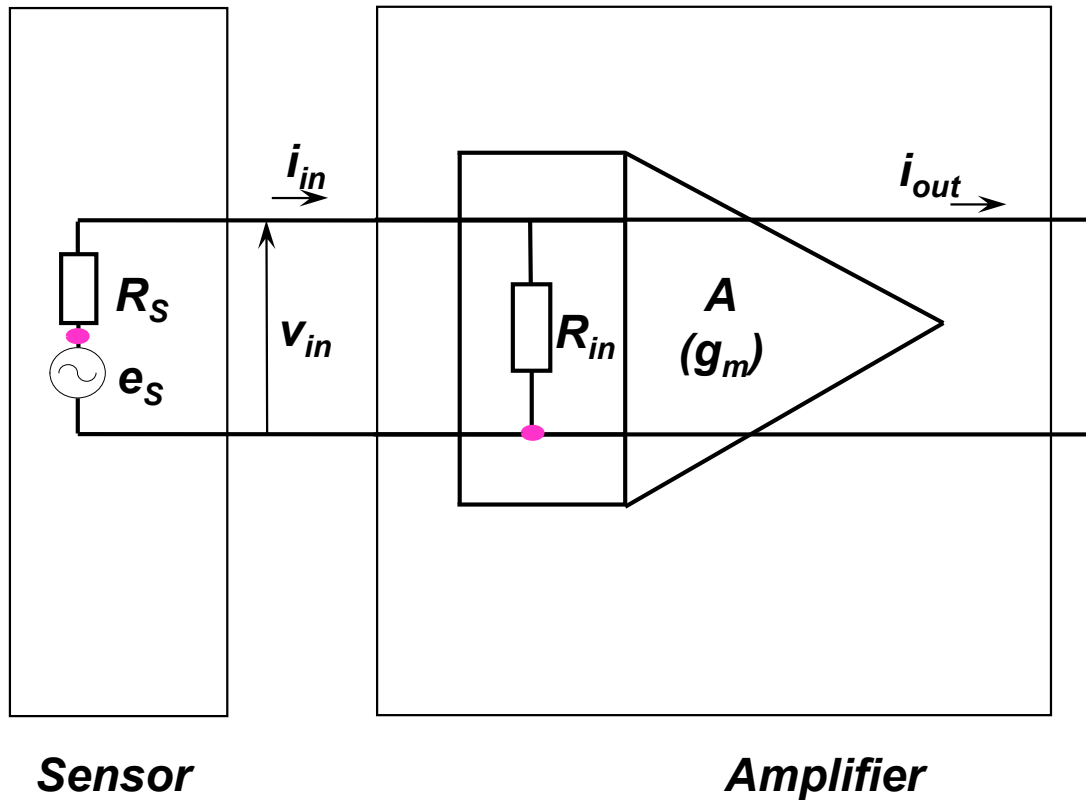
MOS:

- $g_{in} = g_{GS}$ nulle !
- C_{in} dominant
- $g_{out} = g_{DS}$
modulation de L

Comparaison: g_m/I_D



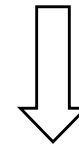
$$\left(\frac{g_m}{I_D}\right)_{BJT} > \left(\frac{g_m}{I_D}\right)_{FET}$$



Diviseur de tension

$$V_{in} = e_s \frac{R_{in}}{R_s + R_{in}} \leq e_s$$

$$i_{out} = g_m \cdot V_{in} = g_m \frac{R_{in}}{R_s + R_{in}} \cdot e_s$$



$$R_s \ll R_{IN}$$

Résistance d'entrée: comparaison BJT / FET

BJT:

$$I_B = I_{pE0} \cdot (e^{qV_{BE}/kT} - 1)$$

$$R_{in} \equiv \frac{1}{g_{BE}} \equiv \left(\frac{\partial I_B}{\partial V_{BE}} \right)^{-1} \approx \frac{U_{th}}{I_B} = \frac{U_{th}}{I_C} \beta$$

Typique:

$$I_C \approx 1 \text{ mA} \quad \text{et} \quad \beta \approx 300$$

$$\implies R_{in} \approx 5 - 10 \text{ k}\Omega$$

MESFET:

L'entrée est une diode Schottky bloquante

$$\rightarrow R_{in} \equiv \frac{1}{g_{GS}} \equiv \left(\frac{\partial I_{Schottky}}{\partial V_G} \right)^{-1} \text{ grand}$$

JFET:

L'entrée est une diode pn bloquante

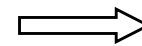
$$\rightarrow R_{in} \equiv \frac{1}{g_{GS}} \equiv \left(\frac{\partial I_{Schottky}}{\partial V_G} \right)^{-1} \text{ très grand}$$

MOS:

L'entrée est une capacité (oxyde)

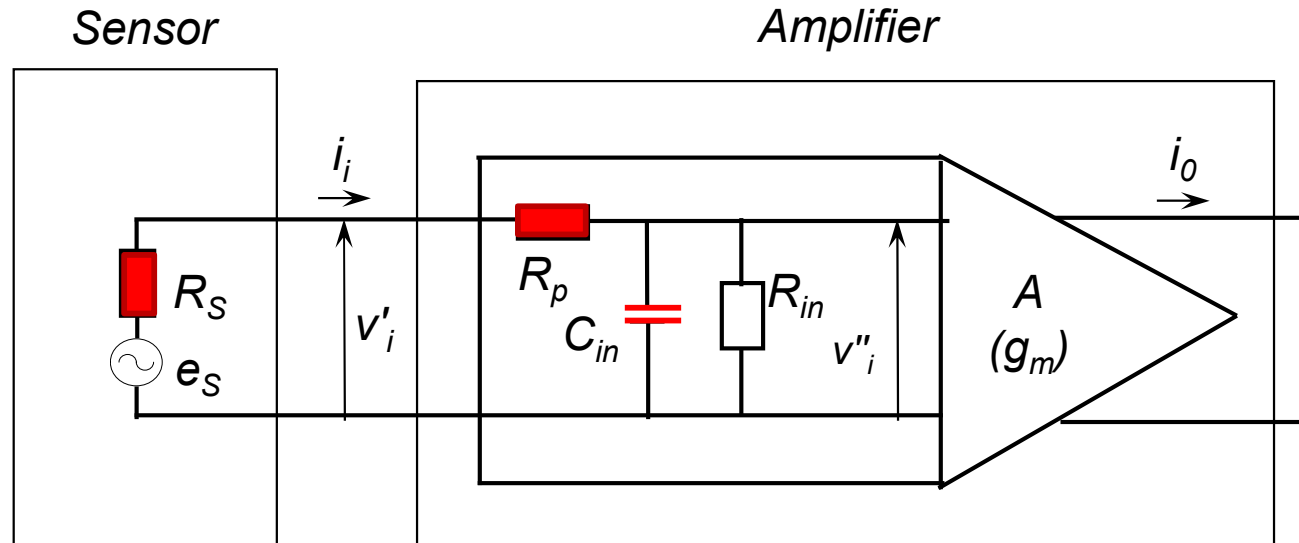
$$\rightarrow R_{in} \equiv \frac{1}{g_{GS}} = \infty$$

$$R_{in}^{BJT} \ll R_{in}^{MESFET} \ll R_{in}^{JFET} \ll R_{in}^{MOS}$$



$$R_s \rightarrow 0 : BJT$$

$$R_s \rightarrow \infty : MOSFET$$



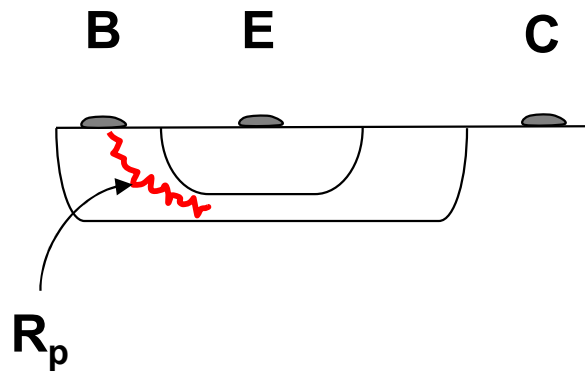
Avec la fréquence de coupure:

$$i_{out} = g_m \cdot V_i'' = g_m \frac{R_{in}}{R_s + R_p + R_{in}} \cdot \frac{1}{1 + i \frac{\omega}{\omega_c}} \cdot e_s$$

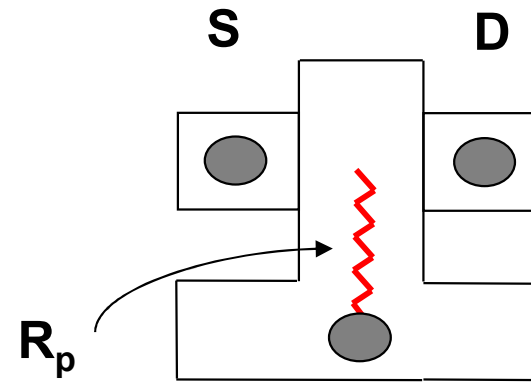
$$\omega_c = \frac{1}{C_{in} (R_s + R_p)} \cdot \left(1 + \frac{R_s + R_p}{R_{in}} \right)$$

Comparaison des capacités d'entrée C_{in} et des résistances parasites R_p

BJT



FET



R_p :	BJT	>	MOS	>	MESFET
C_{in} :	BJT	\approx	MOS	\approx	MESFET

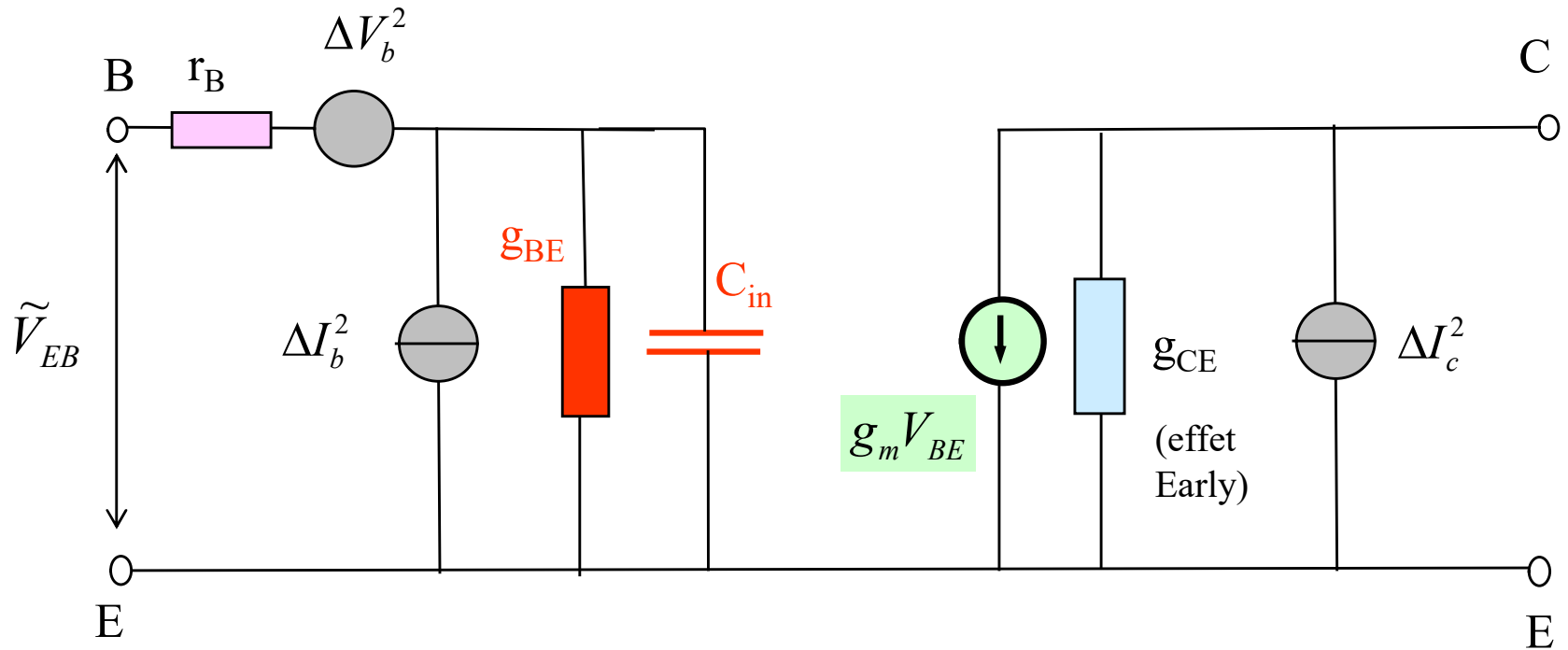


Modèle petits signaux en émetteur commun, mode actif

$$\Delta V_b^2 = 4kT r_b \Delta f$$

$$\Delta I_b^2 = 2q |I_B| \Delta f$$

$$\Delta I_c^2 = 2q |I_C| \Delta f$$



$$g_{BE} = \frac{q}{kT} I_B$$

$$g_m = \beta_F \cdot g_{BE} = \frac{q}{kT} I_C$$

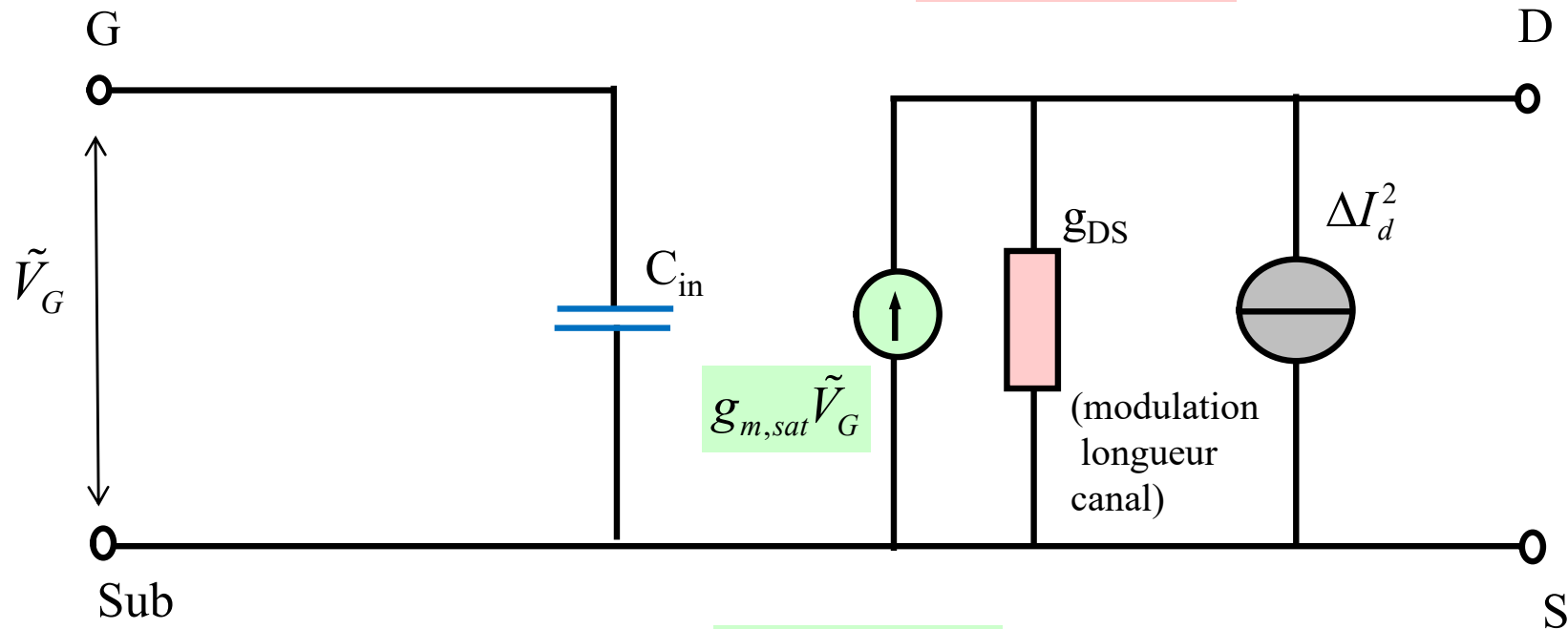
$$g_{CE} = \lambda \cdot I_C = \frac{I_C}{|V_A|}$$



$$\Delta I_d^2 \cong 4kT g_{m,sat} \Delta f$$

$$C_{in} \cong (Z \cdot L) \cdot \bar{C}_{ox}$$

$$g_{DS} \cong \frac{\delta I_D}{\delta V_D} \cong \frac{|I_{D,sat}|}{|V_A|}$$



$$g_{m,sat} \cong \frac{2|I_{D,sat}|}{V_G - V_T}$$

Chapitre 14: « Comparaisons »

A) Comparaison diode Schottky / diode pn

- Rappel du fonctionnement

- Caractéristiques fondamentales:

Courant noir

Tension de seuil

Résistance en série

Temps de switching

B) Comparaison BJT / MOSFET

- Rappel du fonctionnement

- Comparaison pour ampli
“common source”:

Transconductance

Résistance d’entrée

C) Logique CMOS

- rappel de la structure logique

- consommation de courant

passage à 0.5

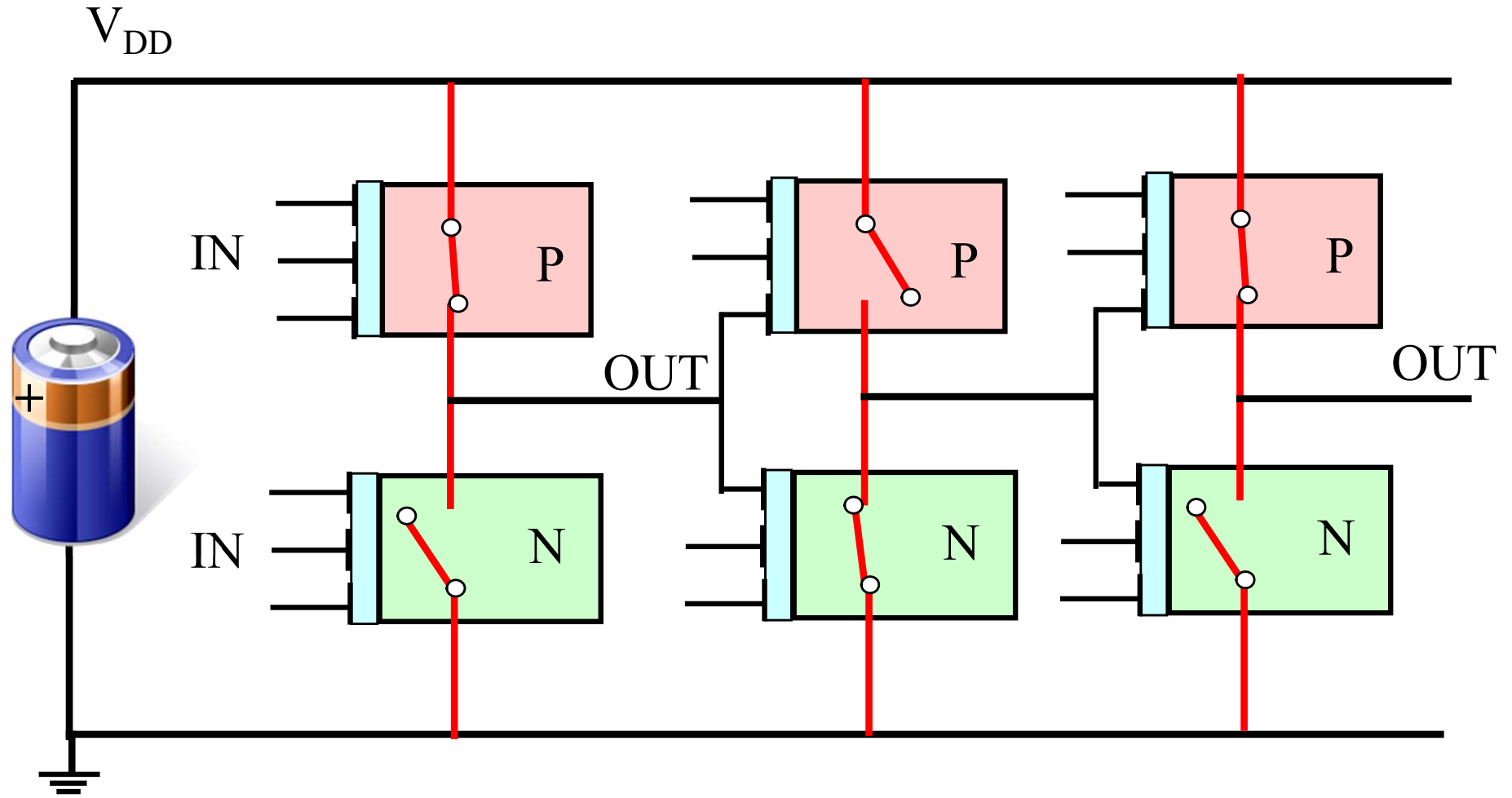
charge et décharge capacitive

subthreshold

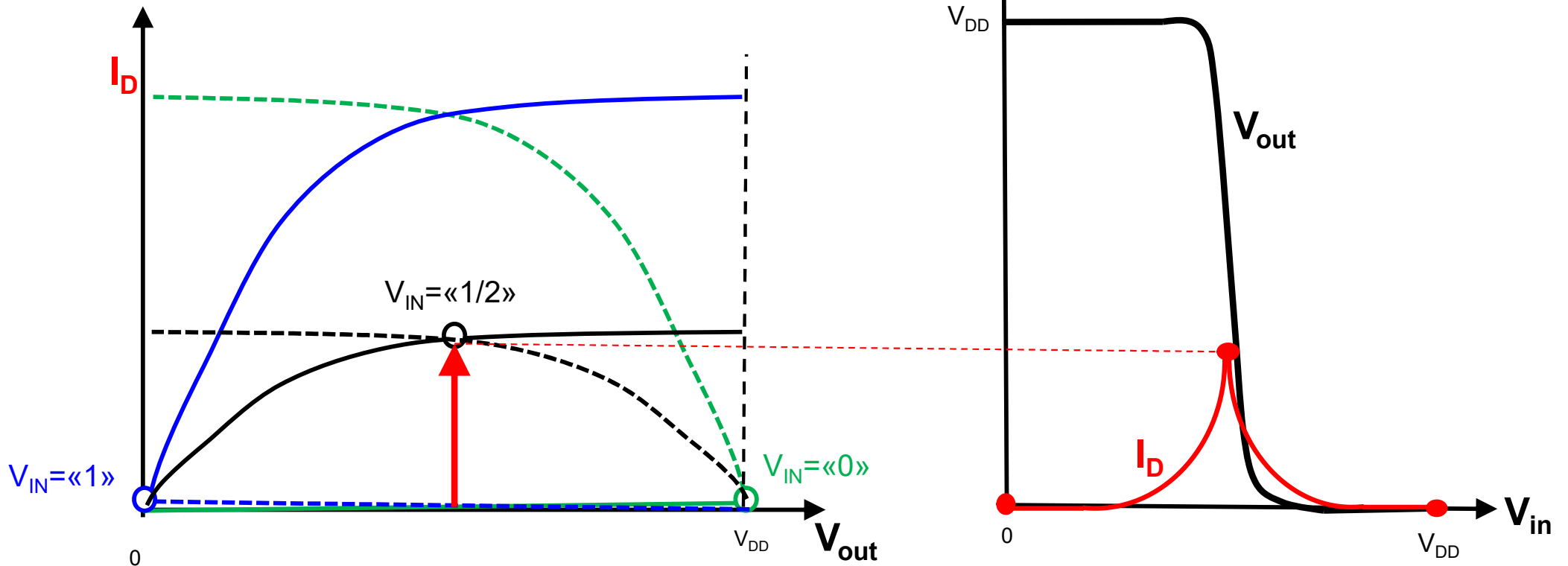
>90% des circuits sont en CMOS ! Pourquoi ?

- faible complexité de fabrication comparé à BJT
- densité d'intégration nettement plus élevée que BJT
- **faible consommation** car:
il existe deux types de **MOS complémentaires**
→ circuits CMOS “bloquants” en mode statique.

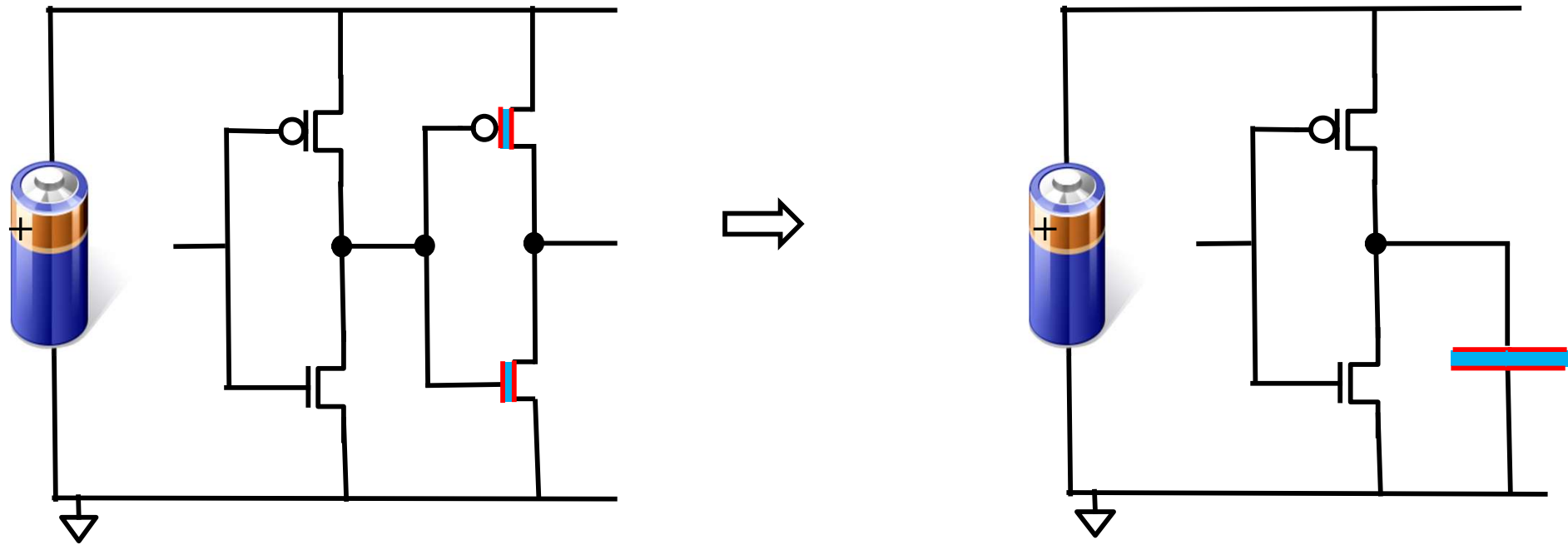
Rappel: circuit logique CMOS



Cas de l'inverseur CMOS



Lors du changement d'état,
le NMOS et le PMOS sont partiellement passants à $V_{in} = V_{DD}/2$



Dissipation dynamique

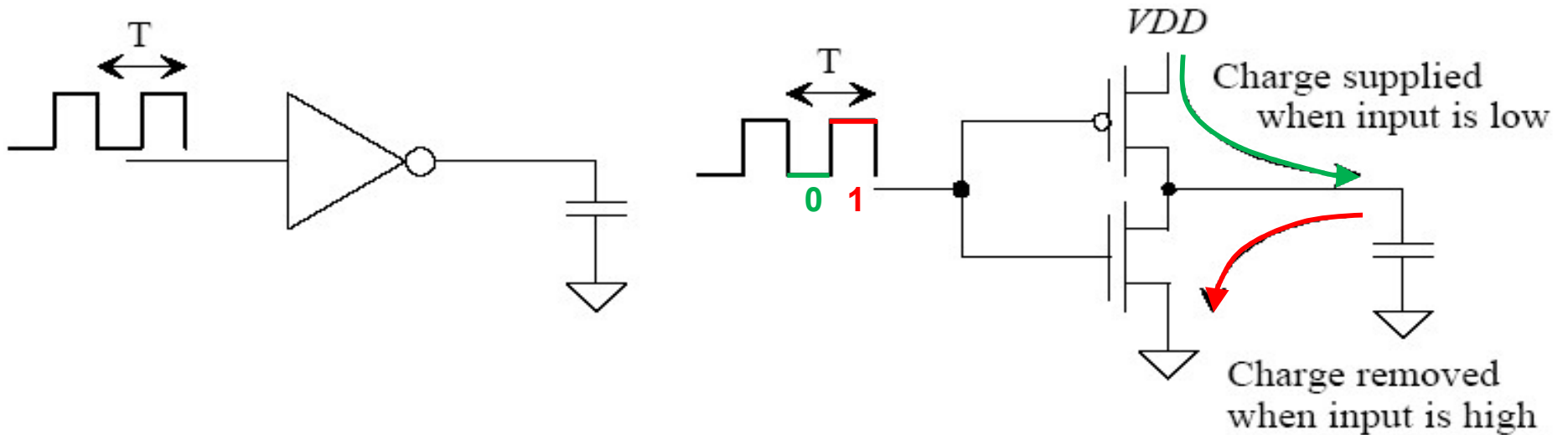


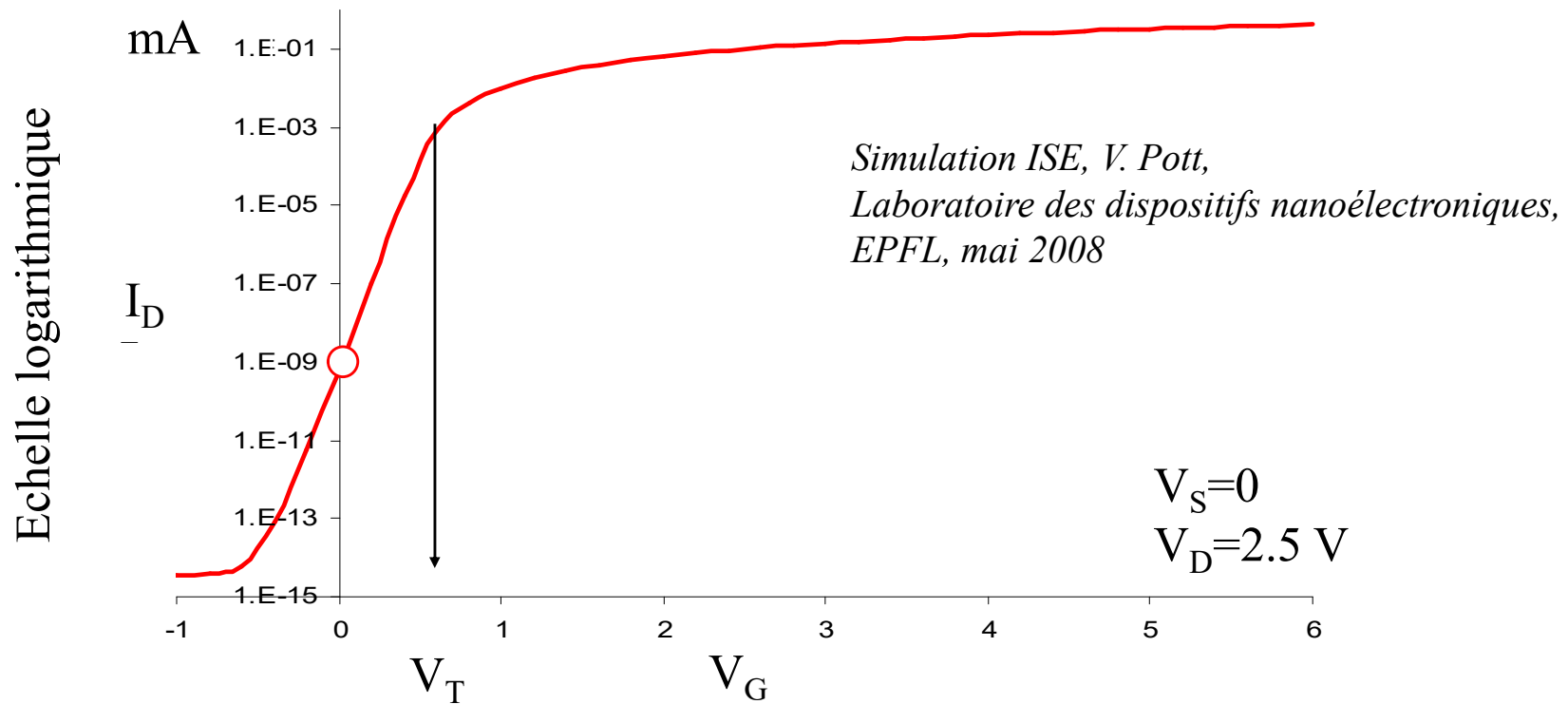
Figure 11.11 Dynamic power dissipation of the CMOS inverter.

R. Jacob Baker et al: CMOS Circuit Design IEEE Press

Lors de chaque changement d'état il faut charger et décharger les capacités d'entrée de l'étage suivant.

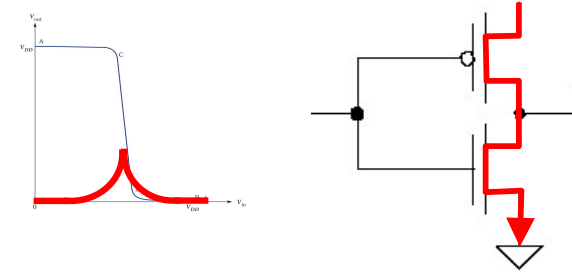
Courant “sub-threshold”:

Les transistors MOS ne sont pas complètement bloquants sous le threshold !
 → consommation même en mode statique !

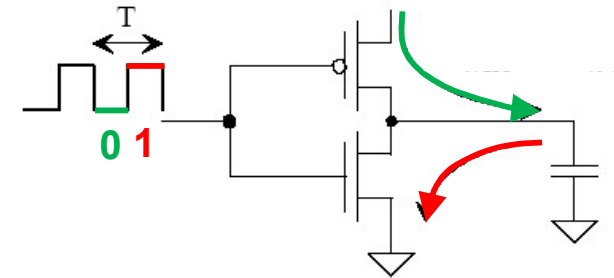


Résumé: consommation dans la logique CMOS

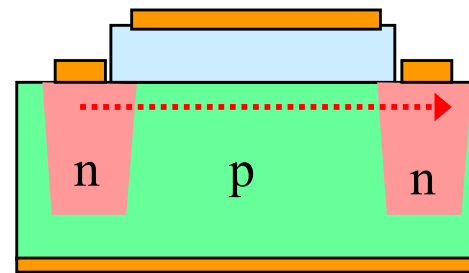
1) Consommation dynamique lors du **passage à 0.5**



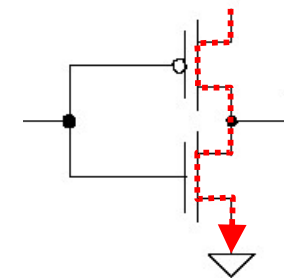
2) Consommation dynamique pour **charger et décharger les capacités**



3) Consommation statique par **courant subthreshold**
(avec un nombre énorme de MOS)



npn parasite

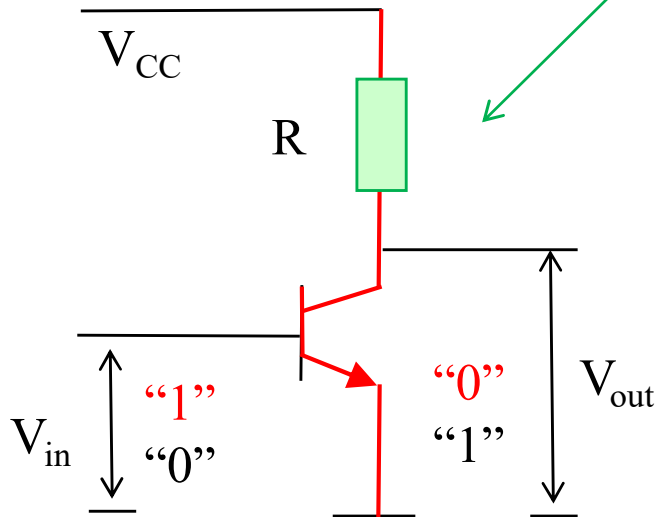


Consommation dans d'autres types d'inverseurs

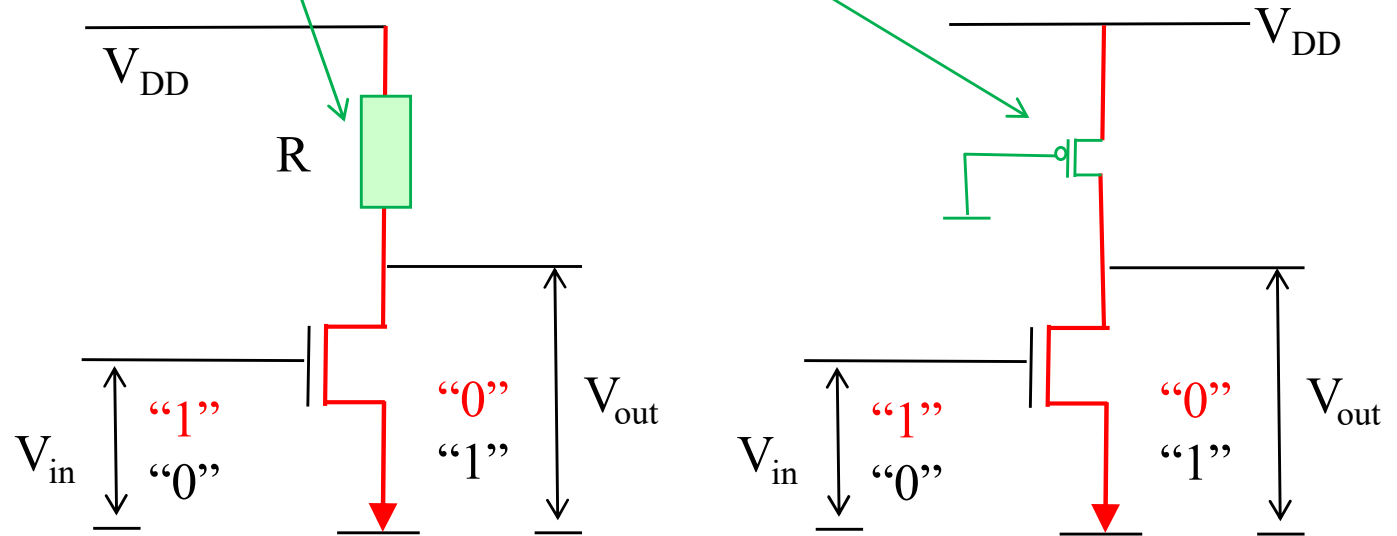


Résistance fixe de valeur "moyenne"

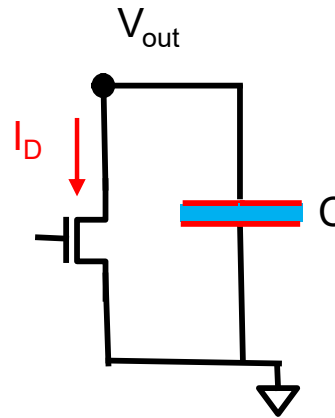
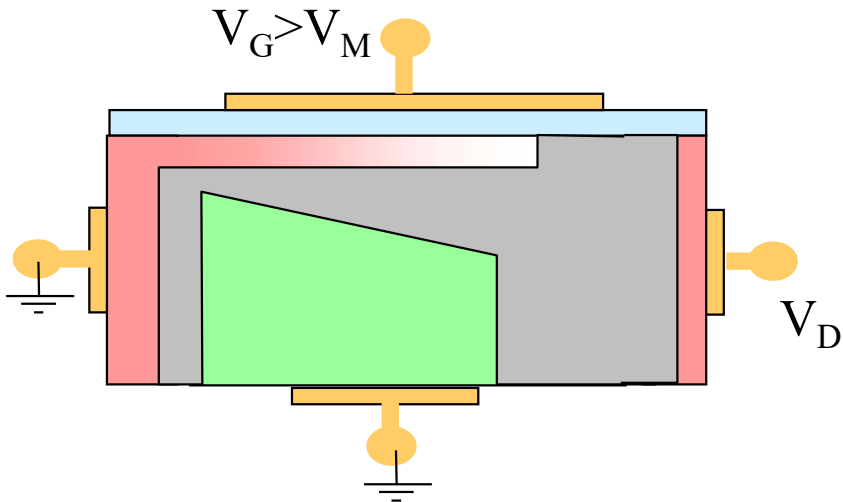
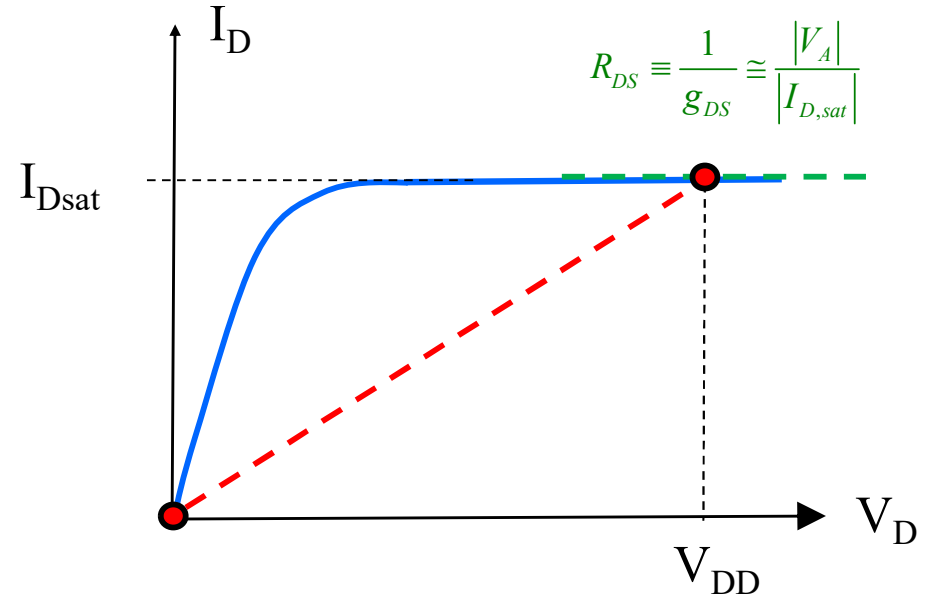
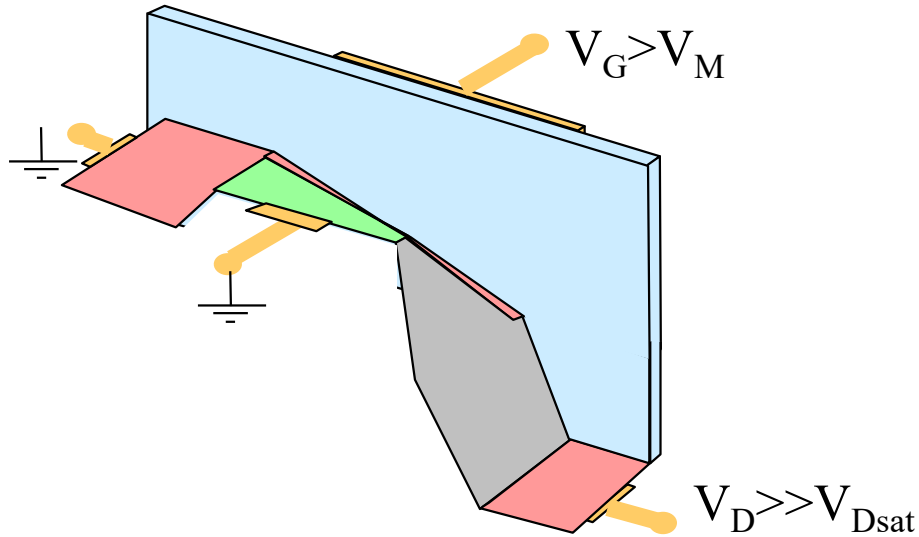
Inverseur bipolaire



Inverseur NMOS



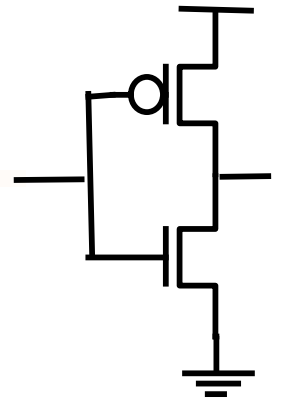
Lorsque le transistor est passant (état "1" à l'entrée)
un courant coule dans la résistance !



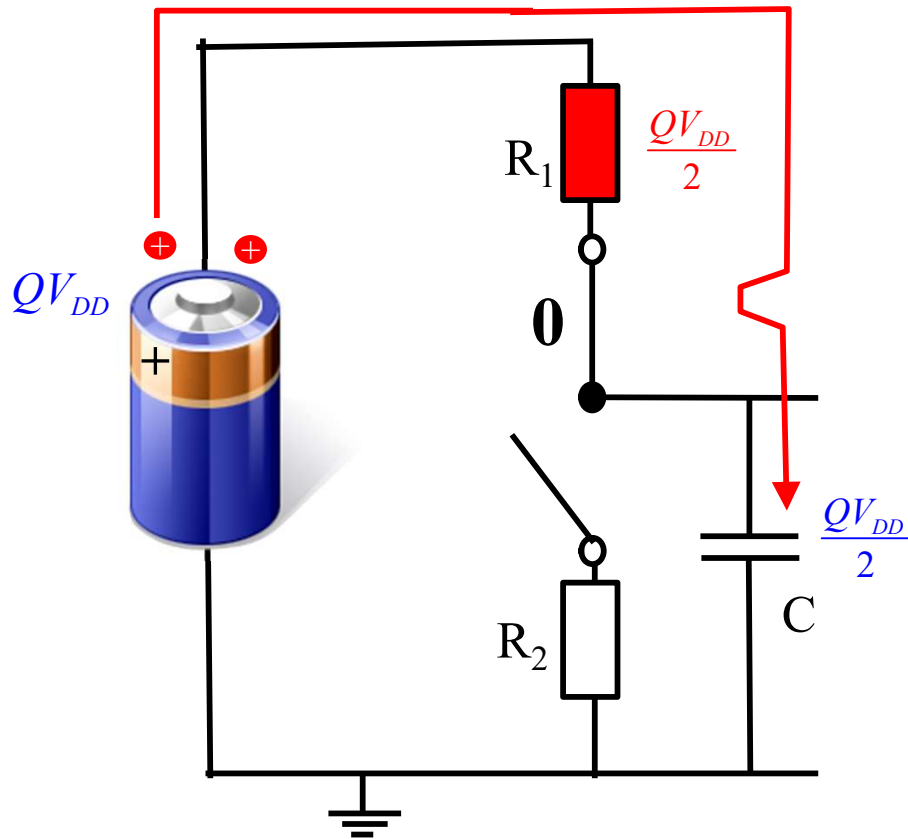
$$V_{out}(t) = V_{DD} - \frac{1}{C} \int_0^t I_D(\bar{t}) d\bar{t}$$

$$V_{out}(\tau) = 0 \cong V_{DD} - \frac{1}{C} \cdot I_{D,sat} \cdot \tau$$

$$\tau \cong C \cdot R_c \quad \text{avec} \quad R_c \equiv \frac{|V_{DD}|}{|I_{D,sat}|}$$

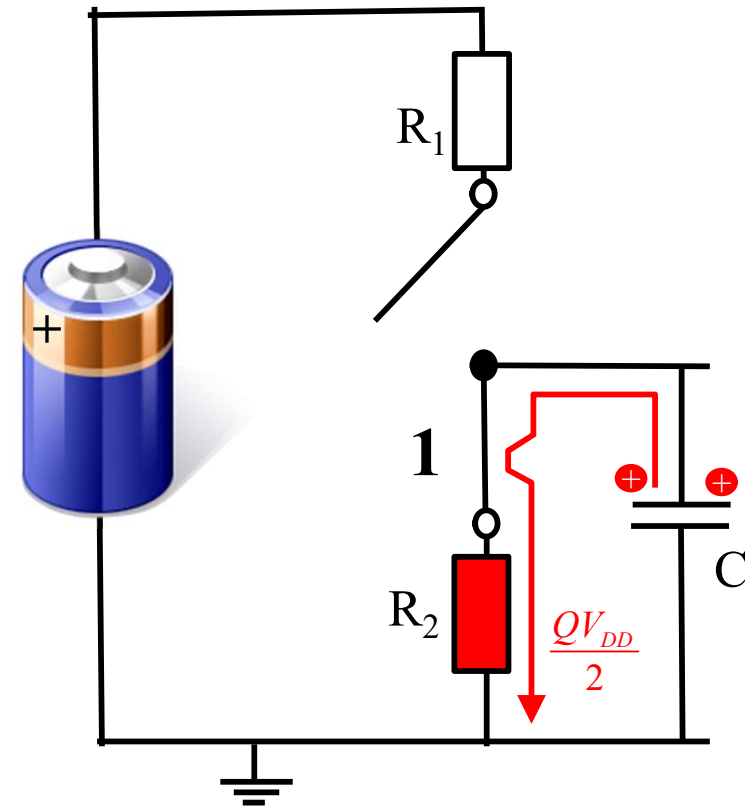


Chargement



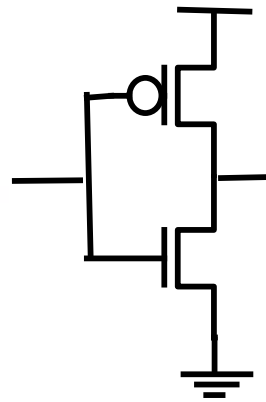
La charge Q_0 est stockée sur C
 → La moitié de l'énergie est transférée sur C
 → L'autre moitié est dissipée dans R_1 .

Déchargement



La charge Q_0 est sortie de C vers la masse
 → L'énergie encore stockée sur C est dissipée dans R_2 .

Pertes dynamiques dans un inverseur CMOS

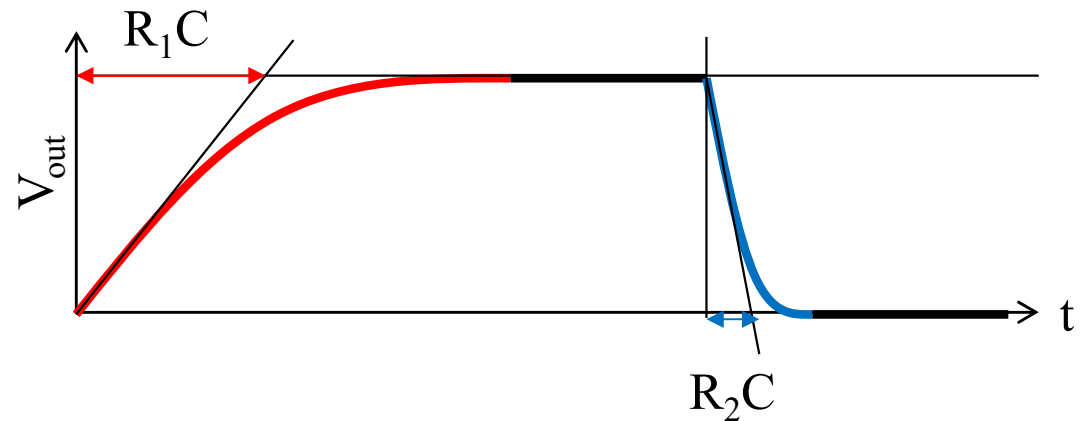
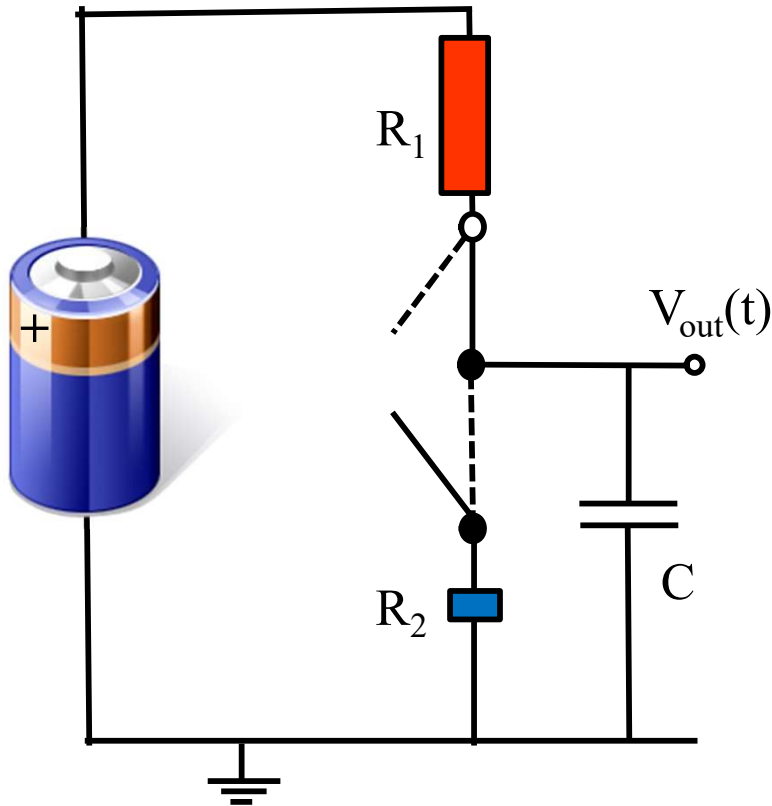


Energie consommée sur un cycle:

$$E = \frac{1}{2}Q \cdot V_{DD} + \frac{1}{2}Q \cdot V_{DD} = C \cdot V_{DD}^2$$

Les valeurs de R_1 et R_2 ne jouent-elles vraiment aucun rôle ?

Elles influencent les temps RC de charge et de décharge

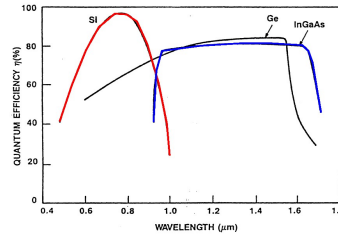


Optical detectors

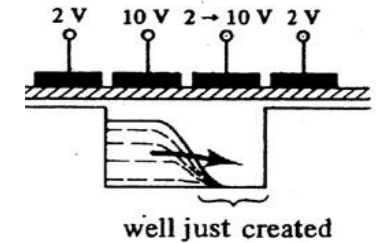
Master SMT Automne (Claudio Bruschini)



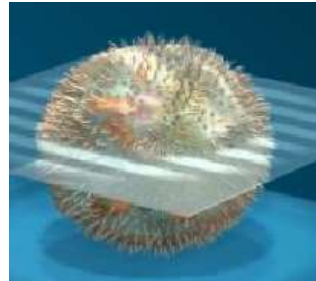
- Concepts de base



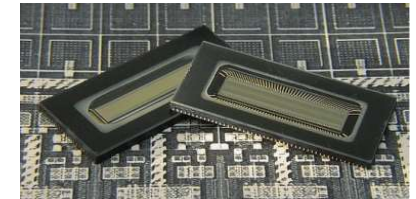
- Cameras CCD



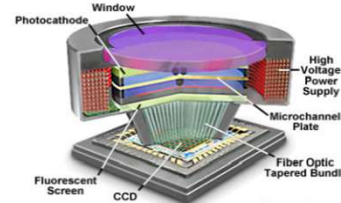
- Mesures optiques



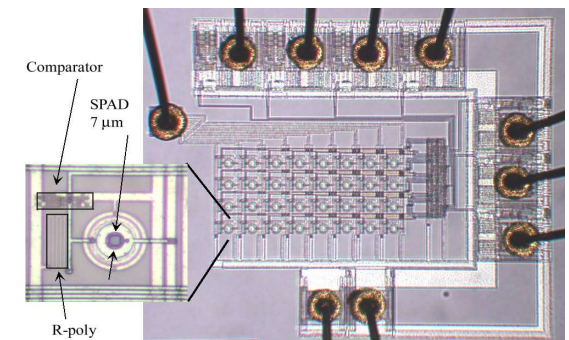
- Cameras CMOS



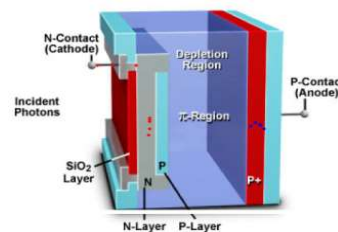
- Photomultipliers et Micro-channel plates



- Single Photon Avalanche Detectors

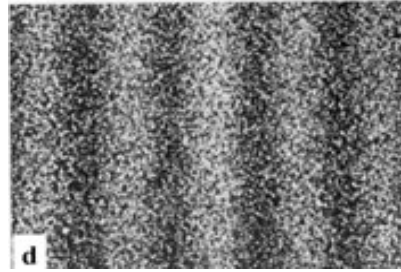


- Photodiodes

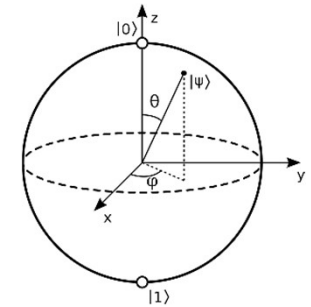


La science quantique : une vision singulière

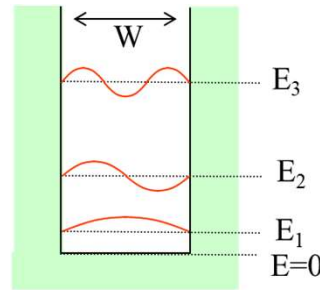
- Photons / Electrons
Formalisme



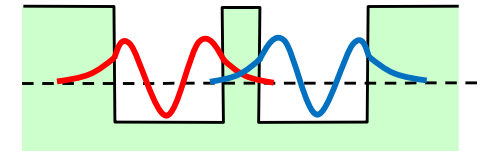
- Qubits et polarisation



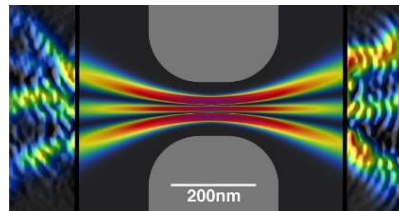
- Puits quantiques



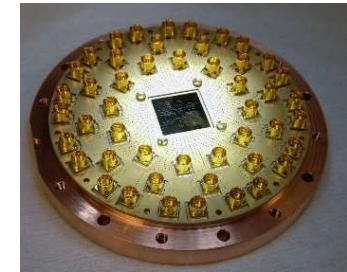
- Coupleurs



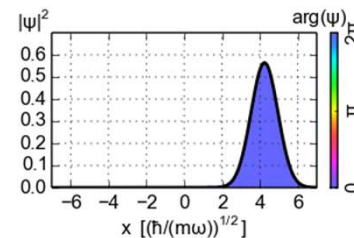
- Hétéro-structures



- Transmons



- Oscillateurs harmoniques



- NMR et spins



Joyeux Noël et bonne année 2026

