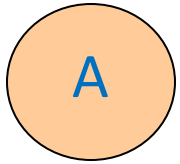


CONVERTISSEURS ANALOGIQUE / NUMERIQUE ET NUMERIQUE / ANALOGIQUE



Approfondir

Introduction

Les CNA:

Principe

Circuits à résistances

Circuits à sources pondérées

Cellules analogiques

Les CAN:

Les Suiveurs

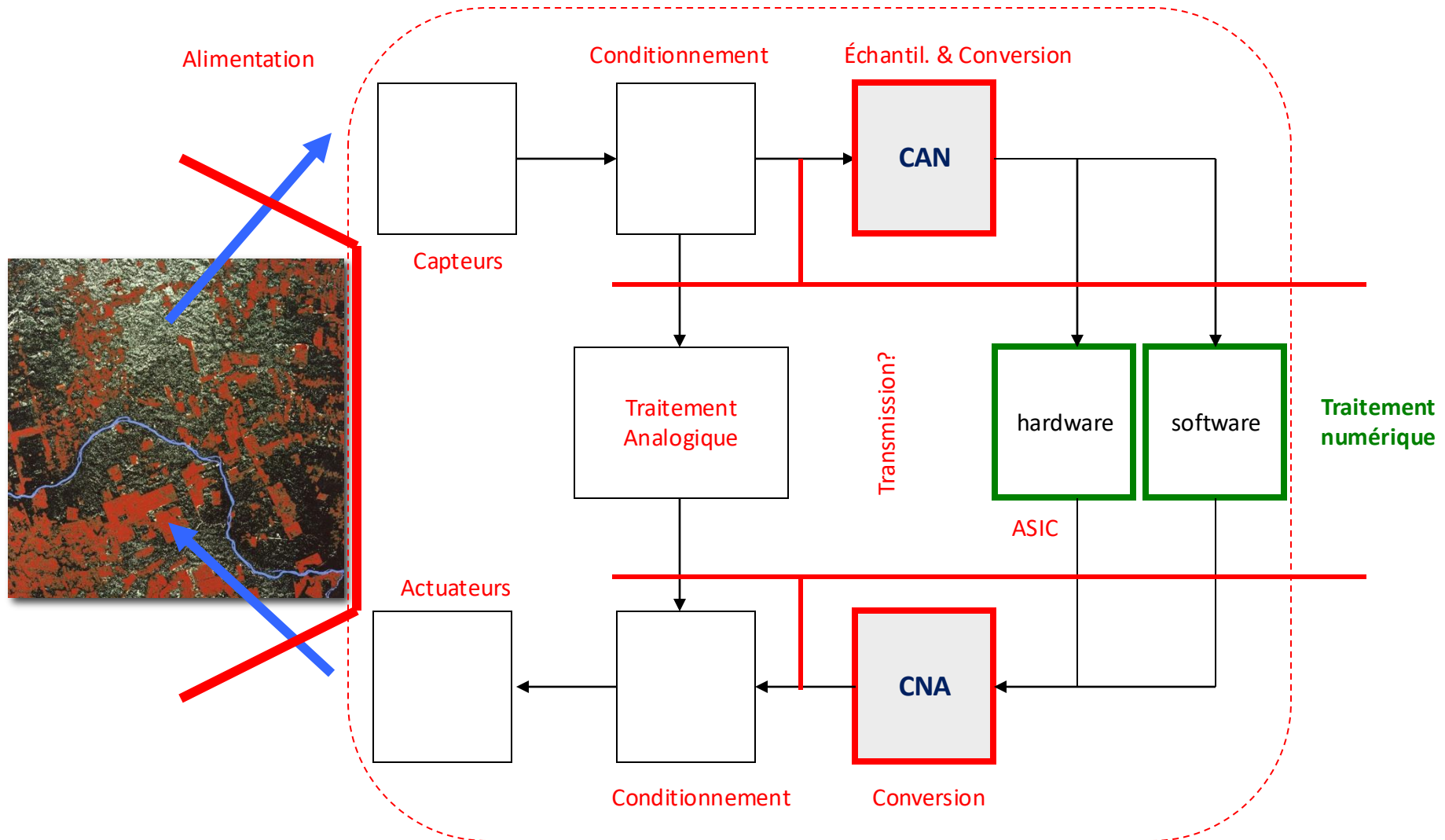
Convertisseurs à rampes

Convertisseurs logarithmiques

Convertisseurs flash

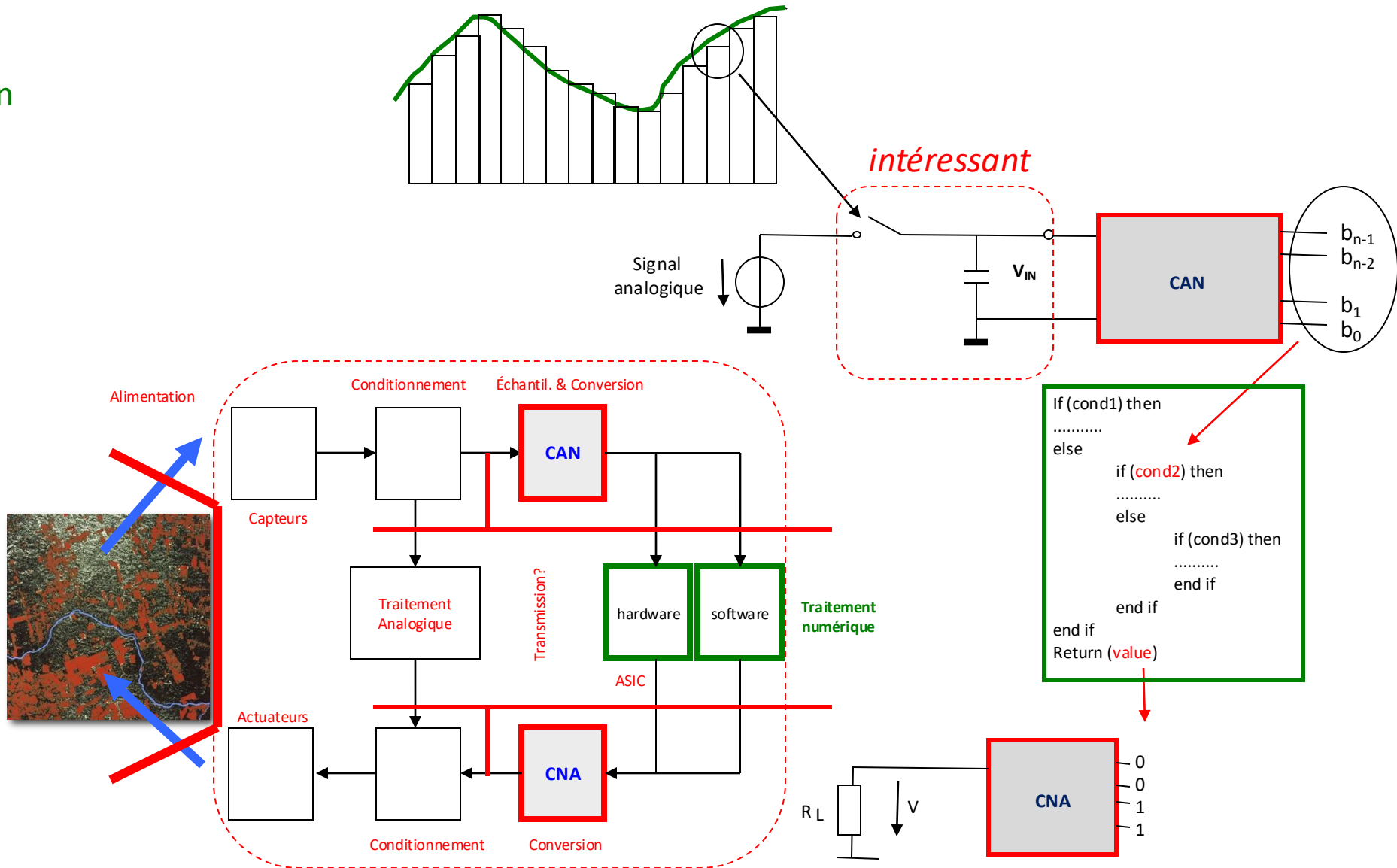
Systemes électroniques

Environnement complet



Systemes électroniques [2]

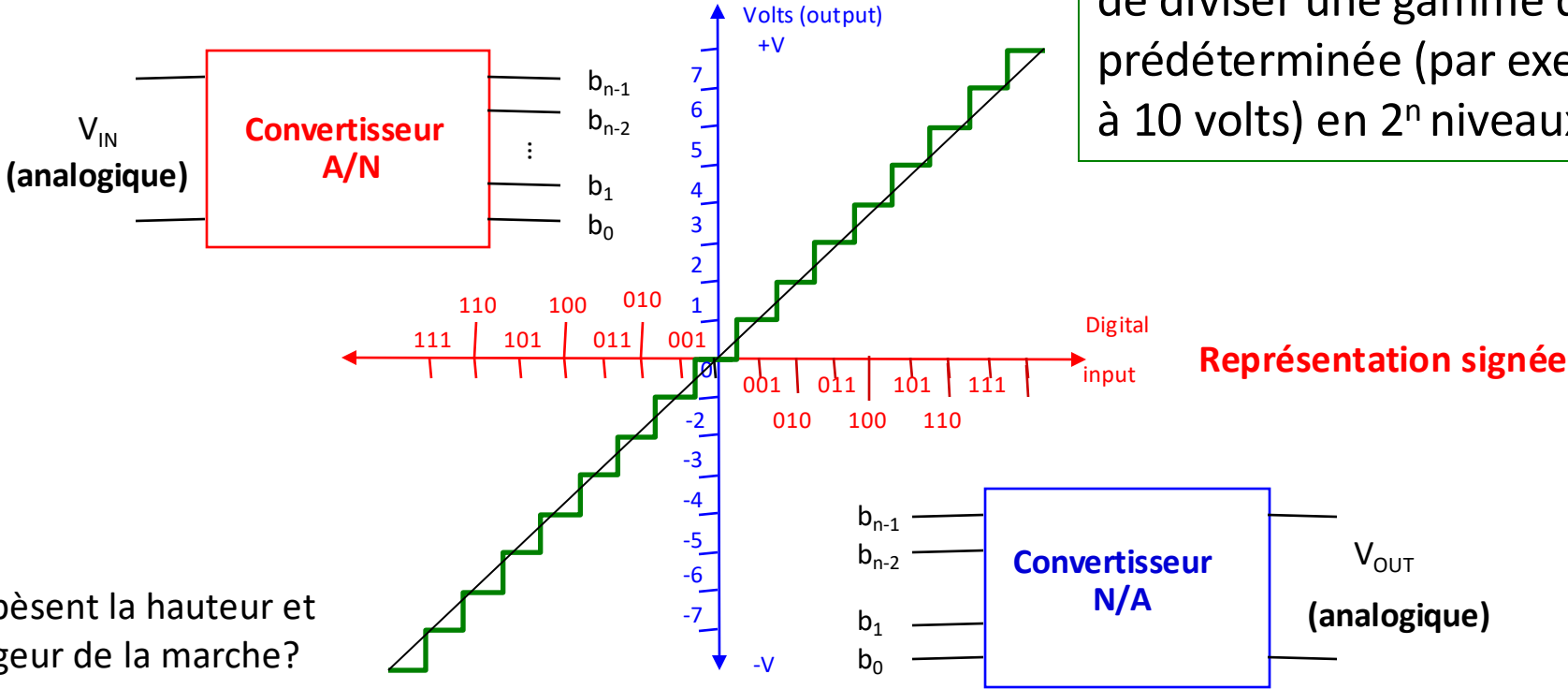
Autre vision



Représentation algébrique

Un nombre binaire de n bits permet d'exprimer 2^n valeurs différentes.

Un convertisseur A/N de n bits permet donc de diviser une gamme de niveaux analogiques prédéterminée (par exemple l'intervalle de 0 à 10 volts) en 2^n niveaux discrets.



Que pèsent la hauteur et la largeur de la marche?

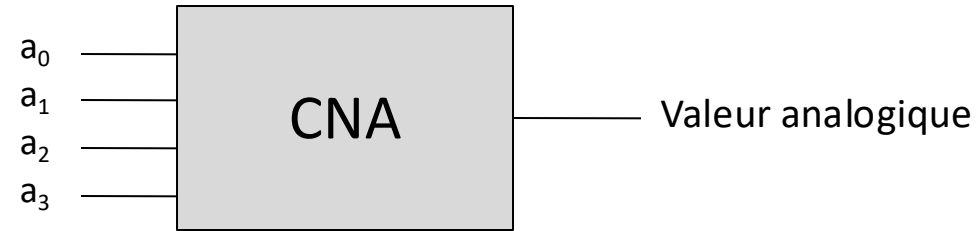
<u>Ex</u>	8 bits	->	256 niveaux
	12 bits	->	4096 niveaux
	16 bits	->	65536 niveaux

Résolution

Convertisseur Numérique/Analogique

Principe

CNA de n bits:



Quelques observations

Une forme possible dépend de l'étendue de mesures

0 0 0 0 ----> V_{MIN}

1 1 1 1 ----> V_{MAX}

0 0 0 1 ----> $V_{MIN} + \text{Quanta}$

Étendue de mesures

$$\text{Quanta} = \frac{V_{MAX} - V_{MIN}}{2^n - 1}$$

Quanta bit de poids faible ou marche d'escalier

Exemple

8 bits	->	256 niveaux
12 bits	->	4096 niveaux
16 bits	->	65536 niveaux

Correspondance poids binaire – tension analogique

Pour avoir V_{min} , il faut:

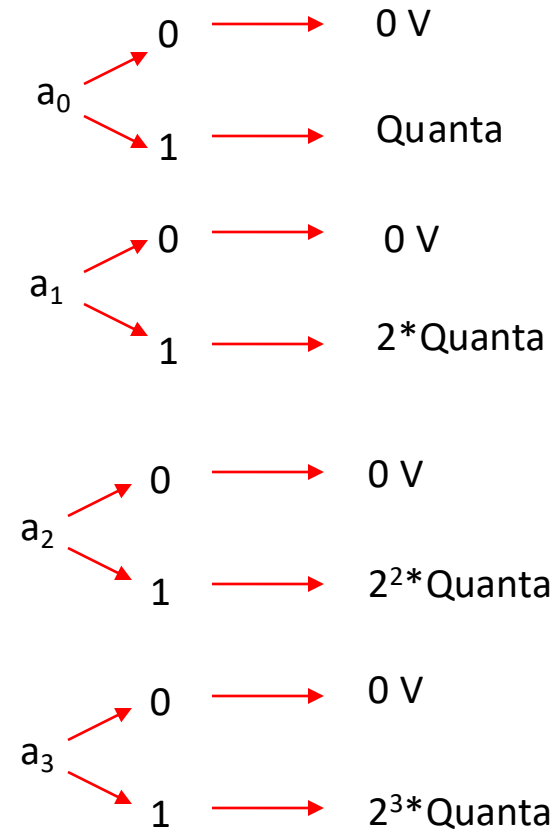
$$a_0 = 0, a_1 = 0, a_2 = 0, \dots a_{n-1} = 0$$

Pour mettre en évidence le Quanta, il faut:

$$a_0 = 1, a_1 = 0, a_2 = 0, \dots a_{n-1} = 0$$

Pour avoir V_{max} , il faut:

$$a_0 = 1, a_1 = 1, a_2 = 1, \dots a_{n-1} = 1$$



Expression complète

$$V_x = a_0 2^0 \text{Quanta} + a_1 2^1 \text{Quanta} + a_2 2^2 \text{Quanta} + \dots a_{n-1} 2^{n-1} \text{Quanta}$$

Comment fabriquer le Quanta?????

Expression générale

$$V_{OUT} = a_0 2^0 \text{Quanta} + a_1 2^1 \text{Quanta} + a_2 2^2 \text{Quanta} + \dots + a_{n-1} 2^{n-1} \text{Quanta}$$



$$\text{Quanta} = \frac{V_{REF}}{2^n}$$

$$V_{OUT} = \frac{1}{2^n} \cdot V_{REF} [a_0 2^0 + a_1 2^1 + \dots + a_{n-2} 2^{n-2} + a_{n-1} 2^{n-1}]$$

a_0 = bit de poids le plus faible ou LSB (lower significant bit)

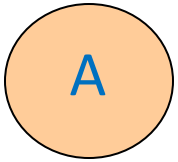
a_{n-1} = bit de poids le plus fort ou MSB (most significant bit)

Valeur maximale de V_{OUT}

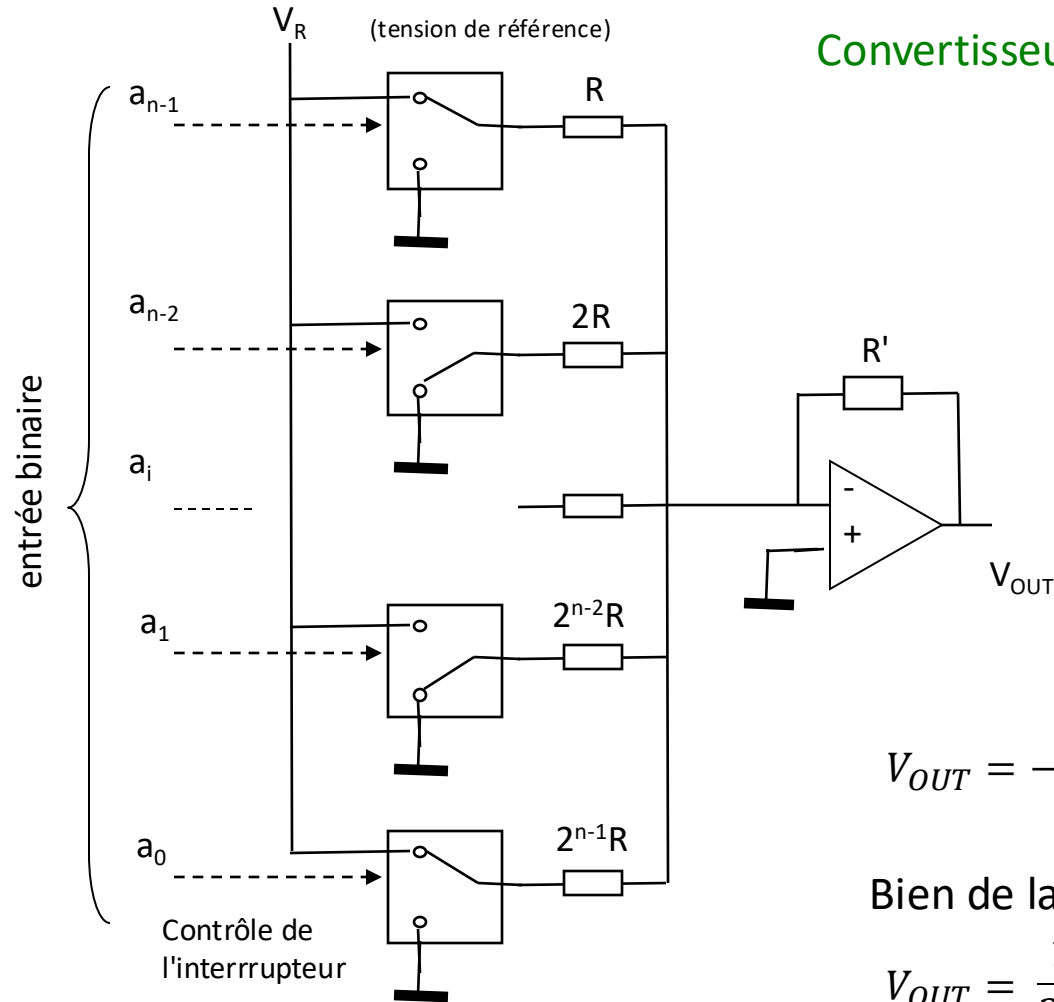
On admet ici que $V_{MIN} = 0V$

$$a_0 = a_1 = \dots = a_{n-1} = 1 \rightarrow$$

$$V_{OUT_MAX} = \frac{2^n - 1}{2^n} \cdot V_{REF}$$



Convertisseurs numériques - analogiques



Convertisseur N/A à résistances pondérées

On propose:

- $R' = R/2$
- $a_i = 1 \rightarrow$ position V_R
- $a_i = 0 \rightarrow$ position 0

Dynamique de V_{out} :

$$0 \leq |V_{OUT}| = \left| V_R \cdot \frac{R'}{R} \left(2 - \frac{1}{2^{n-1}} \right) \right|$$

$$V_{OUT} = -V_R \cdot R' \left(a_{n-1} \frac{1}{R} + a_{n-2} \frac{1}{2R} + \dots + a_1 \frac{1}{2^{n-2}R} + a_0 \frac{1}{2^{n-1}R} \right)$$

Bien de la forme (à l'envers)

$$V_{OUT} = \frac{1}{2^n} \cdot V_{REF} [a_{n-1} 2^{n-1} + a_{n-2} 2^{n-2} + \dots + a_1 2^1 + a_0]$$

$$Quanta = -V_R \cdot \frac{R'}{2^{n-1}R} = -V_R \cdot \frac{1}{2^n}$$

Convertisseur N/A à résistances pondérées

Précision-stabilité

La précision de ce convertisseur dépend de la précision du rapport des résistances et du maintien de ce rapport en fonction du temps et de la température.

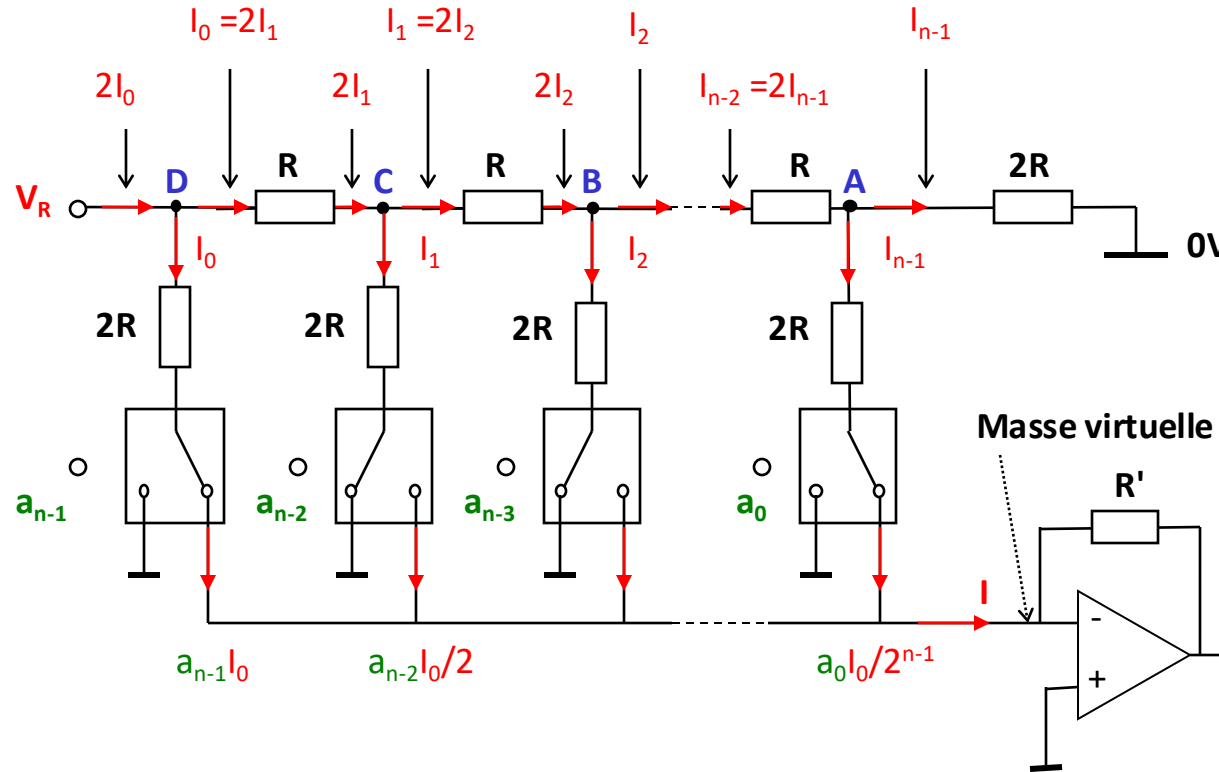
Exemple:

pour un convertisseur 8 bits, la résistance de poids le plus élevé vaut R et celle de poids le plus faible vaut $R 2^{n-1} = 128 R$.

Une erreur inférieure à 1% sur la valeur de la résistance de poids le plus élevé correspond déjà à une erreur de 1 bit de poids le plus faible.

A

Convertisseur N/A à réseau de résistances R/2R



$$I = I_0 \left(\frac{a_{n-1}}{2^0} + \frac{a_{n-2}}{2^1} + \dots + \frac{a_1}{2^{n-2}} + \frac{a_0}{2^{n-1}} \right) \quad \text{or } I_0 = \frac{V_R}{2R}$$

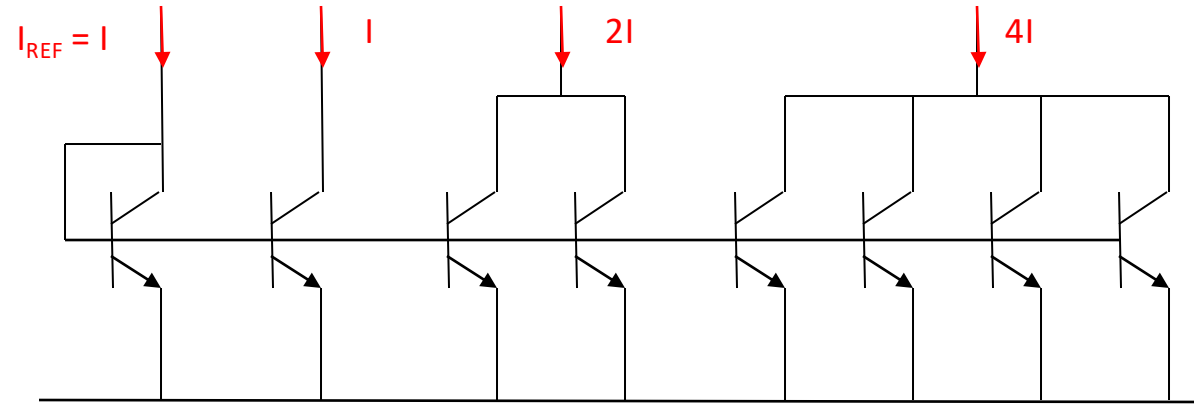
$$V_{OUT} = -R'I = -\frac{V_R R'}{2R} \left(\frac{a_{n-1}}{2^0} + \frac{a_{n-2}}{2^1} + \dots + \frac{a_1}{2^{n-2}} + \frac{a_0}{2^{n-1}} \right)$$

Toujours de la forme
$$V_{OUT} = \frac{1}{2^n} \cdot V_{REF} [a_{n-1} 2^{n-1} + a_{n-2} 2^{n-2} + \dots + a_1 2^1 + a_0]$$

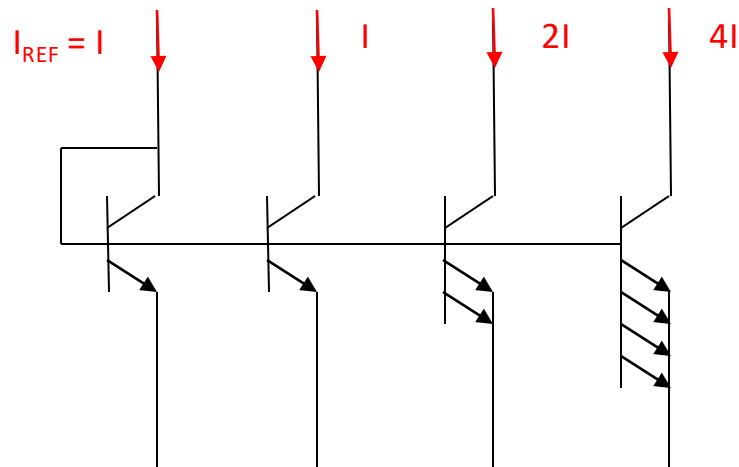
Convertisseur N/A à sources de courant pondérées

A voir la semaine prochaine
Cours miroir de courant

Le schéma de principe est simple: on utilise un ensemble de **sources de courants** dont les valeurs sont les multiples de 2 d'un courant de référence.



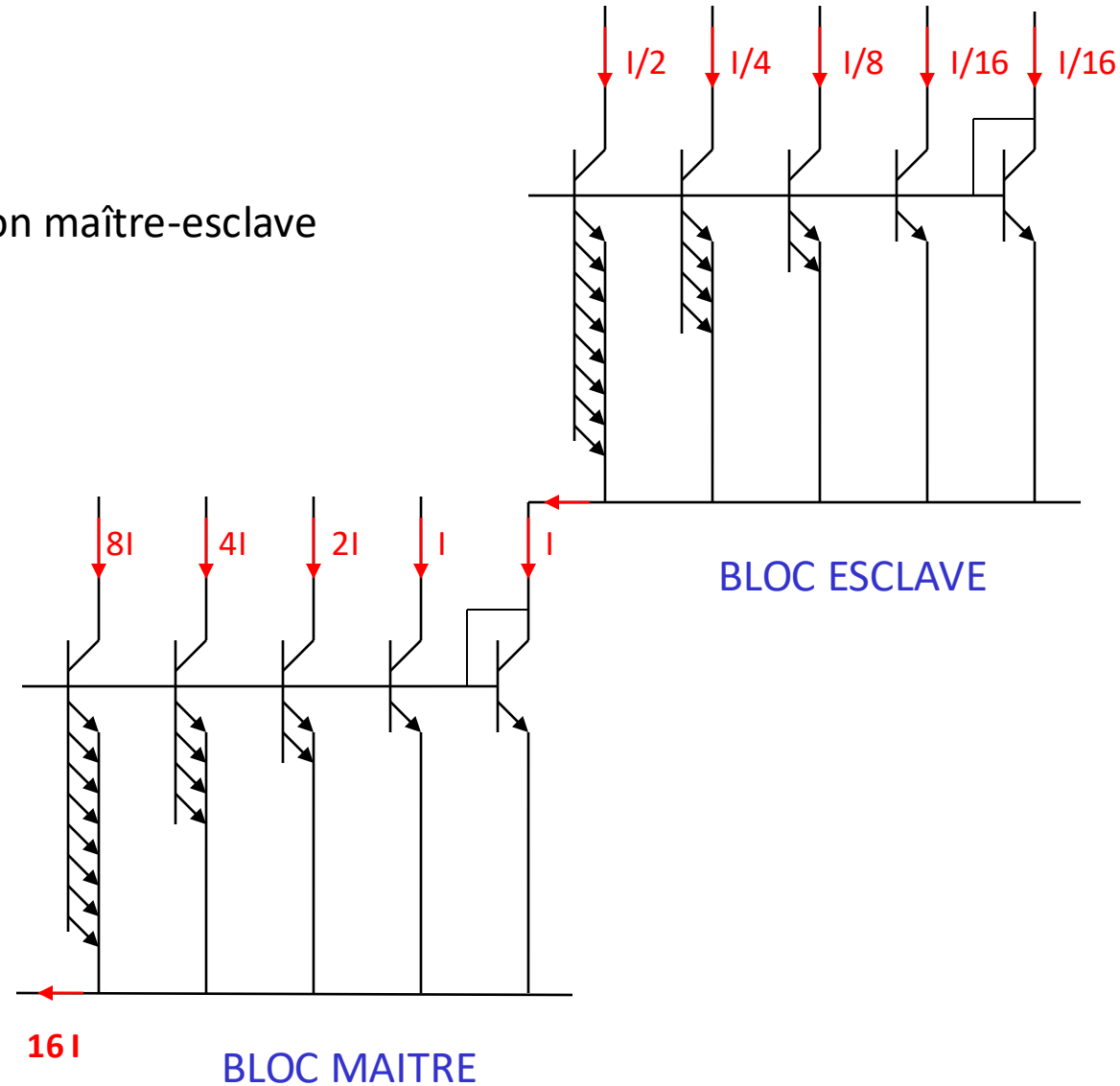
Topologiquement, difficile d'aller au-delà de 8 émetteurs



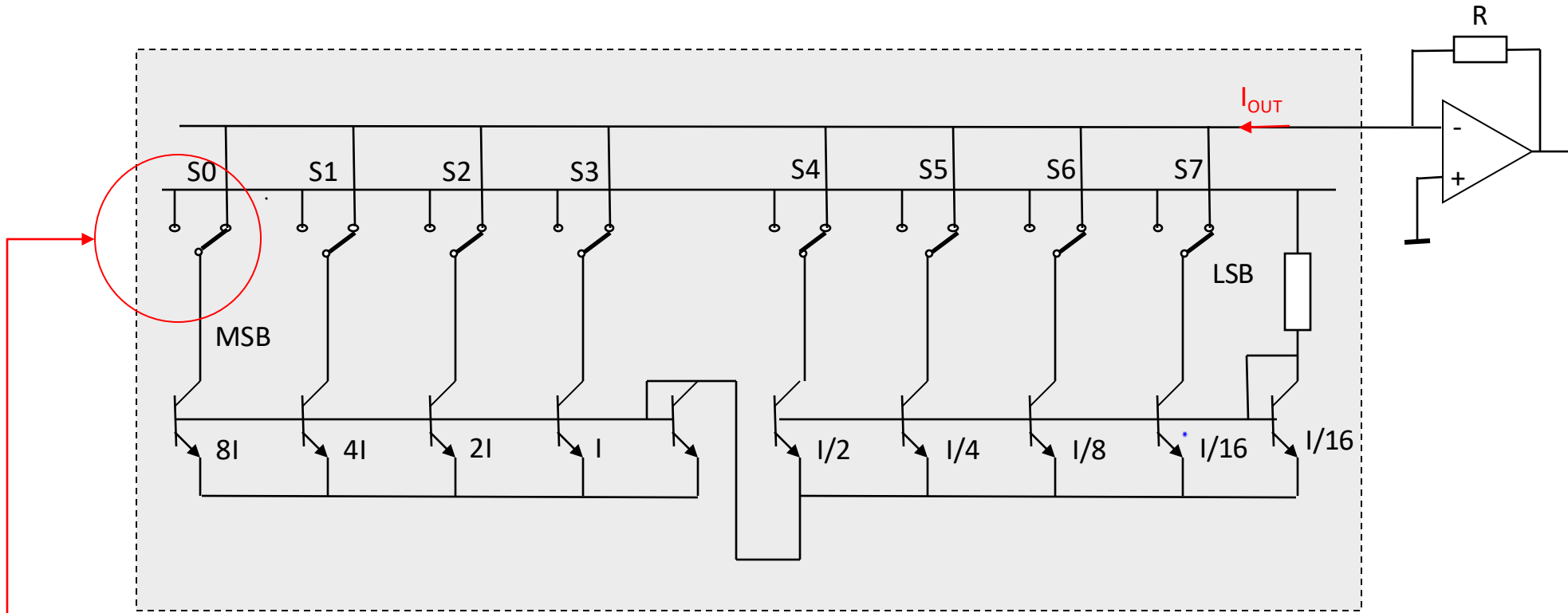
- rapports de courant limités à 8
- convertisseur à sources de courant pondérées est limité à 4 bits.
- Une segmentation devient nécessaire si l'on veut travailler avec un nombre de bits supérieur à 4.

Exemple de sources de courant pondérées

la segmentation maître-esclave



Montage complet

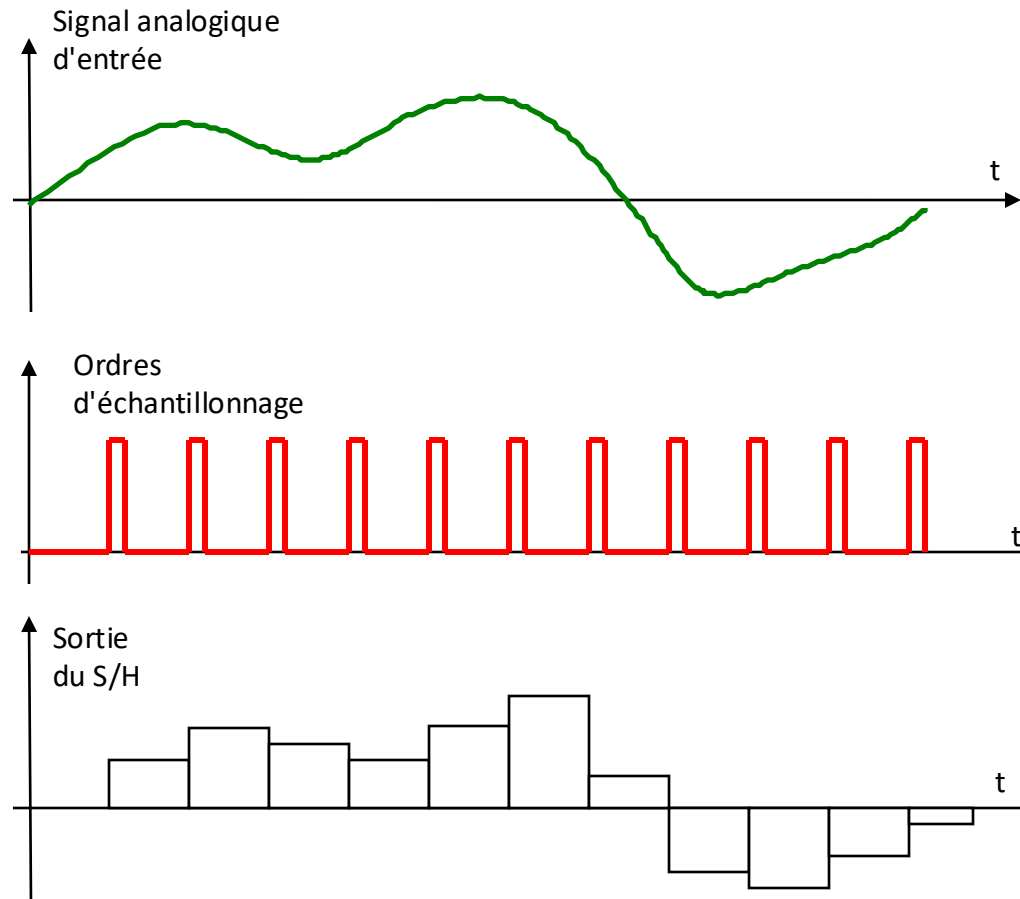


Petite parenthèse switch analogique (avant cours sur les paires différentielles)

Échantillonnage et maintien (Sample and Hold)



La fréquence d'échantillonnage doit être supérieure ou égale à 2 fois la fréquence maximum du signal analogique à échantillonner (théorème d'échantillonnage).

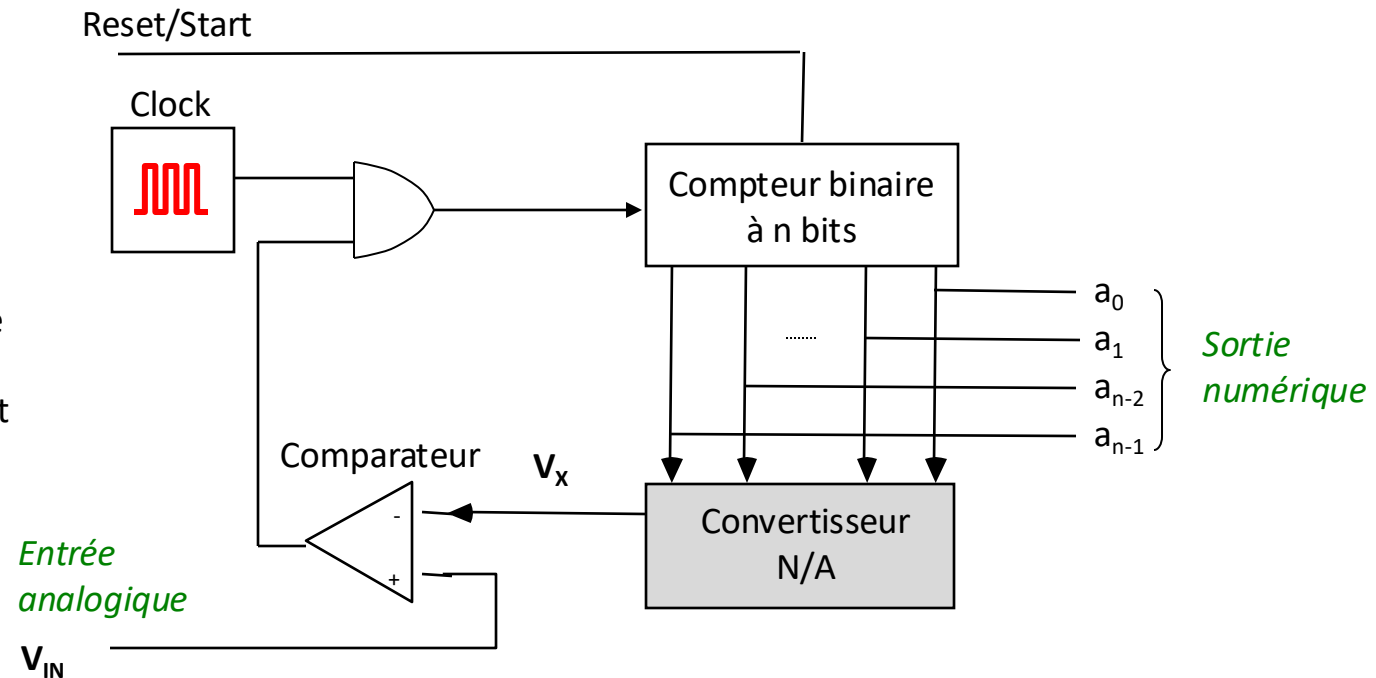


Convertisseurs analogiques/numériques

Il existe de nombreux types de convertisseurs analogiques numériques qui diffèrent par :

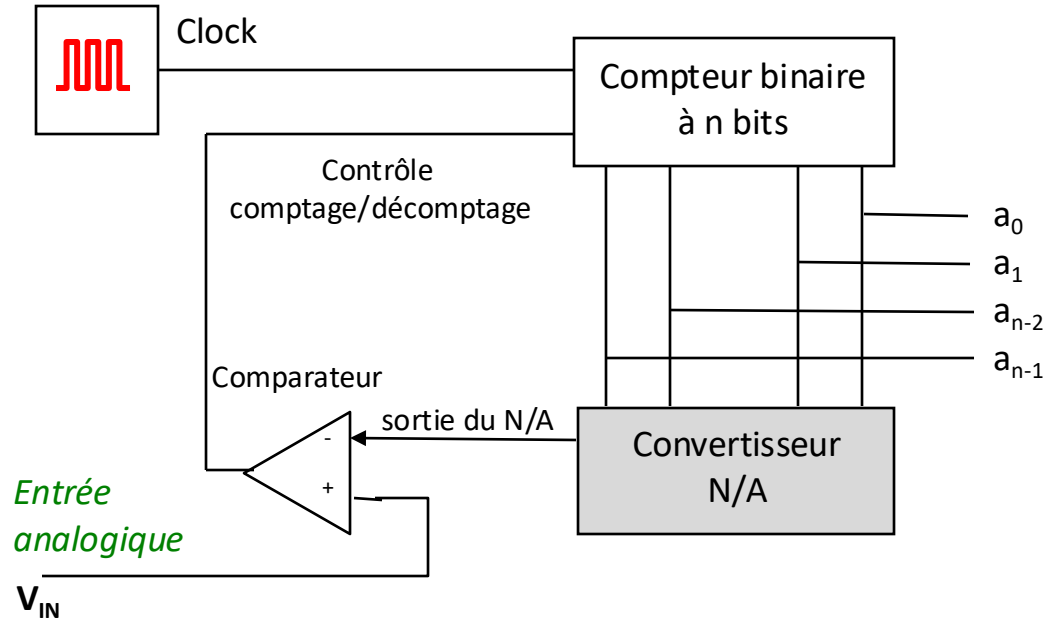
- la technique de conversion
- la complexité du circuit
- la vitesse de conversion
- la limite de précision
- la puissance dissipée

algorithme de conversion lent puisqu'il faut attendre, dans le pire, des cas 2^n-1 coups d'horloge pour avoir le résultat de la conversion.



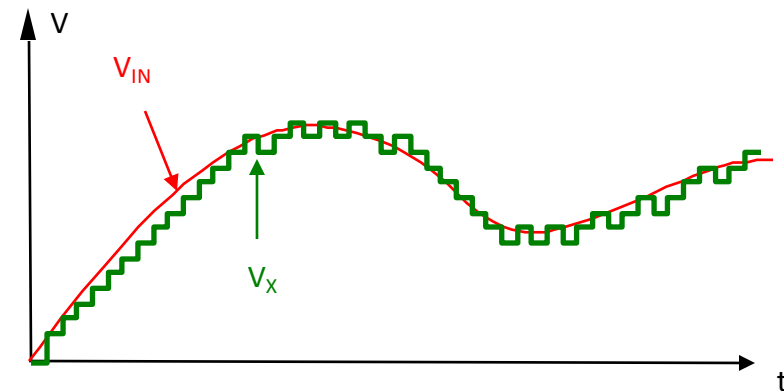
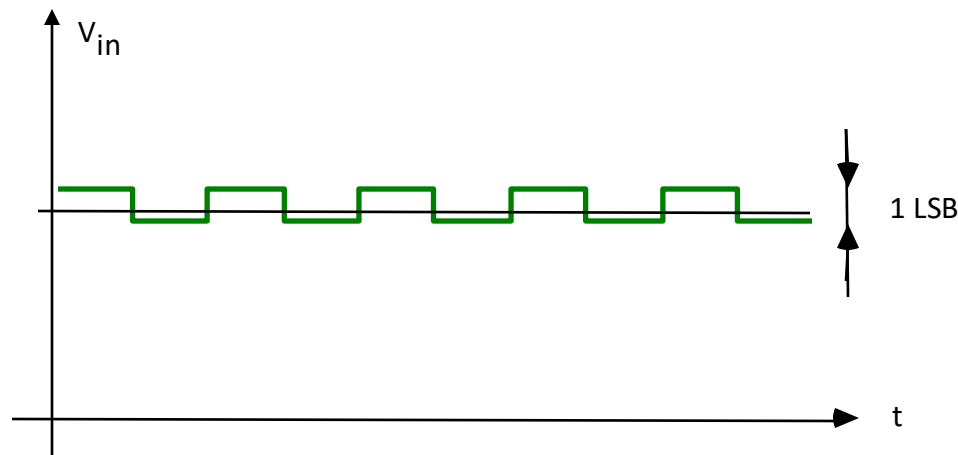
Convertisseurs A/N basé sur un convertisseur N/A

Variante/amélioration du convertisseur précédent: le convertisseur-suiveur (tracking converter)

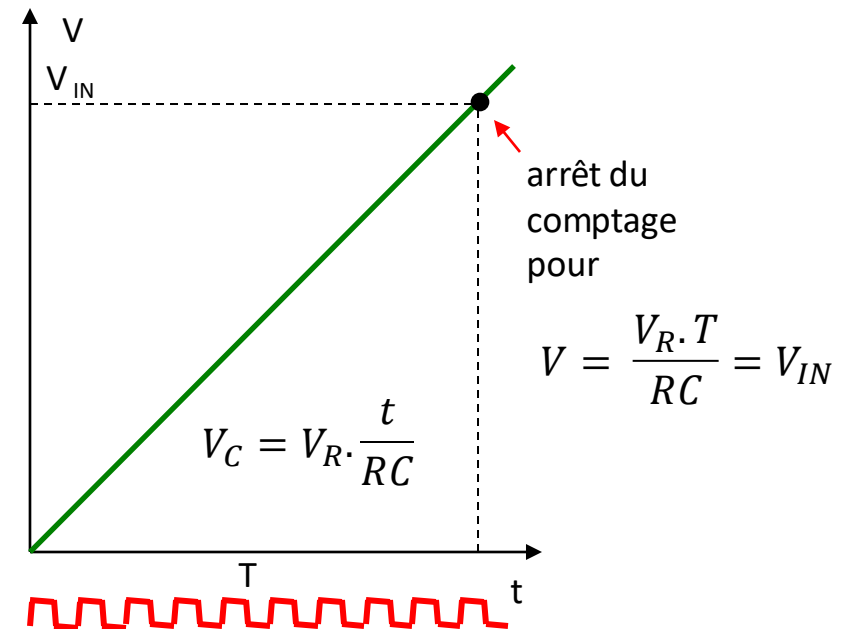
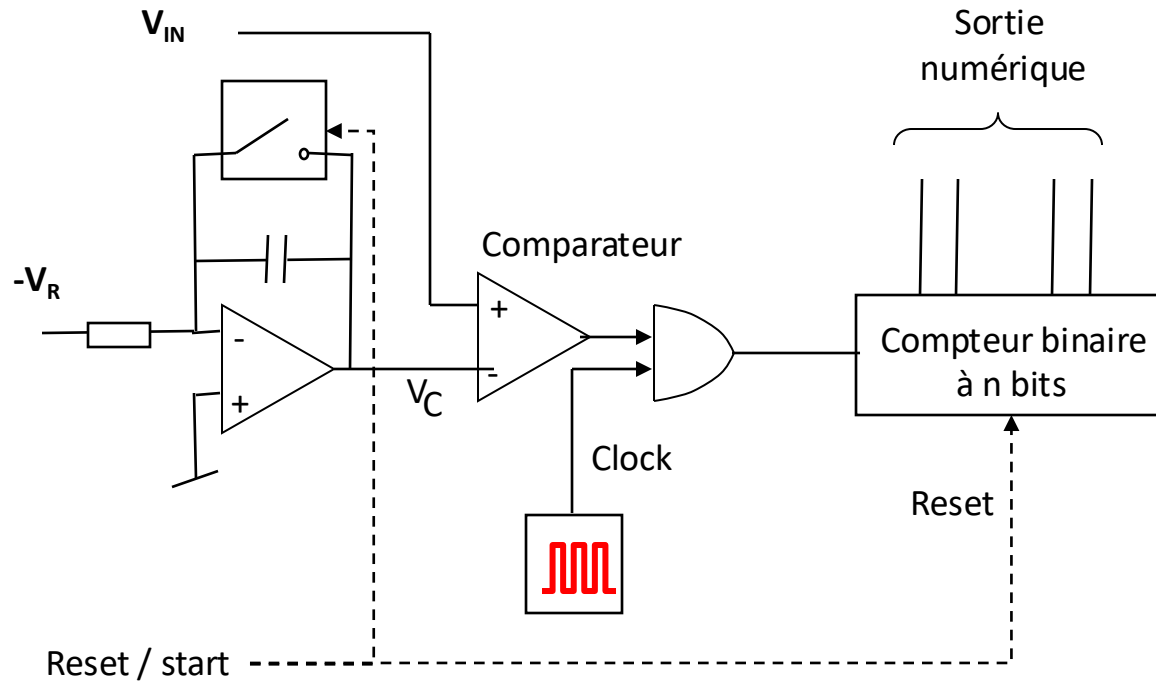


Sortie numérique

le compteur ne peut jamais s'arrêter de compter ou décompter, ce qui signifie que si la tension d'entrée est maintenue constante, la sortie numérique oscillera toujours entre 2 niveaux voisins.



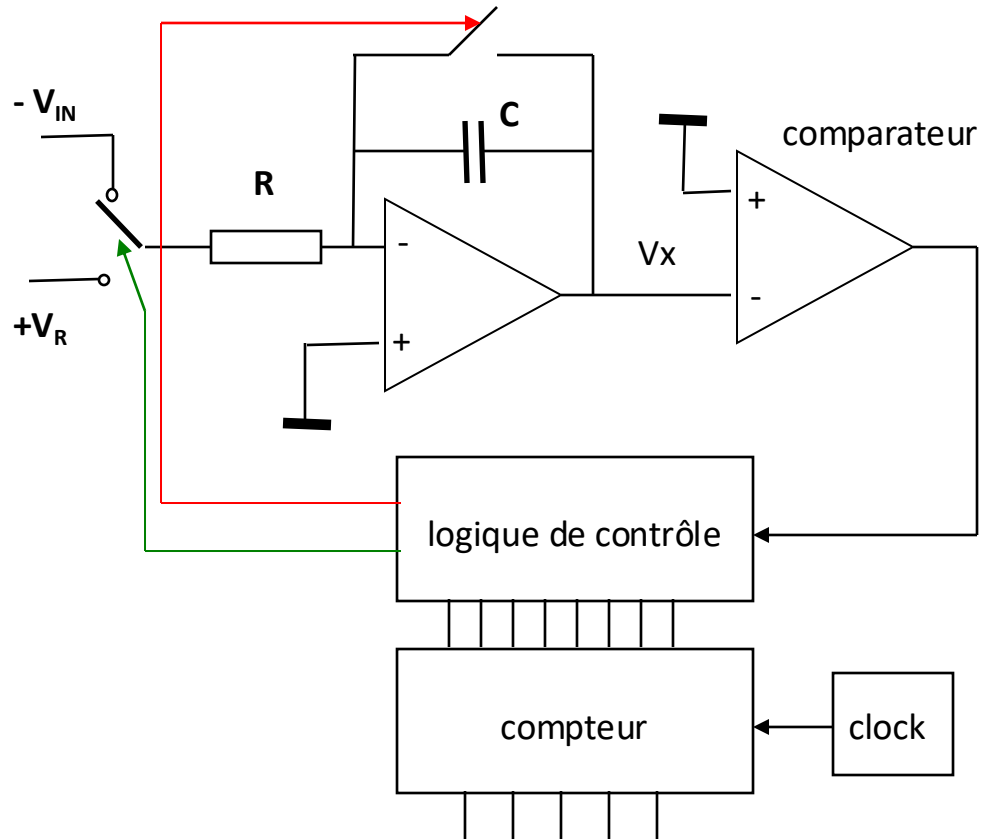
Intégrateur à simple rampe



Causes d'erreur:

- imprécision de T (imprécision de l'horloge)
- **surtout**: imprécision de RC

Intégrateur à double rampe

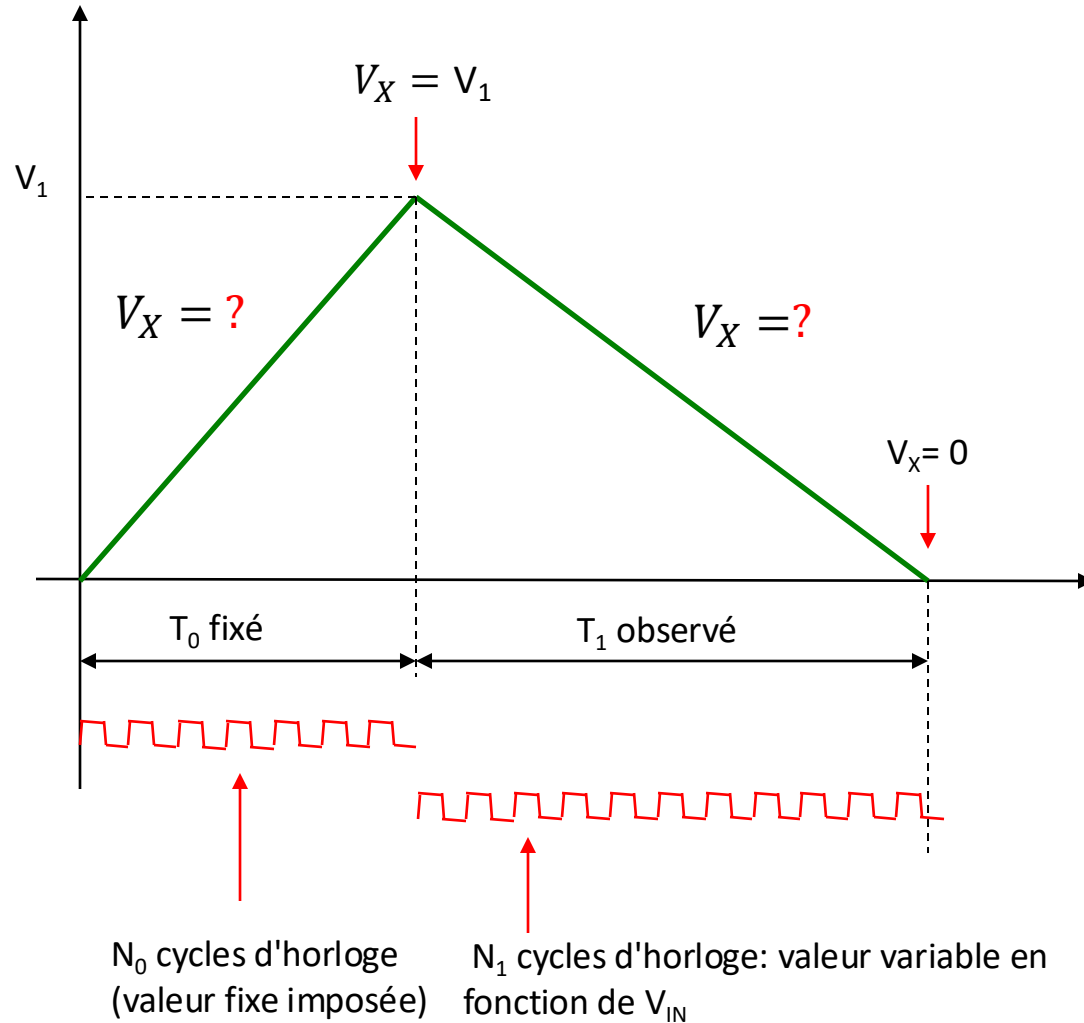


Hormis la phase de "reset", la conversion se fait en 2 étapes :

1. intégration de la tension d'entrée V_{in} durant un temps T_0 fixe, imposé par le système
2. intégration d'une tension de référence V_R , de signe opposé à V_{in} , durant le temps T_1 nécessaire pour ramener la sortie de l'intégrateur à zéro

Intégrateur à double rampe [2]

A



Dia 18 :

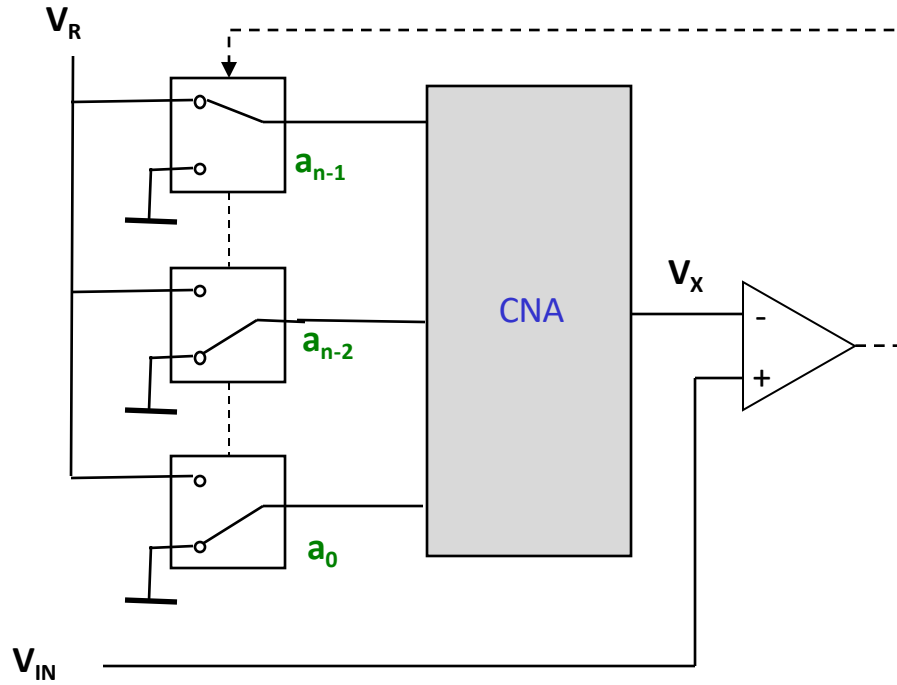
1. Montrer en exercices que T_1 est indépendant de RC (uniquement de V_{IN} , V_R et T_0)
2. Démontrer que pour deux tensions V_{11} et V_{12} différentes, les temps de descente T_1 et T_2 restent bien proportionnels
3. Démontrer graphiquement et analytiquement que si R et C sont différents des valeurs prévues, le temps de descente ne change pas.

avec N_0 , N_1 : le nombre de cycles d'horloge durant les temps T_0 et T_1 .

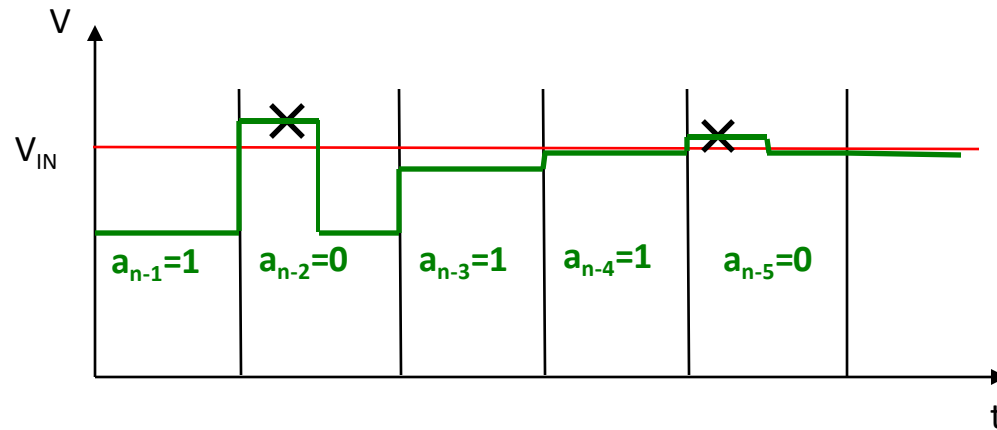
La sortie N_1 du compteur représente donc directement le résultat de la conversion.

A

Convertisseur à approximations successives

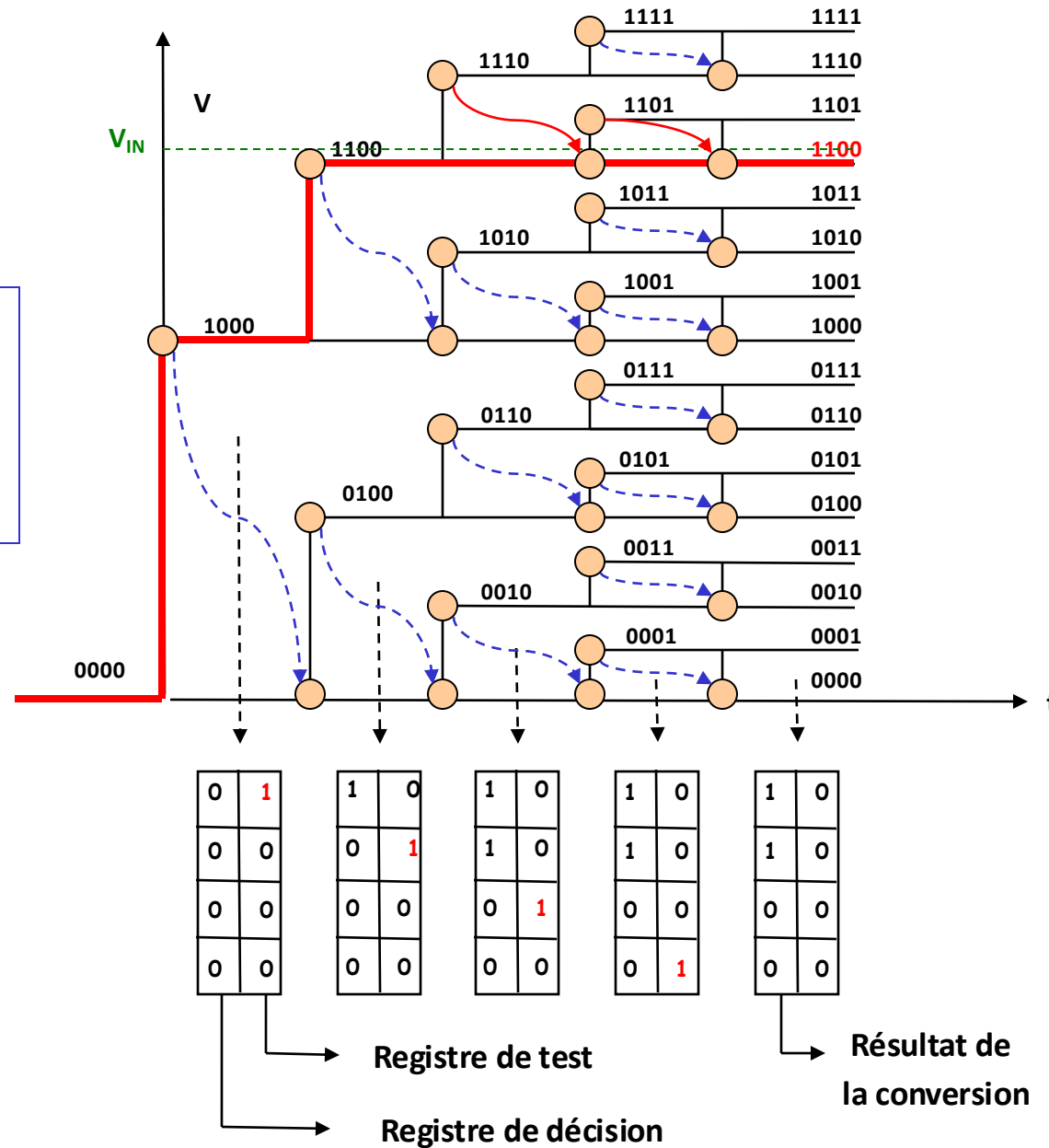


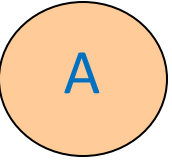
Temps de conversion: n cycles pour n bits, au lieu de 2^{n-1} pour un comptage.



Convertisseur à approximations successives [2]

Exemple: parcours de l'arbre de décision et contenus successifs des registres pour une tension d'entrée V_{IN} quelconque.

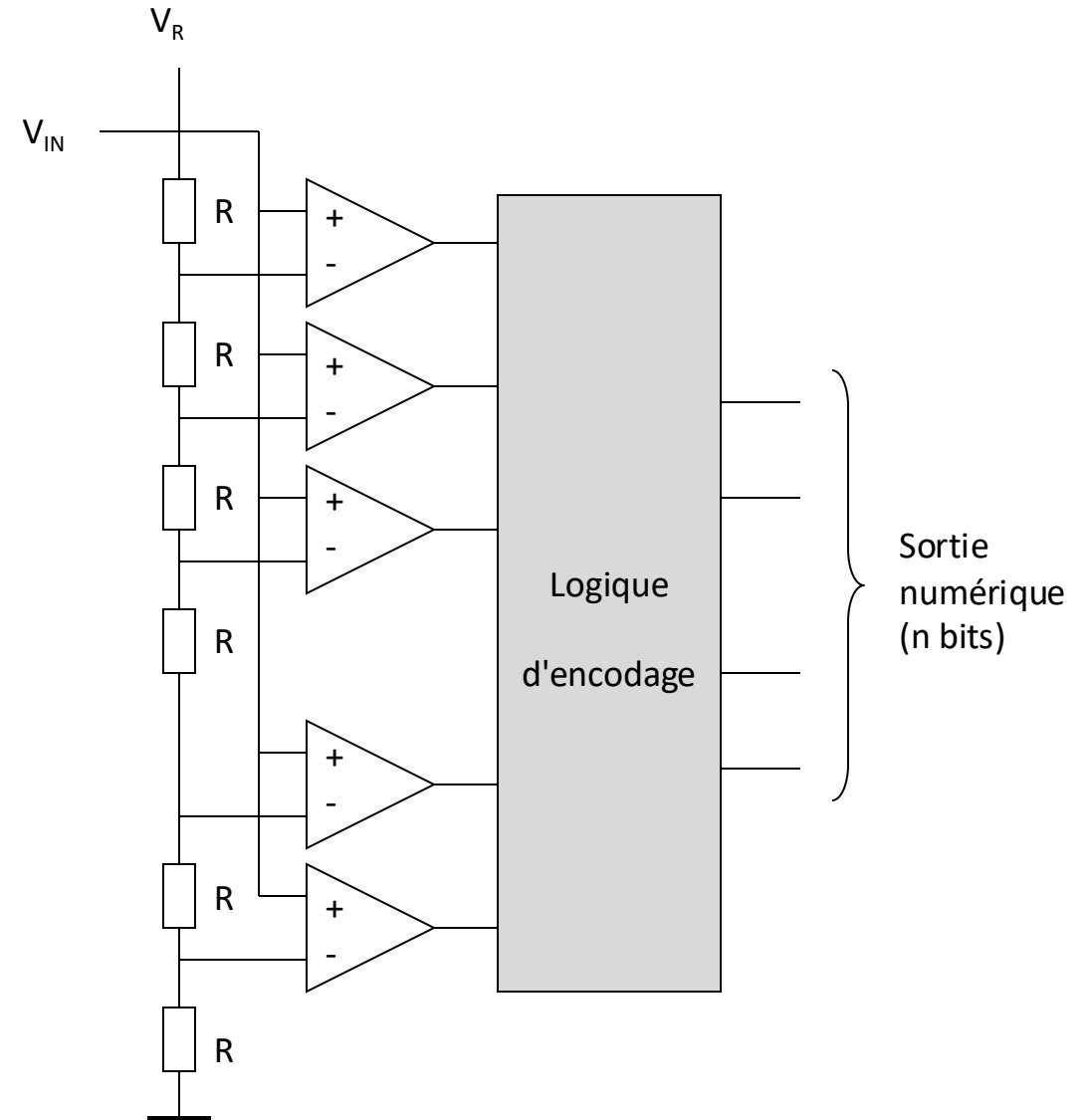




Convertisseur "FLASH"

- Le plus rapide : conversion totale en un seul cycle
- Principe très simple
- Schéma très lourd : pour un convertisseur à n bits, le système utilise $(2^n - 1)$ comparateurs.

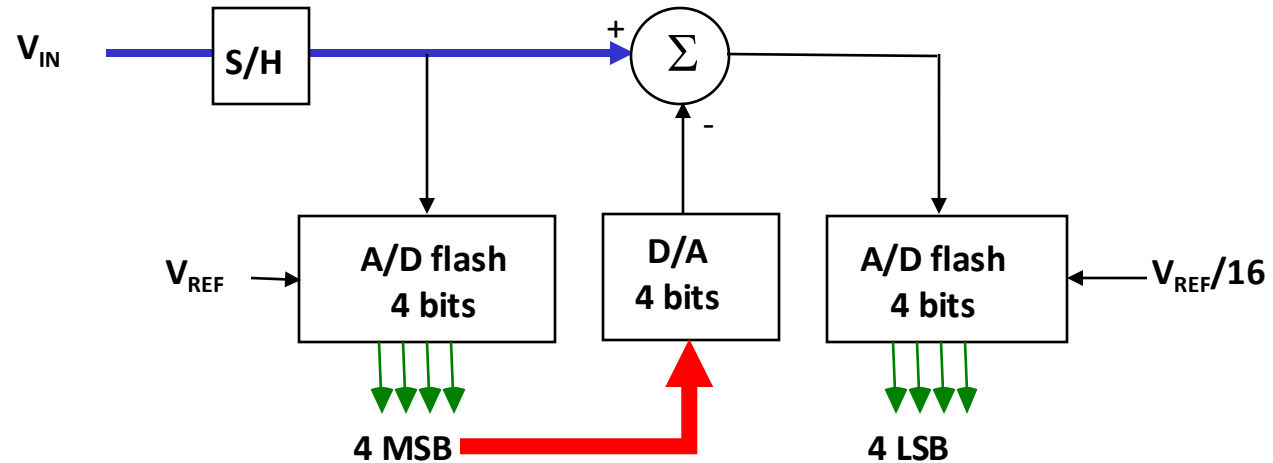
Ex. : 6 bits => 63 comparateurs !



Les convertisseurs semi-flash.

Pour des raisons de surface, on ne réalise pas de convertisseurs flash à 8bits à cause des 255 comparateurs.

réalisation d'un convertisseur semi-flash 8 bits en utilisant 2 convertisseurs flash de 4 bits (ou 2 fois le même) à 15 comparateurs chacun.



le convertisseurs A/D flash à 4 bits doivent travailler avec une précision de 8 bits.

Résumé des performances des différents convertisseurs

Convertisseurs A/N à intégration

- Famille de convertisseurs à plus haute résolution (16 bits et plus).
- Excellente linéarité différentielle et intégrale.
- Temps de conversion assez longs (environ 2^n cycles) : ... 1ms ... 1s ...
- Applications : Instrumentation de précision.

Convertisseurs A/N à approximations successives

- Famille de convertisseurs à moyenne résolution (8 à 14 bits).
- Temps de conversion moyens (n cycles) : 1 à 100 μ s
- Applications : Télécommunications
Traitement du signal
Usages généraux.
- Bon compromis précision/vitesse/prix.

Convertisseurs A/N flash

- Résolution faible (4 à 8 bits).
- Temps de conversion courts (1 seul cycle) : 10ns à 1 μ s
Convertisseurs les plus rapides.
- Applications : radar ou Traitement numérique rapide de signaux (ex: vidéo).